

平成 30 年度 修士学位論文

修 士 学 位 論 文

高電圧変換比インタリーブ PWM コン
バータに関する研究
平成 30 年度

茨城大学大学院理工学研究科

電気電子工学専攻

17NM604A 井上 将彦

指導教員 鵜野 将年 准教授

要旨

小型宇宙機用のバス方式として単セルバッテリー電源システムが促進されている。しかしながら、単セルバッテリー電源システムでは、単セルバッテリーと電力バスとの間の大きな電圧ギャップを埋め合わせるために、高い電圧変換比を有し、且つ、低電圧側には大電流に対応可能な双方向コンバータが必要となる。本研究では、高い電圧変換比および自動的な電流バランス機能を有するインタリーブ双方向 PWM コンバータを提案する。従来のインタリーブ PWM コンバータにコンデンサを加えることで、フィードバック制御および電流センサを必要とせずにインダクタ電流を自動的にバランスさせることができ、且つ、電圧変換比も向上可能である。さらに、スイッチの電圧ストレスを緩和し、インダクタの充放電エネルギーを低減できるため、従来方式と比較して電力変換効率の向上、回路サイズの小形化を実現する。試作回路により、提案回路の基本的な特性および電力変換効率を取得した。実機検証により提案回路は従来方式の 3 倍の電圧変換比を有しつつ、無制御でインダクタ電流を均一可能であることが示された。

Abstract

Single-cell battery power systems are a promising bus topology for small scientific satellites. However, to bridge the huge voltage gap between a single-cell battery and power bus, bidirectional converters with high voltage conversion ratio and large current capability for low-voltage side are necessary. This article proposes a bidirectional interleaved PWM converter with high voltage conversion ratio and automatic current balancing capability. By adding capacitors to conventional interleaved PWM converters, not only are inductor currents automatically balanced without feedback control nor current sensors but also voltage conversion ratios at a given duty cycle can be enhanced. Furthermore, the added inductors reduce voltage stresses of switches and charged/discharged energies of inductors, realizing more efficient power conversion and reduced circuit volume in comparison with conventional converters. A 100-W prototype was built for experimental verification, and results demonstrated fundamental characteristics and efficacy of the proposed converter.

目次

1. 研究背景	4
2. 提案するインタリーブ PWM コンバータ	6
2.1 提案方式 1	6
2.2. 提案方式 2 (Cockcroft-Walton 方式)	6
3. 動作解析	8
3.1 提案方式 1	8
3.1.1 基本動作及び電圧変換比.....	8
3.1.2 電流バランス原理.....	10
3.2 提案方式 2	11
3.2.1 基本動作及び電圧変換比.....	11
4. 定量比較	16
4.1 Total Device Power Rating	16
4.2 Size Metrics	17
5. 実験	18
5.1. 提案方式 1	18
5.1.1 試作回路	18
5.1.2 動作波形	19
5.1.3 電圧変換比.....	20
5.1.4 電力変換効率.....	21
5.2. 提案方式 2	22
5.2.1 試作回路	22
5.2.2 動作波形	23
5.2.3 電圧変換比.....	24
5.2.4 電力変換効率.....	25
6. 補足	26
6.1 提案方式 1 の降圧時の動作.....	26
7. まとめ	27
謝辞	27
参考文献	28

1. 研究背景

頻繁かつ低コストで宇宙機のミッションを実現するために、小型宇宙機の精力的な開発が進行中である。従来の宇宙機電源システムには、Fig. 1(a)に示すバッテリーと負荷が直接繋がる非安定バスシステムが採用されている。非安定バスシステムはバッテリーの電圧を調整するためのコンバータを必要としないという点で、安定バスシステム以上に利点がある。しかしながら、非安定バスシステムはバッテリーが負荷に直接繋がるため、バッテリーを構成するセル数が負荷の要求電圧によって決定されてしまう。例えば、28~50Vのバス電圧のシステムでは8~12セルとなる。バッテリーのエネルギー容量に関しては、適切な容量を有するセルを選定して調整する必要があるため、設計の柔軟性を損なう。そのため高頻度開発を想定する小型宇宙機にとっては不都合である。

安定バスシステムはFig. 1(b)に示すように、非安定バスシステムのバッテリーとバスの間に双方向コンバータを追加した構成となる。コンバータの数は2倍になるが、双方向コンバータを設置することでセル数を任意に決定できる。そのため、究極的にはFig. 1(c)に示す単セルバッテリー電源システムを実現可能である。双方向コンバータが追加で必要となるため非安定バスシステムと比べコストが増大するが、負荷の要求電力に対し幅広く対応可能なため、小型宇宙機においては有用である。

一般的にバッテリーを構成する各セル電圧は、容量や自己放電率、内部インピーダンスといった個体差に起因して徐々にばらつきが生じる。セル電圧がばらついた状態で充放電を行うと過充電及び過放電を引き起こす恐れがあり、セルの劣化を加速させる要因とな

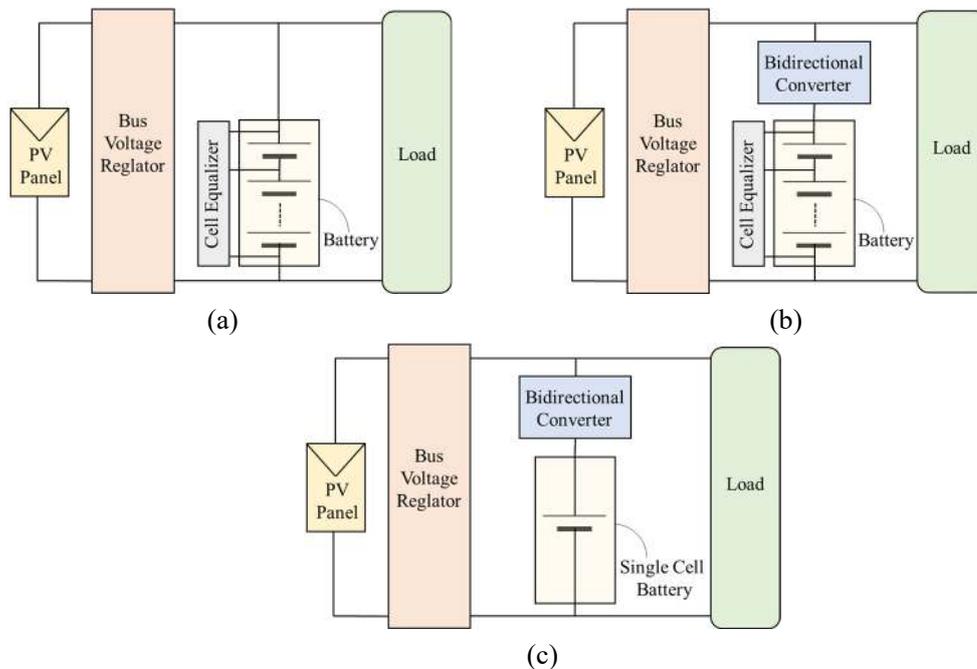


Fig. 1. Spacecraft power systems: (a) Conventional unregulated bus system, (b) Conventional regulated system, (c) Regulated bus system with single-cell battery.

る。そのため電圧ばらつきを解消するためのセルバランス回路が必要不可欠であるが、電源システムが複雑化する。単セルバッテリー電源システムは1セルのみで構成できるためセルバランス回路は不要となる。しかし、双方向コンバータに2つの課題が生じる。

1つ目の課題は、極端なデューティでの動作である。従来の非絶縁型PWMコンバータ (Fig. 2(a)) において、リチウムイオンセルの電圧(3.0~4.2 V)をバス電圧(50 V)まで昇圧するには極端に高いデューティで動作させなければならない。しかし、極端なデューティでの動作により損失の増加および制御性の低下を招く。2つ目の課題は、低電圧側 (バッテリー側) に大電流が流れることである。低電圧側に流れる電流は高電圧側 (バス側) の10倍以上になり、電流ストレスやジュール損の増加を招く。

並列に接続した複数のPWMコンバータに位相差をもたせて動作させるインタリーブPWMコンバータは、スイッチおよびインダクタの電流ストレスを軽減するのに適した方式である。Fig. 2(b)に示す方式は3相インタリーブPWMコンバータであり、インダクタおよびスイッチの電流ストレスは、Fig. 2(a)に示す従来のPWMコンバータの1/3になる。しかしながら、3相の電流を均一化するには、電流センサ及びフィードバック制御が必要になるため、高コスト化及び、制御の複雑化につながる。

本研究では、小型宇宙機の単セルバッテリー電源システムに利用される高い電圧変換比を達成可能かつ無制御での電流均一化機能を有するインタリーブ双方向PWMコンバータを提案する。従来の3相インタリーブPWMコンバータに2つのコンデンサを加えることによって、電圧変換比の向上のみならず、無制御での各相の電流の均一化が可能となる。

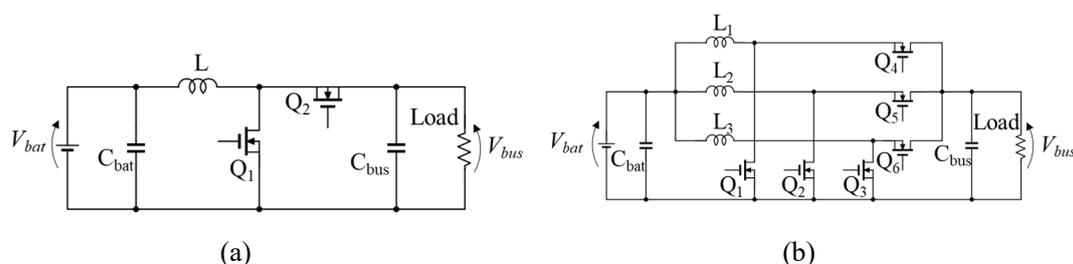


Fig. 2. Conventional bidirectional PWM converters: (a) Bidirectional PWM converter, (b) Interleaved three-phase bidirectional PWM converter.

2. 提案するインタリーブ PWM コンバータ

2.1 提案方式 1

提案するインタリーブ双方向 PWM コンバータ（提案方式 1）を Fig. 3 に示す。入力電流 I_{bat} は 3 つのインダクタに分配される。インダクタ電流 ($i_{L1} \sim i_{L3}$) はフィードバック制御を用いることなく自動的に均一化されるため、電流センサおよびフィードバック回路は不要である。また、ハイサイドおよびローサイドスイッチ $Q_{Li} \sim Q_{Hi}$ ($i=1 \dots 3$) は相補的に動作する。また、3 組のスイッチ ($Q_{L1} \sim Q_{H1}$, $Q_{L2} \sim Q_{H2}$, $Q_{L3} \sim Q_{H3}$) 及びインダクタ $L_1 \sim L_3$ はそれぞれ 120° の位相差を有し、インタリーブ方式で動作する。それゆえ、Fig. 3 はバッテリー側から見ると 3 相インタリーブ PWM コンバータと見なすことができる。3 章で述べるように、コンデンサ C_1 及び C_2 は高い電圧変換比の実現、3 相のインダクタ電流の均一化という 2 つの役割を果たす

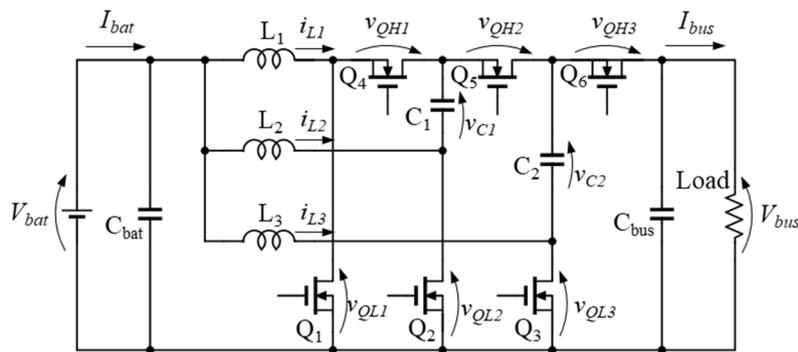


Fig. 3. Proposed interleaved PWM converter with high voltage conversion ratio

2.2. 提案方式 2 (Cockcroft-Walton 方式)

提案するインタリーブコンバータ（提案方式 2）を Fig. 4 に示す。提案方式 2 は、コッククロフトウォルトン回路に基づき、高電圧を発生する方式である。提案方式 1 と比較すると、素子数が多い為、同期整流には適さない。そのため、想定用途としては、太陽電池（30 V）をインバータの入力電圧（400 V）へ昇圧するシステムなどが挙げられる。提案方式 1 よりも、デューティによる動作制約が小さいため、用途としては幅広い。 $L_1 \sim L_3$ は電源 V_{bat} に接続され、入力電流を分担する。インダクタ電流 $i_{L1} \sim i_{L3}$ はフィードバック制御を用いることなく自動的に均一化するため、電流センサおよびフィードバック回路は不要である。3 つのスイッチ $Q_1 \sim Q_3$ のゲート信号はそれぞれ互いに 120° の位相差を有し、インタリーブ方式で動作する。また、3 つのダイオード $D_7 \sim D_9$ は電圧バス V_{bus} に接続され、

3. 動作解析

3.1 提案方式 1

3.1.1 基本動作及び電圧変換比

提案方式 1 はバッテリーの放電時は昇圧コンバータ、充電時には降圧コンバータとして動作する。本論文ではバッテリーの放電時の動作に対してのみ詳細解析を行うが、充電時の動作も同様に解析可能である。動作解析は、全ての回路素子が寄生パラメータを含まない理想素子であり、全てのコンデンサ容量は十分に大きくコンデンサ電圧が一定であるという前提で行う。

理論動作波形および電流経路をそれぞれ Fig. 5、Fig. 6 に示す。ローサイドスイッチ $Q_{L1} \sim Q_{L3}$ のゲート信号は $v_{gs1} \sim v_{gs3}$ であり、 $Q_{L1} \sim Q_{L3}$ のうち少なくとも 2 つが同時にオンする。また、インタリーブ動作のため $v_{gs1} \sim v_{gs3}$ はそれぞれ互いに 120° の位相差を有する。スイッチング周期は 6 つのモードに分けられるが、これらのモードのうち 3 つは Mode 1、即ち全てのスイッチが同時にオン状態である。

Mode 1 (Fig. 6. (a)) では、全てのローサイドスイッチがオン状態であり、ドレインソース間電圧 $V_{QL1} \sim V_{QL3}$ は 0 となる。この時、 $i_{L1} \sim i_{L3}$ は線形的に増加し、入力電流 I_{in} も増加する。

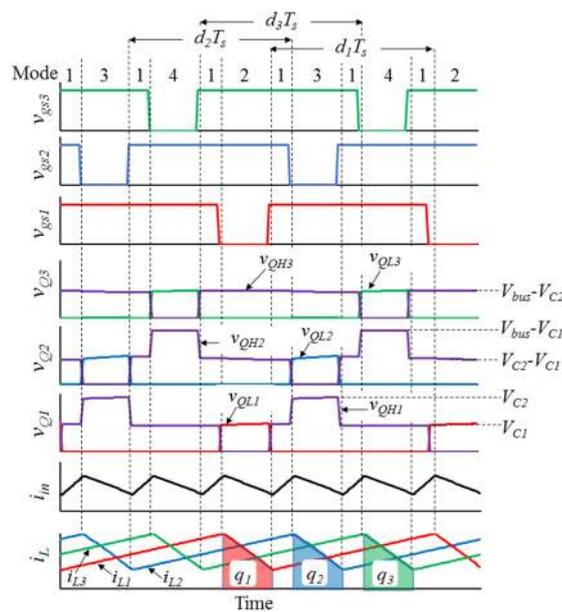


Fig. 5. Theoretical key operation waveforms.

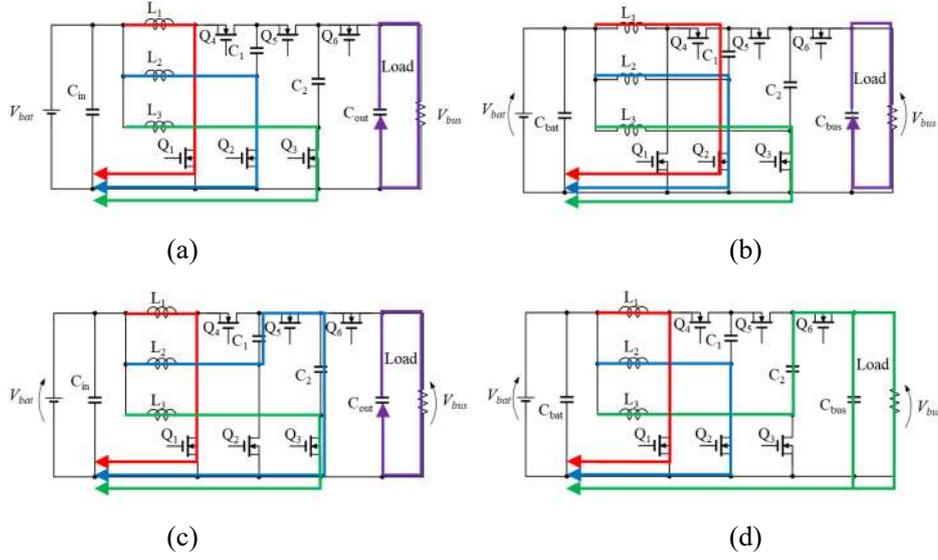


Fig. 6. Operation modes in battery discharging: (a) Mode 1, (b) Mode 2, (3) Mode 3, (d) Mode4.

Mode 2 (Fig.6. (b)) では、 Q_{L1} はオフになる。 i_{L1} は Q_{H1} のボディダイオードを通じて流れ、線形的に減少する。1つのインダクタ電流が減少することで、 I_{in} も減少する。 C_1 は i_{L1} によって充電される。 L_1 の1周期での電圧時間積は定常状態において0となるため、 C_1 の電圧 V_{C1} は式(1)で表される。

$$V_{C1} = \frac{1}{1-d_1} V_{bat} \quad (1)$$

ここで、 d_1 は Fig. 6 に示される Q_{L1} のデューティである。

Mode 3 (Fig.6. (c)) では、 Q_{L2} はオフになる。 i_{L2} は Q_{H2} のボディダイオードを通じて流れ、線形的に減少する。Mode 2 と同様、 I_{in} も減少する。 C_2 は i_{L2} によって充電される。 L_2 の1周期での電圧時間積は定常状態において0となるため、 C_2 の電圧 V_{C2} は式(2)で表される。

$$V_{C2} = V_{C1} + \frac{1}{1-d_2} V_{bat} = \left(\frac{1}{1-d_1} + \frac{1}{1-d_2} \right) V_{bat} \quad (2)$$

ここで、 d_2 は Fig. 6 に示される Q_{L2} のデューティである。

Mode 4 (Fig.6. (d)) では、 Q_{L3} はターンオフする。 i_{L3} は Q_{H3} のボディダイオードを通じて流れ、線形的に減少する。Mode 2、3 と同様に I_{in} も減少する。 C_{bus} は i_{L3} によって充電される。 L_3 の電圧時間積は定常状態において0となるため、 C_{bus} の電圧 V_{bus} は式(3)で表される。

$$V_{bus} = V_{C2} + \frac{1}{1-d_3} V_{bat} = \left(\frac{1}{1-d_1} + \frac{1}{1-d_2} + \frac{1}{1-d_3} \right) V_{bat} \quad (3)$$

ここで、 d_3 は Q_{L3} のデューティである。式(3)は提案方式1の電圧変換比を表す。 $d_1 \sim d_3$ は理想的には等しいため、それぞれを d と置くことで式(3)は式(4)のように変形できる。

$$\frac{V_{bus}}{V_{bat}} = \frac{3}{1-d} \quad (4)$$

式(4)より、提案方式1の電圧変換比は従来のPWMコンバータの3倍となる。バス電圧50Vのシステムでは、リチウムイオンセル(3.0~4.2V)を使用したとき電圧変換比は12.5~16.7となる。この時、従来のPWMコンバータは極端に高い d ($d > 0.92$)で動作させる必要がある。それに対して提案方式1は d を0.8付近に抑えられるため、極端な d での動作を避けることが可能である。

上述した動作は $d_1 \sim d_3$ による制約を受ける。 $d_1 \sim d_3 > 0.67$ でなければ所望の電圧変換比を得られず、 $i_{L1} \sim i_{L3}$ は均一化できない。

3.1.2 電流バランス原理

Mode 2 (Fig.6. (b))の期間に C_1 は i_{L1} によって充電され、蓄積される電荷量はFig. 5の q_1 に相当する。また、Mode 3 (Fig.6. (c))の期間に、 C_1 は i_{L2} によって放電され、放出される電荷量はFig. 5の q_2 に相当する。一方で、 C_2 は C_1 の放出した電荷量 q_2 を受容する。Mode 4 (Fig.6. (d))の期間では、 C_2 は i_{L3} によって放電され、放出される電荷量はFig. 5の q_3 に相当する。そして、 q_3 は電圧バスへ移動する。 C_1 、 C_2 の定常状態における電荷バランスおよび電荷保存則により、次の関係式が成立する。

$$q_1 = q_2 = q_3 = I_{bus}T_s \quad (5)$$

ここで、 I_{bus} はFig. 3.に示されるバス電流である。 q_1 、 q_2 、 q_3 はそれぞれ I_{L1} とMode 2の期間との積、 I_{L2} とMode 3の期間との積、 I_{L3} とMode 4の期間との積に等しいため、式(5)は次式のように表すことができる。(ただし、 $I_{L1} \sim I_{L3}$ は $i_{L1} \sim i_{L3}$ の平均値)

$$(1-d_1)I_{L1} = (1-d_2)I_{L2} = (1-d_3)I_{L3} = I_{bus} \quad (6)$$

式(6)は、 $I_{L1} \sim I_{L3}$ の均一化には $d_1 \sim d_3$ が関与することを示している。 $d_1 \sim d_3$ が理想的であるならば、 $I_{L1} \sim I_{L3}$ の均一化は保証される。 $I_{L1} \sim I_{L3}$ の均一化は、外部からの制御や電流センサを用いることなく自動的に行われる。

実際にマイコンやゲートドライバを使用する場合、 $d_1 \sim d_3$ には $d_1 = d - \Delta d$ 、 $d_2 = d_3 = d$ のようにわずかなばらつきが生じる。この場合、式(6)は次式で表される。

$$(1-d+\Delta d)I_{L1} = (1-d)I_L \quad (7)$$

ここで、 I_L は I_{L2} および I_{L3} と同値である。式(7)を整理すると、次式が成立する。

$$\frac{I_L - I_{L1}}{I_{L1}} = \frac{\Delta d}{1-d} \quad (8)$$

式(8)は、 d の不一致によるインダクタ電流のばらつき具合を表している。例えば、 $d=0.8$ の時、 d_1 に $\Delta d = 0.01$ のわずかな誤差が生じたとしても、インダクタ電流のばらつきは5%

にすぎない。したがって、マイコンやゲートドライバの使用に伴うインダクタ電流のばらつきは非常に小さい。

3.2 提案方式 2

3.2.1 基本動作及び電圧変換比

提案方式 1 と同様に、全ての回路素子が寄生パラメータを含まない理想素子であり、全てのコンデンサ容量は十分に大きくコンデンサ電圧が一定であるという前提で行う。

提案方式 2 も同様にデューティ($d_1 \sim d_3$)による制約を受ける。 $d_1 \sim d_3 > 0.33$ でなければ所望の電圧変換比を得られず、 $I_{L1} \sim I_{L3}$ は均一化しない。

デューティ d が条件 (i) $0.33 < d < 0.67$ 、条件 (ii) $0.67 < d < 1$ の場合において異なる電流経路にて動作する。条件 (i) における理論動作波形および電流経路をそれぞれ Fig. 7 と 8 に示す。スイッチ $Q_1 \sim Q_3$ のゲート信号は $v_{gs1} \sim v_{gs3}$ であるため、3つのスイッチのうち1つあるいは2つが同時にオンする。インタリーブ動作のため $v_{gs1} \sim v_{gs3}$ は 120° の位相差を有する。スイッチング周期は6つのモードに分けられる。

Mode 1 (Fig. 8. (a)) では、 Q_2 はオフになる。 i_{L1} および i_{L3} は線形的に増加し、 i_{L2} は D_2 、 D_4 、 D_9 を通じて流れ、線形的に減少する。3つのインダクタ電流のうち2つが増加するこ

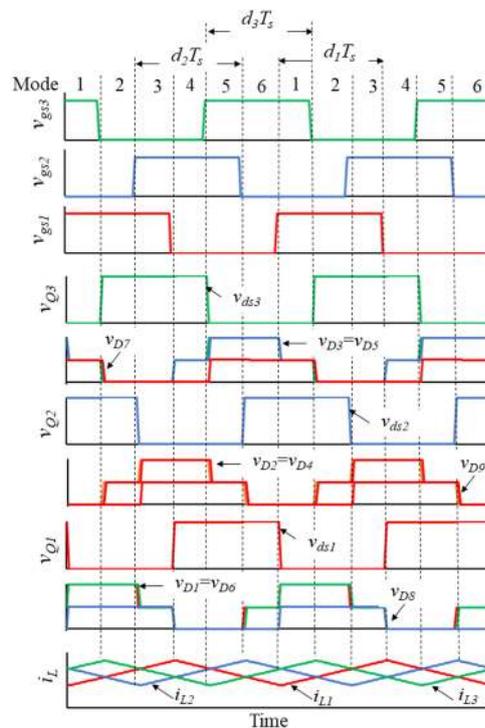


Fig. 7. Theoretical key operation waveforms. ($0.33 < d < 0.67$)

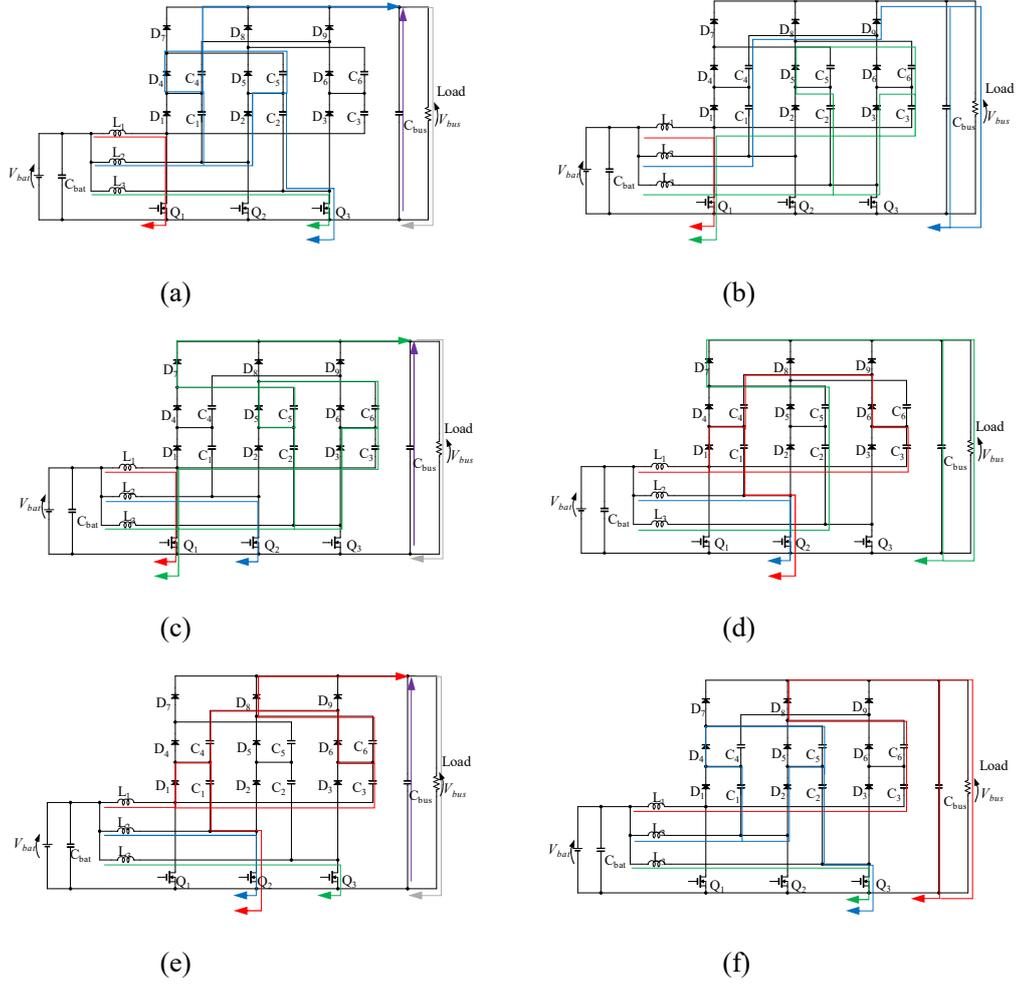


Fig. 8. Operation modes ($0.33 < d < 0.67$): (a) Mode 1, (b) Mode 2, (c) Mode 3, (d) Mode 4, (e) Mode 5, (f) Mode 6.

とで、 I_m も増加する。 C_2 、 C_5 は i_{L2} によって充電される。 L_2 の1周期での電圧時間積がゼロになることによって、 C_2 及び C_5 の電圧 V_{C2} 、 V_{C5} は式(9)で表される。

$$V_{C2} = V_{C5} = \frac{1}{1-d_2} V_{bat} \quad (9)$$

ここで、 d_2 は図5に示される Q_2 のデューティである。

Mode2 (Fig. 8. (b)) では、 Q_1 のみがオンする。 i_{L1} のみが線形的に増加する。 i_{L2} は D_9 を通じて流れ、また、 i_{L3} は D_3 および D_5 を通じて流れ、線形的に減少する。3つのインダクタ電流のうち2つが減少することで、 I_m も減少する。 C_3 、 C_6 は i_{L3} によって充電され、 C_{bus} は i_{L2} によって充電される。定常状態において L_2 および L_3 の1周期での電圧時間積は0になるため、 C_3 および C_6 の電圧 V_{C3} 、 V_{C6} は式(10)で表され、 C_{bus} の電圧 V_{bus} は式(11)で表される。

$$V_{C3} = V_{C6} = \frac{1}{1-d_3} V_{bat} \quad (10)$$

$$V_{bus} = V_{C1} + V_{C4} + \frac{1}{1-d_2} V_{bat} \quad (11)$$

ここで、 d_3 は図5に示される Q_3 のデューティ比である。

Mode 3 (Fig. 8. (c)) では、 Q_3 はオフになる。 i_{L1} および i_{L2} は線形的に増加し、 i_{L3} は D_3 、 D_5 、 D_7 を通じて流れ、線形的に減少する。3つのインダクタ電流のうち2つが増加することで、 I_{in} も増加する。 C_3 、 C_6 は i_{L3} によって充電される。定常状態において L_3 の1周期の電圧時間積は0になるため、 C_3 および C_6 の電圧 V_{C3} 、 V_{C6} は式(10)で表される。

Mode 4 (Fig. 8. (d)) では、 Q_2 のみがオンする。 i_{L2} のみが線形的に増加する。 i_{L3} は D_7 を通じて流れ、また、 i_{L1} は D_1 および D_6 を通じて流れ、線形的に減少する。3つのインダクタ電流のうち2つが減少することで、 I_{in} も減少する。 C_1 、 C_4 は i_{L1} によって充電され、 C_{bus} は i_{L3} によって充電される。 L_1 および L_3 の1周期での電圧時間積がゼロになることによって、 C_1 および C_4 の電圧 V_{C1} 、 V_{C4} は式(12)で表され、 C_{bus} の電圧 V_{bus} は式 (13) で表される。

$$V_{C1} = V_{C4} = \frac{1}{1-d_1} V_{bat} \quad (12)$$

$$V_{bus} = V_{C2} + V_{C5} + \frac{1}{1-d_3} V_{bat} \quad (13)$$

ここで、 d_1 は図5に示される Q_3 のデューティ比である。

Mode 5 (Fig. 8. (e)) では、 Q_1 はオフになる。 i_{L2} および i_{L3} は線形的に増加し、 i_{L1} は D_1 、 D_6 、 D_8 を通じて流れ、線形的に減少する。3つのインダクタ電流のうち2つが増加することで、 I_{in} も増加する。 C_1 、 C_4 は i_{L1} によって充電される。定常状態において L_1 の1周期の電圧時間積は0になるため、 C_1 および C_4 の電圧 V_{C1} 、 V_{C4} は式(C)で表される。

Mode 6 (Fig. 8. (f)) では、 Q_3 のみがオンする。 i_{L3} のみが線形的に増加する。 i_{L1} は D_8 を通じて流れ、また、 i_{L2} は D_2 および D_4 を通じて流れ、線形的に減少する。3つのインダクタ電流のうち2つが減少することで、 I_{in} も減少する。 C_2 、 C_5 は i_{L2} によって充電され、 C_{bus} は i_{L1} によって充電される。定常状態において L_1 および L_2 の1周期の電圧時間積は0になるため、 C_2 および C_5 の電圧 V_{C2} 、 V_{C5} は式(9)で表され、 C_{bus} の電圧 V_{bus} は式 (13) で表される。

$$V_{bus} = V_{C3} + V_{C6} + \frac{1}{1-d_1} V_{bat} \quad (14)$$

式(11)と(12)、式(13)と(9)、式(14)と(10)より、 V_{cbus} は式(15)、式(16)、式(17)で表される。

$$V_{bus} = \left(\frac{2}{1-d_1} + \frac{1}{1-d_2} \right) V_{bat} \quad (15)$$

$$V_{bus} = \left(\frac{2}{1-d_2} + \frac{1}{1-d_3} \right) V_{bat} \quad (16)$$

$$V_{bus} = \left(\frac{2}{1-d_3} + \frac{1}{1-d_1} \right) V_{bat} \quad (17)$$

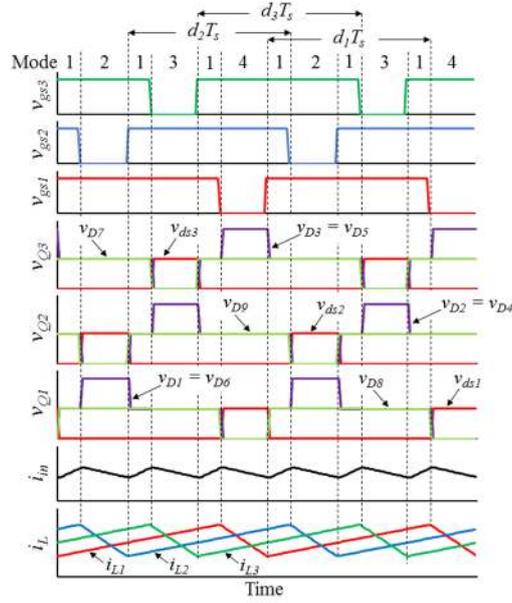


Fig. 9. Theoretical key operation waveforms ($0.67 < d < 1$)

式(15)~式(17)は提案回路の電圧変換比を表す。 $d_1 \sim d_3$ は理想的には等しく、 $d_1 = d_2 = d_3 = d$ として与えられる。式(15)~式(17)は次式で表される。

$$\frac{V_{bus}}{V_{bat}} = \frac{3}{1-d} \quad (18)$$

式(18)より、電圧変換比は提案方式 1 と等しく、従来方式の 3 倍である。

条件 (ii) における理論動作波形および電流経路をそれぞれ Fig. 9、Fig. 10 に示す。スイッチ $Q_1 \sim Q_3$ のゲート信号は $v_{gs1} \sim v_{gs3}$ であるため、3 つのスイッチのうち少なくとも 2 つが同時にオンする。インタリーブ動作のため $v_{gs1} \sim v_{gs3}$ は 120° の位相差を有する。スイッチング周期は 6 つのモードに分けられる。これらのモードのうち 3 つは Mode 1、つまり全てのスイッチが同時にオンしている状態である。

Mode 1 (Fig. 10.(a)) では、全てのスイッチがオン状態であり、ドレインソース間電圧 $V_{Q1} \sim V_{Q3}$ は 0 となる。この時、 $i_{L1} \sim i_{L3}$ は線形的に増加し、入力電流 I_m も増加する。

Mode 2 (Fig. 10.(b)) では、 Q_2 はオフになる。 i_{L2} は D_2 、 D_4 、 D_9 を通じて流れ、線形的に減少する。1 つのインダクタ電流が減少することで、 I_m も減少する。 C_2 、 C_5 、 C_{bus} は i_{L2} によって充電される。定常状態において L_2 の 1 周期での電圧時間積は 0 になるため、 C_2 および C_5 の電圧 V_{C2} 、 V_{C5} は式(9)で表され、 C_{bus} の電圧 $V_{c_{bus}}$ は式(13)で表される。

Mode 3 (Fig. 10.(c)) では、 Q_3 はオフになる。 i_{L3} は D_2 、 D_4 、 D_9 を通じて流れ、線形的に減少する。1 つのインダクタ電流が減少することで、 I_m も減少する。 C_3 、 C_6 、 C_{bus} は i_{L3} によ

って充電される。定常状態において L_3 の 1 周期での電圧時間積は 0 になるため、 C_3 および C_6 の電圧 V_{C3} 、 V_{C6} は式(10)で表され、 C_{bus} の電圧 V_{bus} は式(14)で表される。

Mode 4 (Fig. 10. (d)) では、 Q_1 はオフになる。 i_{L1} は D_1 、 D_6 、 D_8 を通じて流れ、線形的に減少する。1つのインダクタ電流が減少することで、 I_{in} も減少する。 C_1 、 C_4 、 C_{bus} は i_{L1} によって充電される。定常状態において L_1 の 1 周期の電圧時間積は 0 になるため、 C_1 および C_4 の電圧 V_{C1} 、 V_{C4} は式(12)で表され、 C_{bus} の電圧 V_{bus} は式(11)で表される。

提案方式 2 においても、3 相のインダクタ電流が均一化する原理は 3.1.2 と同様に考えることができる。

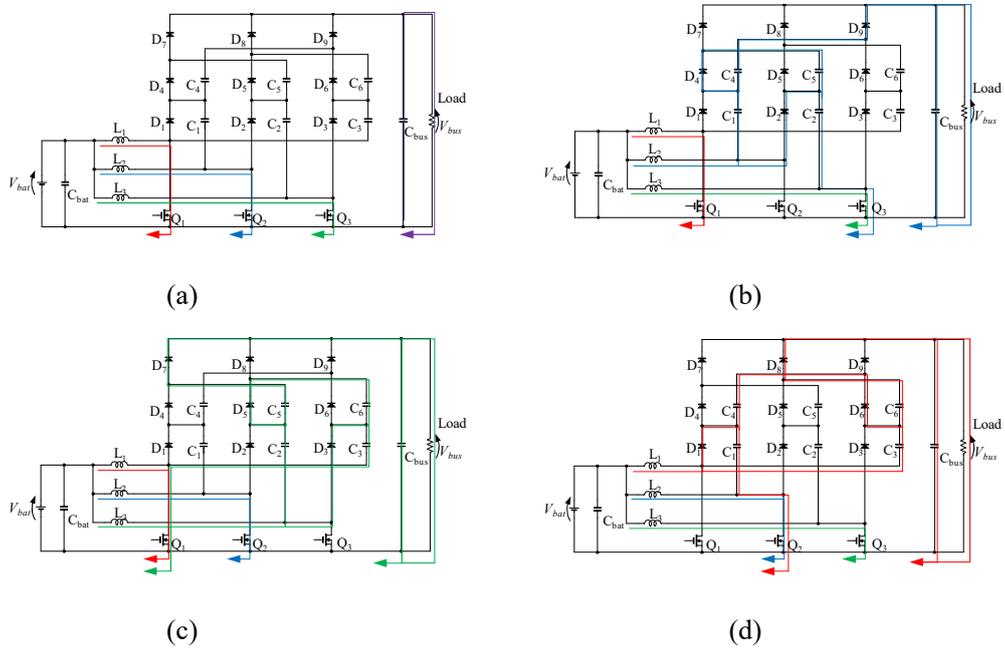


Fig. 10. Operation modes ($0.67 < d < 1$): (a) Mode 1, (b) Mode 2, (c) Mode 3, (d) Mode 4.

4. 定量比較

4.1 Total Device Power Rating

Total Device Power Rating (TDPR) は、半導体素子の電圧電流ストレスの観点から異なる方式を定量的に比較するための指標として導入される。TDPR は、全半導体素子における理論的な電圧電流ストレスの総和を入力電力または出力電力で正規化したものであり、

$$TDPR = \sum_{All\ MOSFETs} \frac{V_{max}I_{max}}{V_{bat}I_{bat}} \quad (19)$$

で定義される。ここで、 V_{max} 、 I_{max} はそれぞれ MOSFET の理論的な電圧ストレスおよび電流ストレスである。MOSFET における $V_{max}I_{max}$ の総和が大きくなるに伴い損失が増加するため、TDPR 値の小さいコンバータほど高効率である。本節では、 V_{max} および I_{max} のリップル成分は小さいため考慮しない。

提案コンバータの MOSFET の理論的な電圧および電流ストレスを Table 1 に示す。 $d_1 \sim d_3$ および $I_{L1} \sim I_{L3}$ はそれぞれ全て等しいため d 、 I_L とおく。電圧ストレスは、Fig. 5 に示した動作モード、式(1)~(3)、Fig. 4 に示される値から決定される。Q_{L2} および Q_{L3} の電流ストレスは、Fig. 6 に示されるように他の MOSFET の電流ストレスの 2 倍になる。Q_{L2} および Q_{L3} には、それぞれ Fig.6.(b)、(c)に示されるように $I_{L1} \sim I_{L3}$ のうちの 2 つが流れる

提案方式 1 と従来の PWM コンバータと従来の 3 相インタリーブ PWM コンバータの TDPR を Fig. 11 に示す。9.0 よりも高い電圧変換比の時、提案方式 1 は上記の 2 つの従来方

Table1. Voltage and current stress of MOSFETs in the proposed converter.

Component	Voltage	Current
Q _{L1}	$V_{bat}/(1-d)$	I_L
Q _{H1}	$2V_{bat}/(1-d)$	I_L
Q _{L2}	$V_{bat}/(1-d)$	$2I_L$
Q _{H2}	$2V_{bat}/(1-d)$	I_L
Q _{L3}	$V_{bat}/(1-d)$	$2I_L$
Q _{H3}	$V_{bat}/(1-d)$	I_L

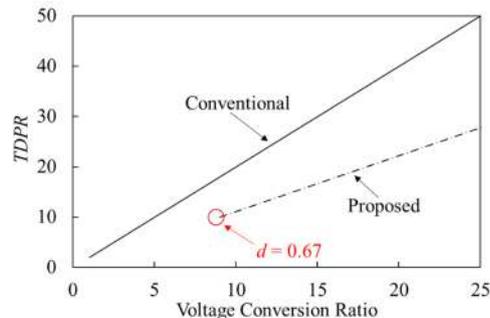


Fig. 11 TDPR as function of voltage step-up ratio.

式よりも TDPR は低くなる。これは、MOSFET の電圧ストレスが減少するためである。一方で、従来の 2 方式は TDPR が高くなる。この理由は、MOSFET のドレインソース間にバス電圧 V_{bus} が直接印加され、電圧ストレスが増大するためである。

4.2 Size Metrics

コンバータを構成する素子のうち大部分の体積を占めるのがインダクタとコンデンサである。これらのサイズは一般的に充放電エネルギーの大きさに比例する。本節では、インダクタおよびコンデンサに蓄積される全エネルギーを 1 周期での入力エネルギー ($E_{in} = V_{bat}I_{bat}T_s$) で正規化する。正規化された値を用いて提案方式と従来方式を定量比較し、提案回路の小型化における有効性を示す。

複数の方式を比較するために Size Metrics(S)が導入され、 S は次式で定義される。

$$S = \frac{1}{E_{in}} \left(\sum_{\text{Inductors}} \frac{\beta E_L}{\alpha_L} + \sum_{\text{Capacitors}} \frac{E_C}{\alpha_C} \right) \quad (20)$$

ここで、 α_L 、 α_C はそれぞれインダクタ電流とコンデンサ電圧のリプル率であり、 β はコンデンサのインダクタに対するエネルギー密度の比である。一般的に α_L は通常の PWM コンバータの場合、0.2~0.4 の範囲で選定される。入出力電圧を安定化させるために C_{bat} 、 C_{bus} は電圧リプル α_C が 0.03~0.05 の範囲で選定されるべきである。一方で、 C_1 、 C_2 は α_C が 0.1 付近で選定される。個々のコンデンサのエネルギー密度は同サイズインダクタのエネルギー密度よりも大きい[1]、[3]。これらを踏まえて、 S の比較は $\alpha_L = 0.3$ 、 $\alpha_C = 0.03$ (入出力コンデンサ C_{bat} 、 C_{bus})、 $\alpha_C = 0.1$ (コンデンサ C_1 、 C_2)、 $\beta = 100$ として行う。 S の比較を Fig.12 に示す。 $V_{cell} = 4.0 \text{ V}$ 、 $V_{bus} = 48 \text{ V}$ の宇宙機電源システムを想定すると、目的とする電圧変換比 12 において、提案方式は従来方式よりも 9.4% 小型化可能であることが示された。

提案方式は従来方式よりもコンデンサの数が増加するにもかかわらず、 S は小さい傾向を示す。なぜなら、インダクタの充放電エネルギーがコンデンサによって一部分担されるためである。Fig.6 に示すように、インダクタはコンデンサ (C_1 または C_2) と共に電力を伝送することで充放電エネルギーを分担する。 β によって特徴づけられるように、コンデンサはインダクタよりも小さいため、コンデンサを使ってインダクタの充放電エネルギーを分担させることは回路サイズの削減につながる。

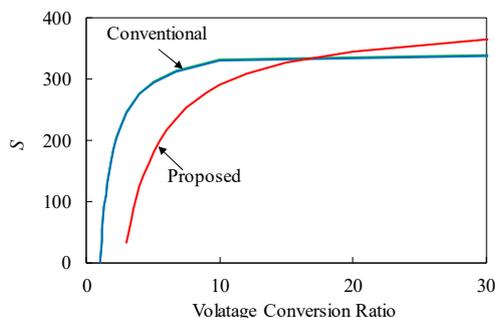


Fig. 12 Size Metrics

5. 実験

5.1. 提案方式 1

5.1.1 試作回路

CADソフト EAGLE を用いて回路基板の設計を行い、作成したボード図を Fig. 13 に示す。100 W の試作回路を Fig. 14 に示す。また、使用した素子を Table 2 に示す。試作回路は、 $V_{bat} = 4.0\text{ V}$ 、 $V_{bus} = 48\text{ V}$ 、スイッチング周波数 100 kHz で動作させた。ゲート信号は DSP マイコン (TMS320F28335 Experimenter Kit, Texas Instruments) を使用し生成した。

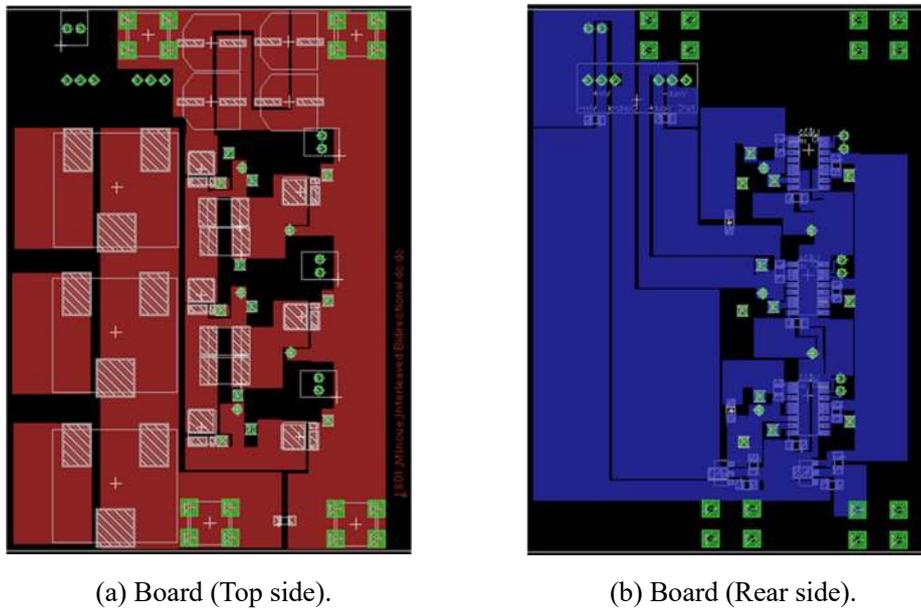


Fig. 13. Screenshot of board.

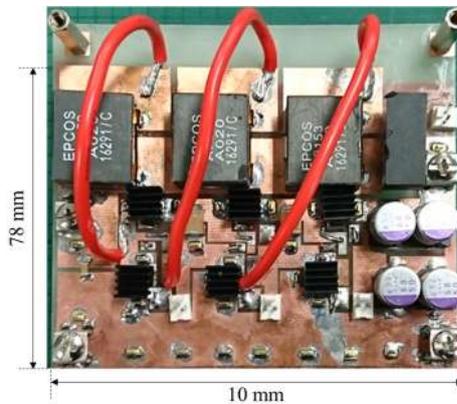


Fig. 14. A photograph of 100 W prototype.

Table2. Components used for prototype.

Component	Value
L_1-L_3	15 μ H, 16.9 m Ω
C_{bat}	Ceramic Capacitor, 220 μ F, 3.1 m Ω
C_{bus}	Al Electrolytic Capacitor, 272 μ F, 5.0 m Ω
C_1, C_2	Ceramic Capacitor, 22 μ F, 6.0 m Ω
$Q_{L1}-Q_{L3}, Q_{H1}-Q_{H3}$	N-Channel MOSFET, TPCA8050-H, $R_{on} = 14.2$ m Ω

5.1.2 動作波形

昇圧時における定格時での動作波形を Fig. 15 に示す。 $V_{QL1}-V_{QL3}$ および $i_{L1}-i_{L3}$ はそれぞれ 120° の位相差を有し、相補的なスイッチングを確認した。 $i_{L1}-i_{L3}$ の平均値はそれぞれ 9.3 A、9.3 A、9.4 A とほぼ等しい値になり、無制御でインダクタ電流は均一化した。電圧 V_{C1} 、 V_{C2} はそれぞれ 15~17 V、30~33 V であり、 V_{C1} は $V_{bus}/3$ 、 V_{C2} は $2V_{bus}/3$ であることから、所望の動作を達成した。 Q_{L1} 、 Q_{L2} がそれぞれオフの期間に、 V_{QL1} 、 V_{QL2} は直線的に増加する。これは C_1 、 C_2 がそれぞれ i_{L1} 、 i_{L2} によって充電され、 V_{C1} 、 V_{C2} が増加したためである。

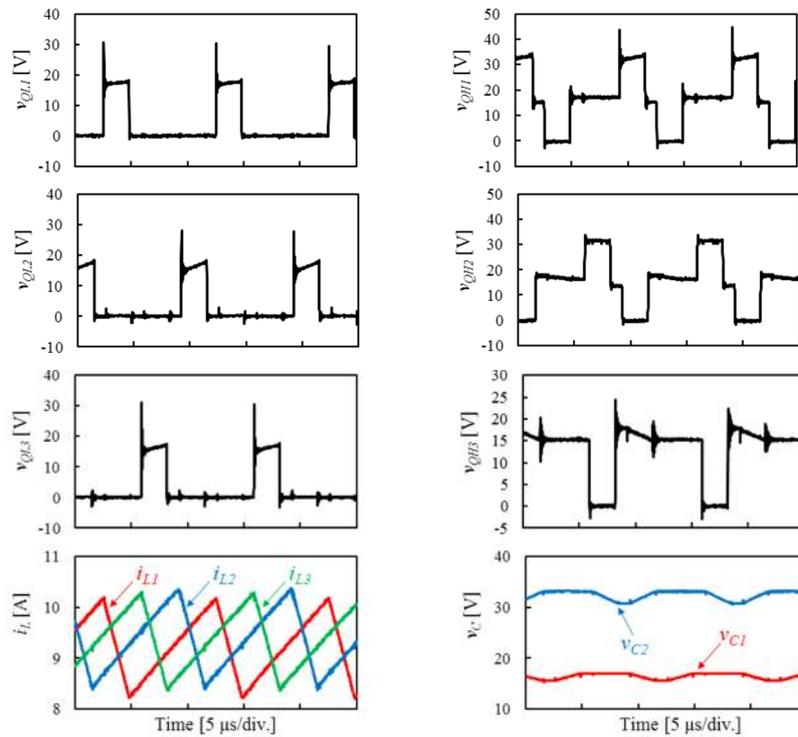


Fig. 15. Measured key operation waveforms at full load.

5.1.3 電圧変換比

昇圧時における電圧変換比の理論値との比較を Fig. 16 に示す。実験値は理論値と良い一致を示した。デューティ比の増加に伴う不一致は、ジュール損によるものである。

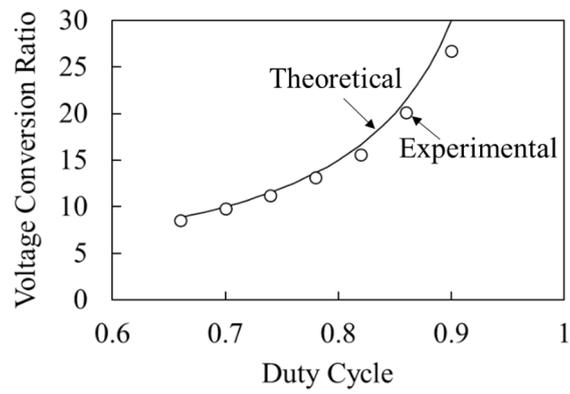


Fig. 16. Experimental and theoretical voltage conversion ratio in step-up mode.

5.1.4 電力変換効率

提案方式の電力変換効率を出力電圧が一定値となるようにデューティと負荷抵抗値を適宜調整しながら取得した。昇圧時における電力変換効率を Fig. 17 に示す。効率は出力電力の増加に伴い徐々に低下し、定格 100 W 時においておよそ 90% の効率を得た。損失内訳を Fig. 18 に示す。50 W から 100 W の領域ではインダクタおよびスイッチのジュール損が主な損失要因であることが示された。一方で、スイッチング損は全領域においてわずかであった。これは章 4.1 で述べたように、コンデンサ C_1 、 C_2 によりスイッチの電圧ストレスが減少することによるものである。これらの結果は、効率を向上させるためには低抵抗素子の選定が重要となることを示唆している。

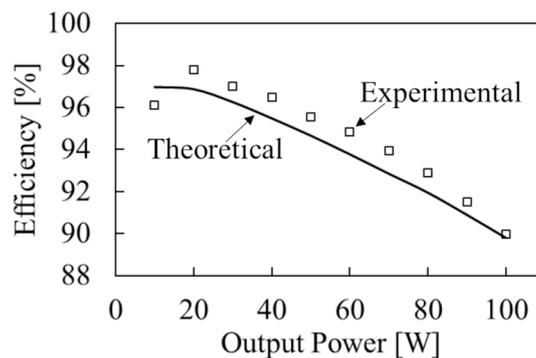


Fig. 17. Measured power conversion efficiencies.

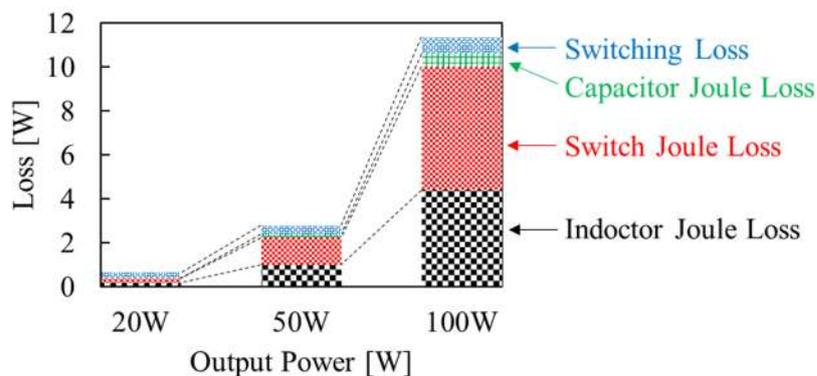


Fig. 18. Calculated loss breakdown.

5.2. 提案方式 2

5.2.1 試作回路

CAD ソフト EAGLE を用いて回路基板を設計した。提案方式 2 におけるボード図および 350 W の試作回路をそれぞれ Fig. 19、Fig. 20 に示す。また、素子定数を Table3 に示す。試

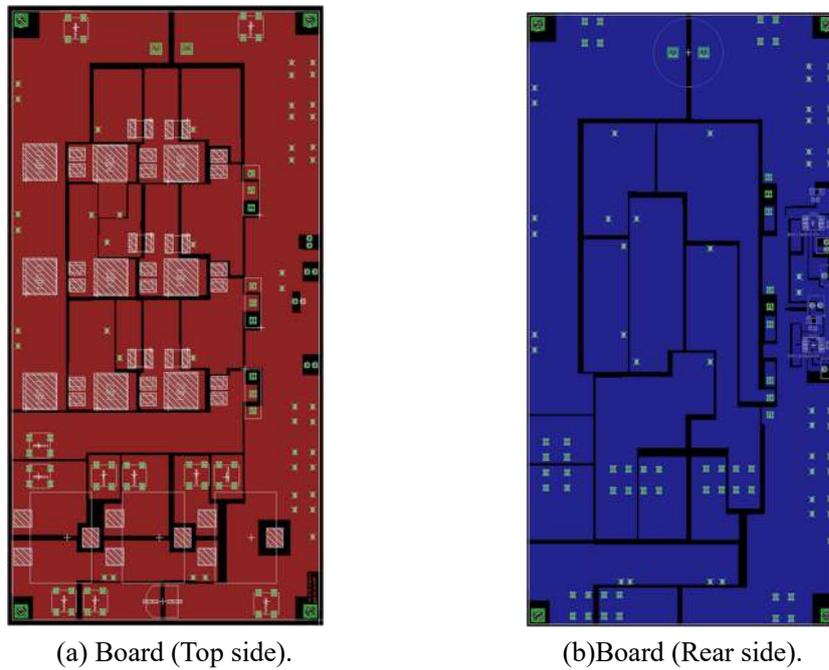


Fig. 19. Screenshot of board.

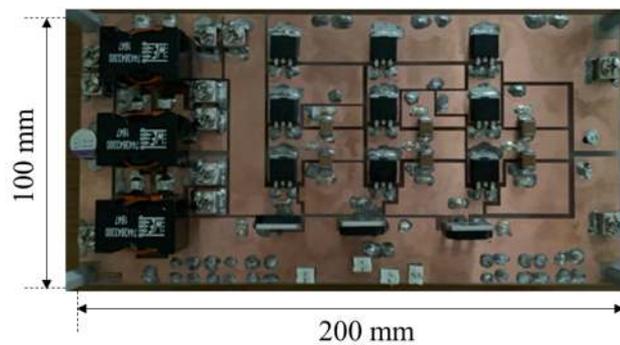


Fig. 20. A photograph of 350 W prototype

Table3. Components used for prototype.

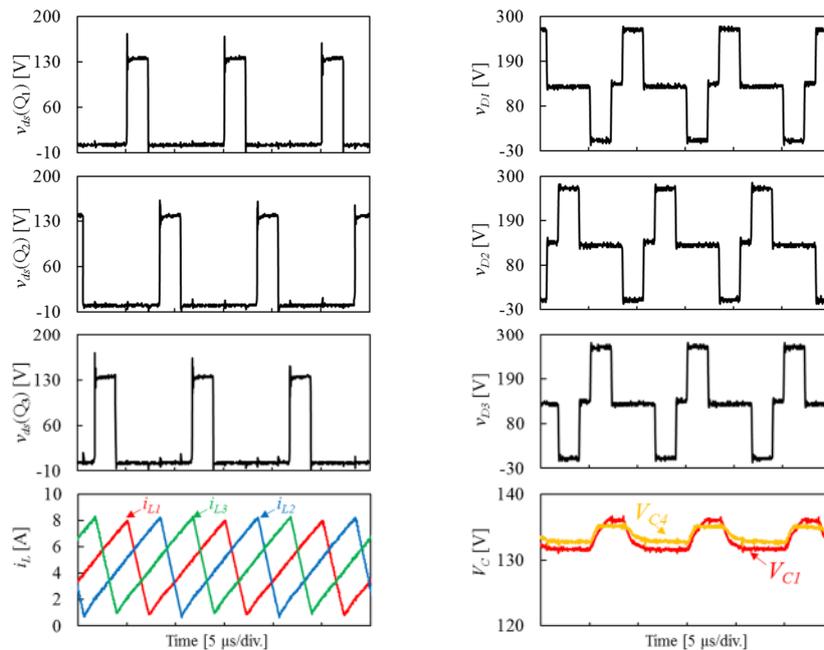
Component	Value
L_1-L_3	33 μ H, 2.4 m Ω
C_{bus}	Ceramic Capacitor, 68 μ F
C_{bat}	Al Electrolytic Capacitor, 180 μ F
C_1-C_6	Ceramic Capacitor, 3.3 μ F
Q_1-Q_3	N-Channel MOSFET, IXFQ60N50P3, $R_{on} = 100$ m Ω
D_1-D_9	Fast Recovery Diode, $V_F = 1.3$ V

作回路は、 $V_{in} = 30$ V、 $V_{out} = 400$ V、スイッチング周波数 100 kHz で動作させた。ゲート信号は DSP マイコン (TMS320F28335 Experimenter Kit, Texas Instruments) を使用して生成した。

5.2.2 動作波形

定格時での動作波形を Fig. 21 に示す。

$V_{Q1}-V_{Q3}$ および $i_{L1}\sim i_{L3}$ はそれぞれ 120° の位相差を有し、相補的なスイッチングを確認できた。また、 $i_{L1}\sim i_{L3}$ の平均値はそれぞれ 4.5 A、4.6 A、4.7 A とほぼ等しい値になり、無制御でインダクタ電流は均一化した。電圧 $V_{C1}\sim V_{C6}$ は 132~138 V であり、 $V_{out}/3$ であることから、所望の動作を達成した。



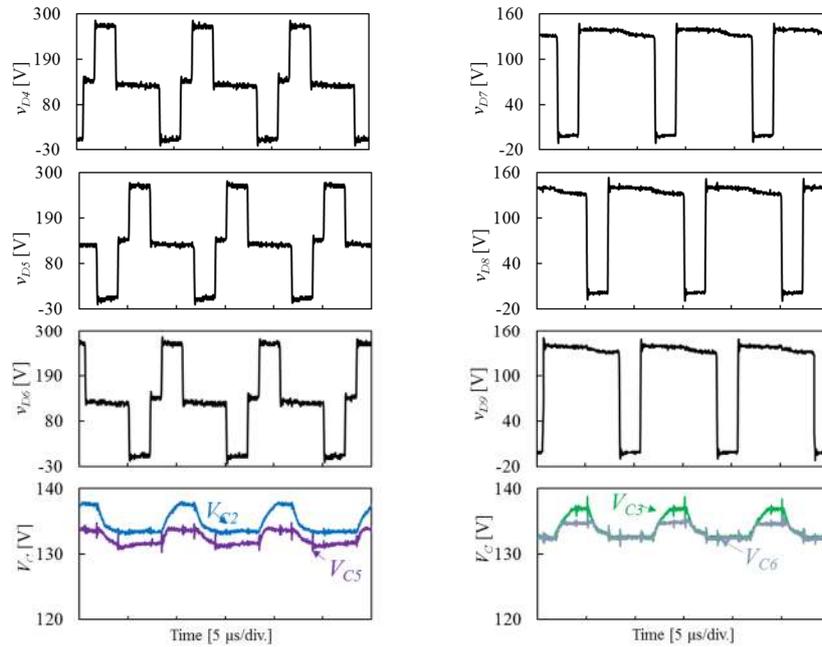


Fig. 21. Measured key operation waveforms at full load.

5.2.3 電圧変換比

実験によって得られた電圧変換比と理論値との比較を Fig. 22 に示す。実験値は理論値と良い一致を示した。デューティの増加に伴う不一致は、ジュール損によるものである。

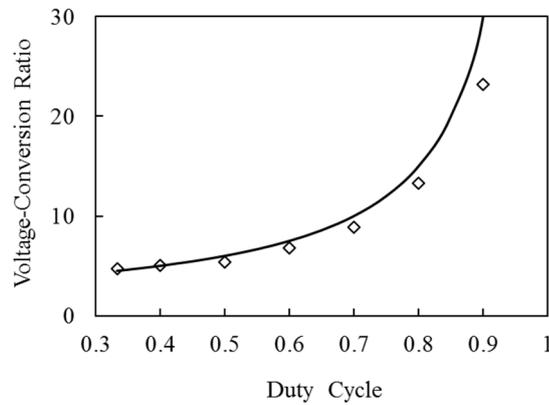


Fig. 22. Experimental and theoretical voltage conversion ratio.

5.2.4 電力変換効率

出力電圧が一定値となるようにフィードバック制御を行い電力変換効率を取得した。PSIM の DSP コード生成画面を Fig. 23 に示す。

また、取得した電力変換効率を Fig. 24 に示す。効率は出力電力の増加に伴い徐々に低下し、定格 350 W 時ではおよそ 90%の効率を得た。重負荷時の主な損失要因はインダクタおよびスイッチのジュール損である。また、常時効率低下の原因となるのが $D_1 \sim D_9$ の導通損である。 $D_1 \sim D_9$ にはファーストリカバリーダイオードを使用したため、順方向降下電圧が通常の整流ダイオードよりも大きくなり、損失増加につながったと考えられる。

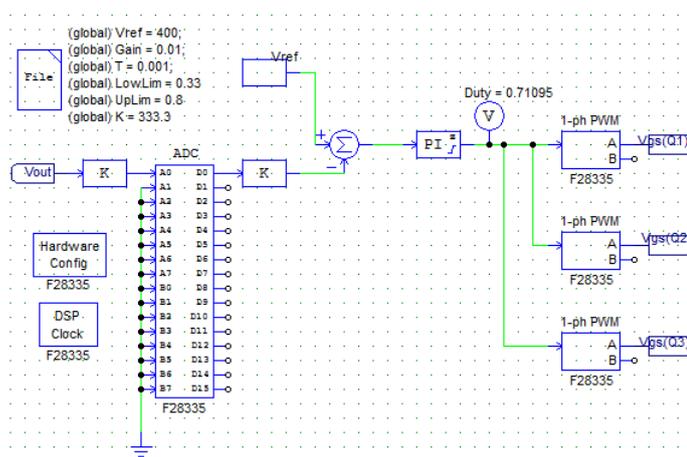


Fig. 23. Screenshot of control block diagram to generate code for DSP.

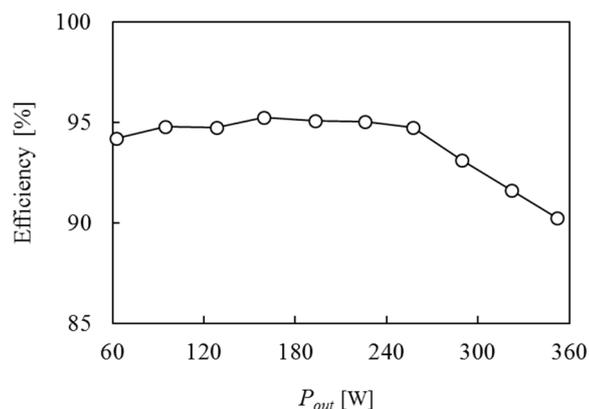


Fig. 24. Measured power conversion efficiencies.

6. 補足

6.1 提案方式 1 の降圧時の動作

提案方式 1 は電圧バスからバッテリーを充電する場合、降圧コンバータとして機能する。定格 100 W 時における動作波形を Fig.25 に示す。 $V_{bat}=4.0$ V、 $V_{bust}=48$ V、スイッチング周波数 100kHz で実験を行った。

Fig. 25 のインダクタ電流は Fig. 15 のインダクタ電流と逆向きであり、スイッチのドレインソース間電圧の立ち上がりが同じタイミングであるため、降圧コンバータとしての機能を確認した。

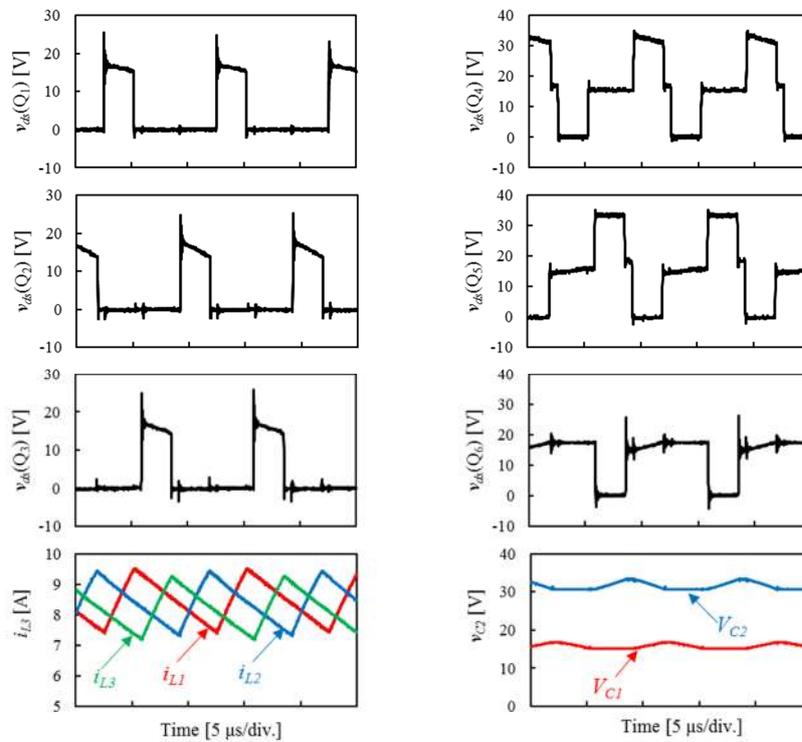


Fig. 25. Measured key operation waveforms at full load. (Buck)

7. まとめ

小型宇宙機の単セルバッテリー電源システム用に、高い電圧変換比および無制御での電流均一化機能を有する2種類のインタリーブPWMコンバータを提案した。

両方式それぞれについて、動作原理から電圧変換比を算出した。また、提案方式1を用いて、2種類の提案方式に共通する電流均一化機能について述べた。

提案方式1については100W試作回路を用いた実機検証のみならず、TDPRおよびSize Metricsを用いた従来方式との定量比較を行った。定量比較の結果、提案方式1は従来方式よりもTDPR、Size Metricsのどちらも小さく、高効率、小型化可能であることが示された。

提案方式2については、350W試作回路を用いた実機検証を行った。実機検証の結果、両方式ともインタリーブ動作をし、加えられたコンデンサによって、高い電圧変換比のみならず、無制御でのインダクタ電流の均一化が示された。

謝辞

本研究を遂行するにあたり、熱心なご指導を頂いた鶴野将年准教授をはじめ、共に切磋琢磨し合い成長してきた研究室の仲間に深く感謝いたします。

日々の議論や実験を通して多くの知見や技術を身に着けることができたパワーエレクトロニクス研究室の仲間に感謝申し上げます。

参考文献

- [1] Sanders, S.R.; Alon, E.; Le, H.P.; Seeman, M. D.; Jhon, M.; Ng, V.W. The road to fully integrated dc–dc conversion via the switched-capacitor approach. *IEEE Trans. Power Electron.* 2018, 28, 4146–4155.
- [2] Piqué, G.V.; Bergveld, H.J.; Alarcón, E. Survey and benchmark of fully integrated switching power converters: switched-capacitor versus inductive approach. *IEEE Trans. Power Electron.* 2013, 28, 4156–4167.
- [3] Uno, M.; Kukita, A. Switched capacitor converter-based multi-port converter integrating bidirectional PWM and series-resonant converters for standalone photovoltaic systems. *IEEE Trans. Power Electron.* to be published.
- [4] Uno, M.; and Kukita, A. Multi-port converter integrating boost and switched capacitor converters for single-cell battery power system in small satellite. In Proceedings of IEEE ECCE-Asia Down Under, Melbourne, Australia, June 2013; pp. 747–752.
- [5] Cassani, P. A.; Williamson, S.S. Design, testing, and validation of a simplified control scheme for a novel plug-ion hybrid electric vehicle battery cell equalizer. *IEEE Trans. Ind. Electron.* 2010, 57, 3956–3962.
- [6] Baughman, A.; Ferdowsi, M.; Double-tiered switched-capacitor battery charge equalization technique. *IEEE Trans. Ind. Appl.* 2008, 55, 2277–2285.
- [7] Uno, M.; Tanaka, K. Influence of high-frequency charge-discharge cycling induced by cell voltage equalizers on the life performance of lithium-ion cells. *IEEE Trans. Veh. Technol.* 2011, 60, 1505–1515.
- [8] Shang, Y.; Zhang, Q.; Cui, N.; Zhang, C. A cell-to-cell equalizer based on three-resonant-state switched-capacitor converters for series-connected battery strings. *Energies.* 2017, 10.
- [9] Uno, M.; Kukita, A. Double-switch equalizer using parallel- or series-parallel-resonant inverter and voltage multiplier for series-connected supercapacitors. *IEEE Trans. Power Electron.* 2014, 29, 812–828.
- [10] Arias, M.; Sebastian, J.; Hernando, M.M.; Viscarret, U.; Gil, I. Practical application of the wave-trap concept in battery–cell equalizers. *IEEE Trans. Power Electron.* 2015, 30, 5616–5631.