

修 士 学 位 論 文

太陽電池の拡散容量を利用した
スイッチトキャパシタ式
部分影補償器に関する研究

平成 30 年度

茨城大学大学院理工学研究科

電気電子工学専攻

17NM614S 齋藤 陽太

指導教員 鵜野 将年 准教授

要旨

複数の太陽電池 (PV: Photovoltaic) セルの直列接続により構成される PV モジュールに部分影が発生すると、各セルの電気特性にアンバランスが生じて発電量の大幅な低下ならびに複数の最大電力点 (MPP: Maximum Power Point) の発生に起因した最大電力点追尾制御 (MPPT: MPP Tracking) の誤動作を招くことが知られている。そこで、各セルの電気特性を擬似的に均一化することで上記の問題を防止する各種の部分影補償器が提案されている。

その中でもスイッチトキャパシタコンバータ (SCC: Switched Capacitor Converter) を用いた補償器はスイッチとコンデンサのみで構成される回路であるため小型化が容易な方式であるものの、セルレベル補償に利用する際には部品点数が増加してしまう。そこで、SCC に必要なコンデンサをセルの寄生素子である拡散容量に置き換えることでコンデンサ数を劇的に削減可能なキャパシタレス SCC 補償器が提案されている。しかし、従来方式では回路構成上、部分影未発生時においてもスイッチングが必要、偶数枚セルには適用できないといった課題を有する。

本研究では、従来方式にインダクタとコンデンサを加えることで上記課題を解決可能な部分影補償器を提案する。解析の結果、提案方式が従来方式よりも損失の観点において優位である事を示した。更に、提案補償器の最適動作を実現するための新しい MPPT 制御手法を併せて提案し、実セルを用いた実機検証により提案補償器ならびに提案する MPPT 制御手法の有用性を示した。

Abstract

Partial shading on a photovoltaic (PV) module consisting of multiple cells is known to trigger significant reduction in power yield and occurrence of multiple maximum power points (MPPs). Various kinds of voltage equalizers have been proposed to address these issues.

Switched capacitor converters (SCCs) that consist of switches and capacitors are one of the most popular voltage equalizers achieving not only simplified circuit but also circuit miniaturization. To achieve even simpler circuit, a capacitorless SCC voltage equalizer utilizing diffusion capacitance of PV cells has been proposed. Capacitors in ordinary SCCs are replaced with diffusion capacitances, a parasitic element of PV cells, realizing simpler and more compact circuit design. The conventional capacitorless SCC equalizer, however, has to operate at a high frequency even under unshaded condition, naturally increasing losses associated with high frequency switching operations. Additionally, this conventional capacitorless equalizer is only applicable to modules comprising odd number cells.

This paper proposes a novel voltage equalizer based on the capacitorless SCC. The equalizer not only reduces losses associated with high frequency switching operations especially under unshaded conditions, but also can be applicable to modules consisting of even number cells. The result of the analysis showed the proposed equalizer could reduce losses compared with the conventional equalizer. Furthermore, a novel MPP tracking (MPPT) technique is also proposed to realize the optimal operation of the proposed equalizer. Experimental verifications were performed using actual PV cells, demonstrating the efficacy of the proposed equalizer and its MPPT technique.

目次

1. 研究背景	6
1.1. 部分影による悪影響	6
1.2. 部分影対策	7
1.2.1. 分散型 MPPT システム	7
1.2.2. 部分影補償器	7
1.3. 従来補償器	7
1.3.1. 昇降圧チョッパ	8
1.3.2. スイッチトキャパシタコンバータ (SCC)	8
1.3.3. キャパシタレス SCC	9
1.4. 研究目的	10
1.5. 本論文の構成	10
2. 実セルの交流インピーダンス測定	11
2.1. 交流インピーダンス測定	11
2.2. 測定系	11
2.3. 測定結果	13
3. 提案する部分影補償器	15
3.1. 回路構成	15
3.2. 動作原理	15
3.3. 電圧変換比	15
4. 損失解析	17
4.1. 従来方式	17
4.1.1. 電荷移動解析	17
4.1.2. ジュール損失の導出	18
4.2. 提案方式	19
4.2.1. 電荷移動解析	19
4.2.2. ジュール損失の導出	21
4.3. 損失比較	22
5. 2重 MPPT 制御	24
5.1. d が変化した場合におけるモジュール特性の概念	24
5.2. 2重 MPPT 制御の概念	24
6. 実機検証	26
6.1. 試作回路	26
6.2. 擬似セル	28

6.3.	提案補償器の実機検証.....	31
6.3.1.	補償器の有無による特性比較.....	31
6.3.2.	従来方式との特性比較.....	32
6.3.3.	影の発生状況がモジュール特性に与える影響.....	33
6.4.	2重 MPPT 制御の実機検証.....	35
6.4.1.	制御ループの構成.....	35
6.4.2.	実験結果.....	37
7.	まとめ.....	39
8.	補足.....	40
8.1.	電子負荷装置を用いた交流インピーダンス測定の精度検証.....	40
8.2.	マイクロコントローラとスweep回路を用いた自動スweep.....	41
8.3.	直流等価回路.....	43
8.3.1.	直流等価回路モデルの導出.....	43
8.3.2.	直流等価回路モデルの検証.....	44
8.3.3.	電圧ばらつきが抽出可能電力に与える影響.....	45
8.4.	寄生インダクタンスを考慮した SCC の等価回路モデルの導出.....	47
8.4.1.	等価抵抗の導出.....	47
8.4.2.	RLC 直列回路におけるコンデンサ電圧の導出.....	50
	参考文献.....	52
	謝辞.....	53

1. 研究背景

1.1. 部分影による悪影響

近年、環境問題や化石燃料の枯渇への対策として再生可能エネルギーに注目が集まっている。中でも太陽電池 (PV: Photovoltaic) モジュールは家屋や自動車の屋根、メガソーラーなど様々な分野に応用されている。PV モジュールは一般に任意の電圧を得るために複数枚のセルを直列接続して構成される。このモジュールにおいて一部のセルに影が掛かる部分影が発生すると、モジュールの抽出可能電力が大幅に低下することが問題視されている。Fig. 1.1(a)に示すように部分影によって影の掛かったセル (以降、影セル) は日射量が低下するため発電可能な電流値が低下し、影セルと影の掛かっていないセル (以降、日照セル) の電気特性にアンバランスが生じる。この状況において影セルの供給能力を上回る電流がモジュール内に流れる場合、Fig. 1.1(a)に示すように影セルに並列接続されているバイパスダイオードが導通するため、影セルは発電に寄与しなくなる。その結果、モジュールの抽出可能電力は大幅に低下する。例として、モジュールの 10%の面積に相当する部分影によって抽出可能電力が 30%低下する事が報告されている[1]。更に、部分影の発生は Fig. 1.1(b)に示すようにモジュール特性に複数の最大電力点 (MPP: Maximum Power Point) を発生させる。この状況において汎用の最大電力点追尾制御 (MPPT: MPP Tracking) を適用した場合、モジュールの真の MPP (Global MPP) を追尾できずに偽の MPP (Local MPP) を追尾してしまう懸念がある。対策として、複数の MPP が発生した場合においても真の MPP を追尾可能な MPPT 制御手法[2]が提案されているものの、影セルの電力を抽出できない問題は解消されない。

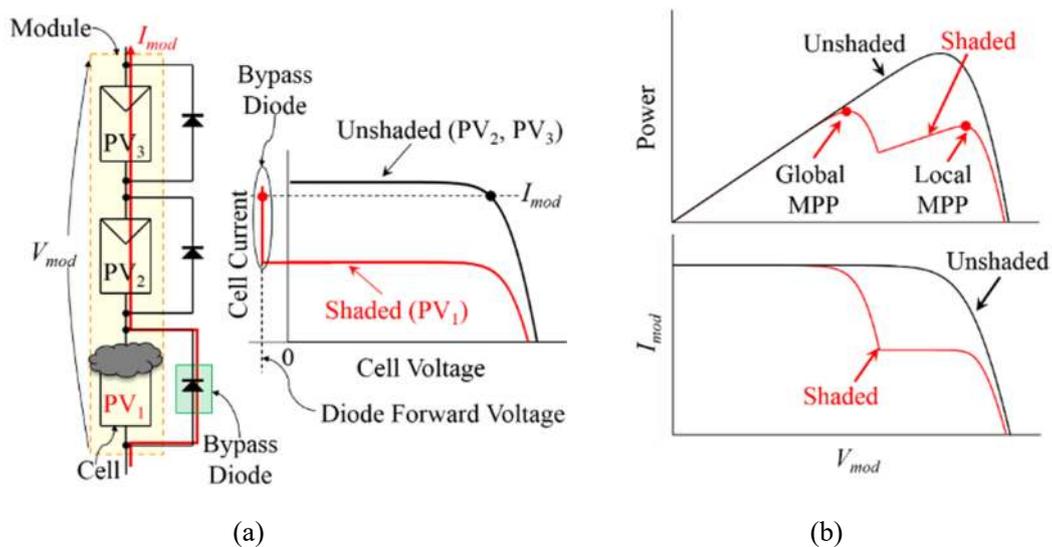


Fig. 1.1. Characteristics of (a) cells and (b) module under partial shading.

1.2. 部分影対策

部分影の悪影響を防止するために、主として分散型 MPPT システムと部分影補償器が提案されている。本節では、2つの概念について説明する。

1.2.1. 分散型 MPPT システム

Fig. 1.2(a)に分散型 MPPT システムを示す。分散型 MPPT システムの概念は、全てのセルを MPP で動作させるために、セル毎に接続したマイクロコンバータにより MPPT 制御する手法である[3]。部分影の有無に依存せず全てのセルが MPP で動作するため、部分影の悪影響を防止できる。しかし、マイクロコンバータはセルの全電力を扱うため、電力定格を高くして設計する必要がある[4]。また、セル毎にマイクロコンバータが必要となるため、システム全体におけるコンバータの台数が増加してしまう。

1.2.2. 部分影補償器

Fig. 1.2(b)に部分影補償器[5]~[7]の概念を示す。隣接するセル間で補償器を介して電力伝送を行うことで、全てのセルの電気特性を擬似的に均一化させる。これより、影セルからも電力を抽出可能となり、部分影の悪影響を回避できる。加えて、補償器は日照セルと影セルの差分の電力のみを扱うため、前項で示したマイクロコンバータに比べて電力定格を低く設計可能であり、低コスト化が見込める。

1.3. 従来補償器

本節では、主な部分影補償器としてこれまでに提案されている 3 方式の特徴について説明する。

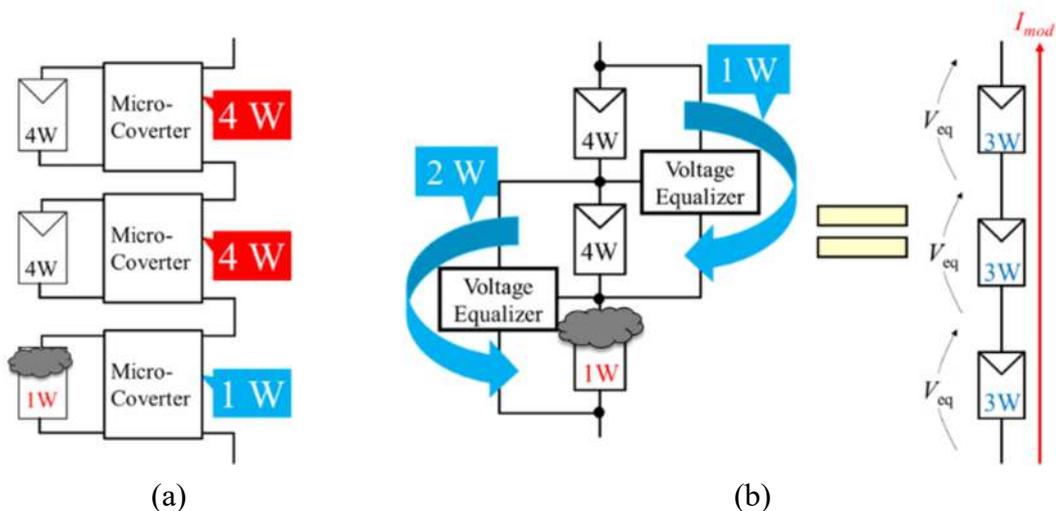


Fig. 1.2. (a) Distributed MPPT system. (b) Voltage equalization.

1.3.1. 昇降圧チョッパ

昇降圧チョッパ方式[5]を Fig. 1.3(a)に示す。偶数番号スイッチのオン期間を表すデューティ $d=0.50$ として動作させることで、隣接するセル間の電圧が均一となるように電力伝送が行われる。これにより部分影の悪影響を回避できるものの、インダクタを利用しているため回路サイズが大型化する傾向にある。一般に、磁性素子のエネルギー密度はコンデンサのそれに比べて 100~1000 分の 1 程度である事が知られている。このため、回路サイズの観点において次項で述べるスイッチトキャパシタコンバータ (SCC: Switched Capacitor Converter) よりも劣位である。

1.3.2. スイッチトキャパシタコンバータ (SCC)

SCC 方式[6]を Fig. 1.3(b)に示す。偶数と奇数番号スイッチを交互に高周波でスイッチングすることで、 $C_1\sim C_5$ は擬似的に並列接続される。これより、全てのセル電圧が均一となるように電力伝送が行われ、部分影の悪影響を防止可能である。更に、SCC はスイッチとコンデンサのみで構成され、磁性素子が不要であることから上述した昇降圧チョッパに比べて

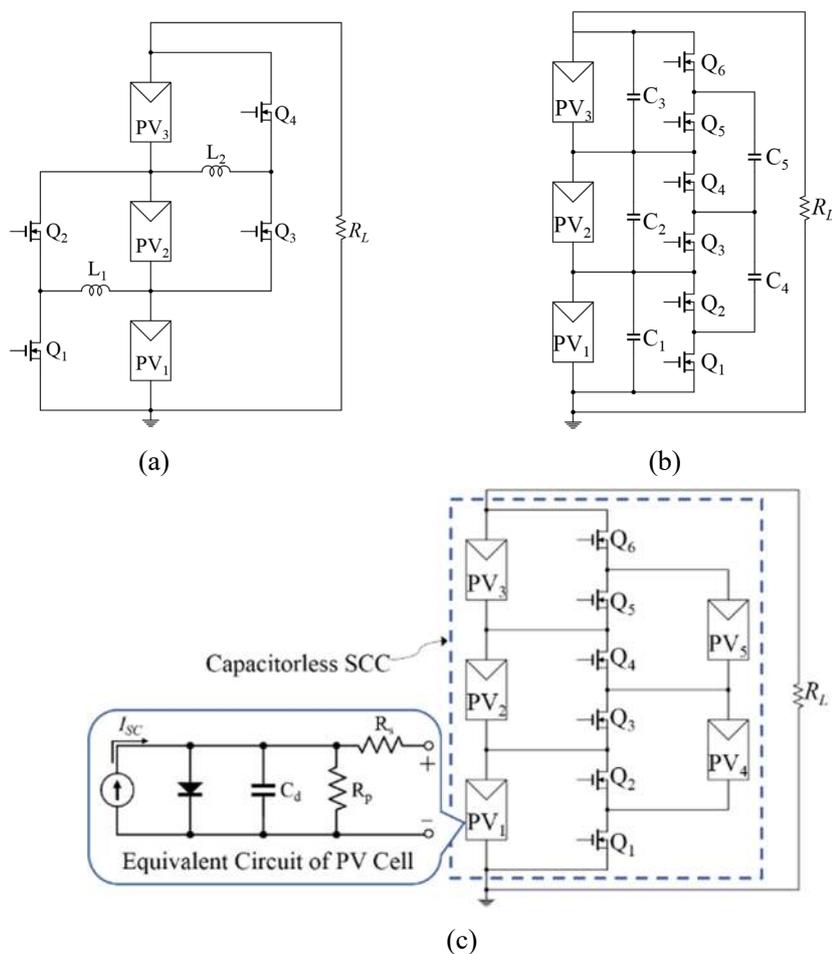


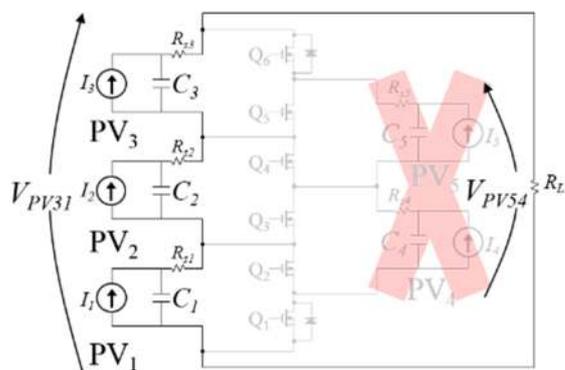
Fig. 1.3. Conventional equalizers: (a) buck-boost converter, (b) SCC, (c) capacitorless SCC.

回路サイズを小型化することができる。しかし、多数のセルで構成されるモジュールに SCC をセルレベル補償器として利用する場合、セル数に比例して部品点数が増加してしまう。

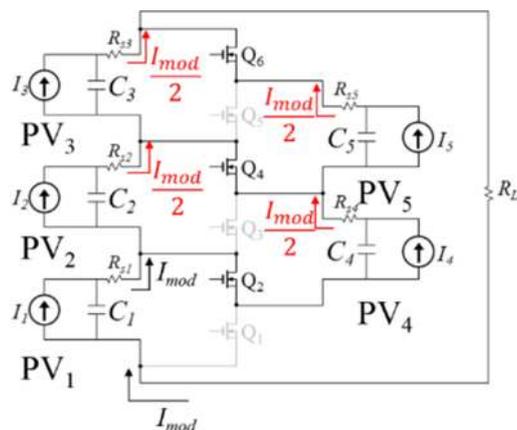
1.3.3. キャパシタレス SCC

キャパシタレス SCC 方式[7]を Fig. 1.3(c)に示す。本補償器は、Fig. 1.3(b)に示す SCC の $C_1 \sim C_5$ にセルの拡散容量 C_d を用いた方式である。 C_d はセルの PN 接合による寄生容量であり、 C_d を積極利用することでコンデンサの数を劇的に削減できる。

しかし、キャパシタレス SCC は回路構成上、補償を必要としない部分影未発生時においてもスイッチングが必要であるため、スイッチングに起因した損失が常に発生してしまう。仮にスイッチングを行わない場合、全てのスイッチをオフした状態と偶数または奇数番号スイッチの一方のみをオンにした状態の 2 種が考えられる。以下にこれらの状態において発生する問題を述べる。初めに、全てのスイッチがオフである場合の回路図を Fig. 1.4(a)に示す。 $PV_1 \sim PV_3$ の電圧和に相当する V_{PV31} は PV_4 及び PV_5 の電圧和に相当する V_{PV54} に比べて高いため、 Q_1 及び Q_6 のボディダイオードはオフとなり、 PV_4 と PV_5 から電力を抽出する



(a)



(b)

Fig. 1.4. Capacitorless SCC: (a) all switches are off, (b) even-numbered switches are on.

ことができない。次に、偶数番号スイッチが常にオンである場合を Fig. 1.4(b)に示す。この状態では $PV_2 \sim PV_5$ が並列接続されるため、これらのセルに流れる電流は PV_1 に比べて半減してしまい、抽出電力の低下を引き起こす。また、奇数番号スイッチが常にオンである場合も同様の問題が発生する。以上より、キャパシタレス SCC は部分影未発生時においてもスイッチングを行わなければならない。

加えて、キャパシタレス SCC は奇数枚セルにのみ適用可能であるのに対し、多くの汎用モジュールは偶数枚セルで構成される。よって、キャパシタレス SCC を汎用モジュールに適用する場合、構成上の制約を受ける懸念がある。

1.4. 研究目的

本研究では、キャパシタレス SCC にインダクタ L とコンデンサ C を加えることで上記課題を解決可能な部分影補償器を提案する。提案補償器によって部分影未発生時における損失の低減や偶数枚セルへの適用を実現できる。更に、提案補償器の最適動作を実現するために新しい MPPT 制御手法を提案する。提案する MPPT 制御手法によって補償器の損失を常に最小化することができる。

1.5. 本論文の構成

第 2 章では、交流インピーダンス測定によって求めたセルの C_d 、等価直列抵抗 R_s 、等価並列抵抗 R_p の値を示す。第 3 章では、提案補償器の回路構成、動作原理、電圧変換比について説明する。第 4 章では、従来方式と提案方式の損失を定量的に導出し、比較を行う。第 5 章では、提案補償器の最適動作を実現する新しい MPPT 制御手法を提案する。第 6 章では、提案補償器ならびに提案する MPPT 制御手法の実験結果を示す。

2. 実セルの交流インピーダンス測定

2.1. 交流インピーダンス測定

交流インピーダンス測定はシステム同定の 1 種として知られている。ある対象物に交流電圧/電流を印加した際の電圧電流応答の振幅と位相により交流インピーダンス Z を求める。 Z の実部を横軸、虚部の負を縦軸としたグラフに表すことでナイキストプロットが得られる。Fig. 2.1 に様々な回路のナイキストプロットを示す。ナイキストプロットの形状によってインピーダンスの等価回路ならびに定数を容易に特定できるため、電池や太陽電池のインピーダンス評価で多用されている。

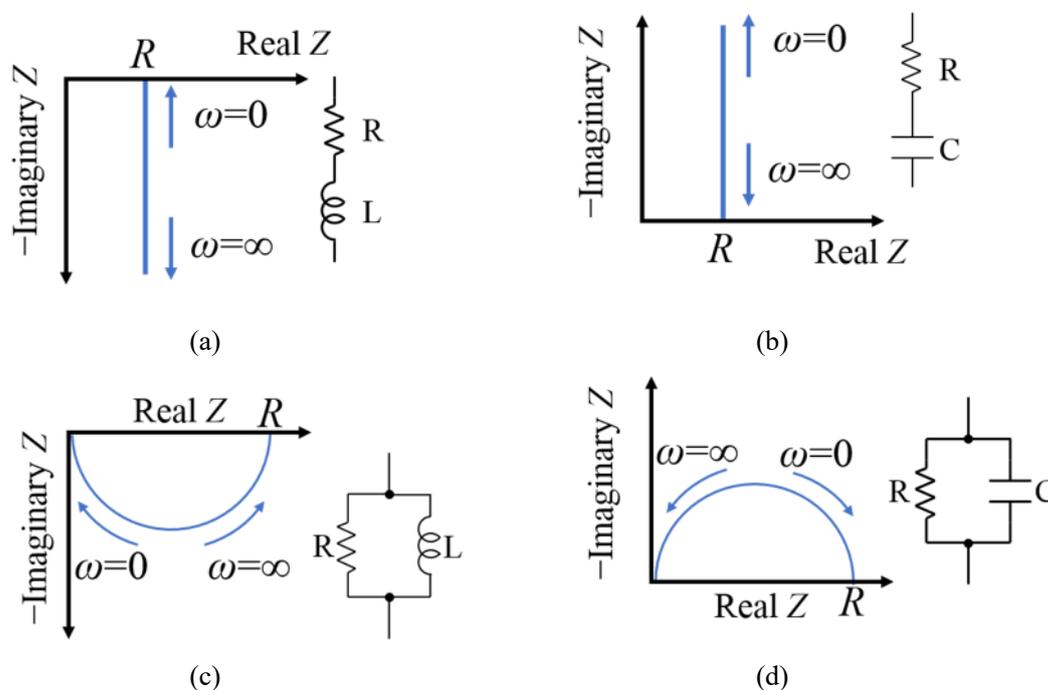
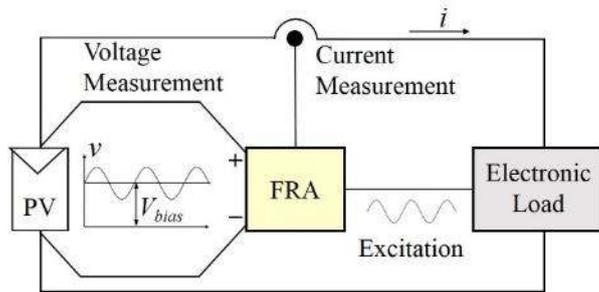


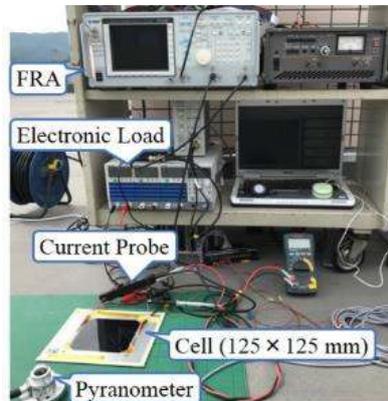
Fig. 2.1. Typical Nyquist plots of (a) RL series circuit, (b) RC series circuit, (c) RL parallel circuit and (d) RC parallel circuit.

2.2. 測定系

様々な日射条件下において交流インピーダンス測定を実施し、 125×125 mm の単セル (C60 Solar Cell, Sunpower) の C_d 、 R_s 、 R_p を測定した。測定系を Fig. 2.2 に示す。セルを発電させた状態で測定するため、電子負荷装置 (PLZ70UA, Kikusui Electronic) を接続した。周波数特性分析器 (FRA: Frequency Response Analyzer) から出力される信号を定電流 (CC: Constant Current) モードに設定した電子負荷装置に入力し負荷を変動させることで、セルは任意の直流バイアス電圧 V_{bias} を基準とした交流電圧/電流を出力する。その際の電圧電流応答から



(a)



(b)

Fig. 2.2. Experimental setup for AC impedance measurement: (a) schematic diagram, (b) photograph of measurement system.

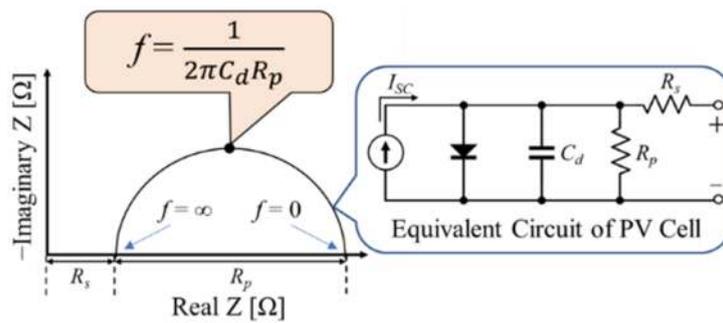


Fig. 2.3. Typical Nyquist plot of PV cell.

Fig. 2.3 に示すナイキストプロットが得られ、半円と実軸の切片から R_s ならびに R_p が求まり、頂点における周波数と直径から C_d が求まる。また、電子負荷装置のモードを定抵抗 (CR: Constant Resistance) モードならびに定電圧 (CV: Constant Voltage) モードに変更して同様の測定を試みたものの、負荷が変動しなかったため測定できなかった。

2.3. 測定結果

測定より得られたナイキストプロットを Fig. 2.4 に示す。ナイキストプロットは V_{bias} と日射量によって変化し、低日射量もしくは低い V_{bias} において半円の直径が大きくなった。ナイキストプロットより算出した C_d を Fig. 2.5 に示す。 C_d は日射量依存性よりも V_{bias} 依存性を強く示した。また、セルの MPP 電圧付近である $V_{bias} = 0.58 \text{ V}$ において $C_d = 6.0 \text{ mF}$ であり、

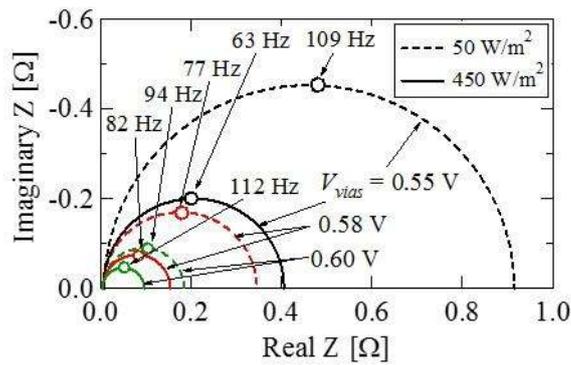


Fig. 2.4. Measured Nyquist plots.

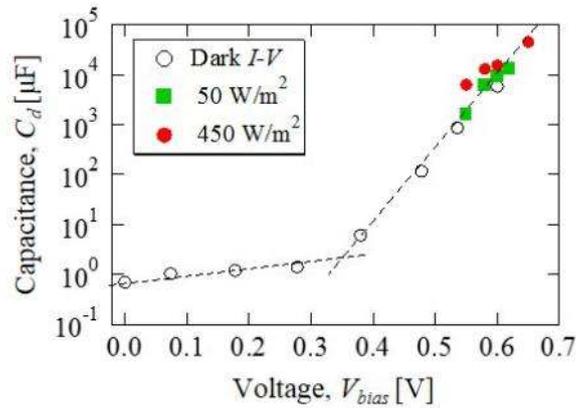


Fig. 2.5. Diffusion capacitance versus bias voltage.

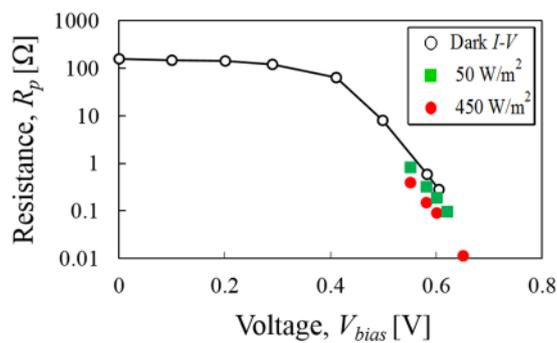


Fig. 2.6. Equivalent parallel resistance versus bias voltage.

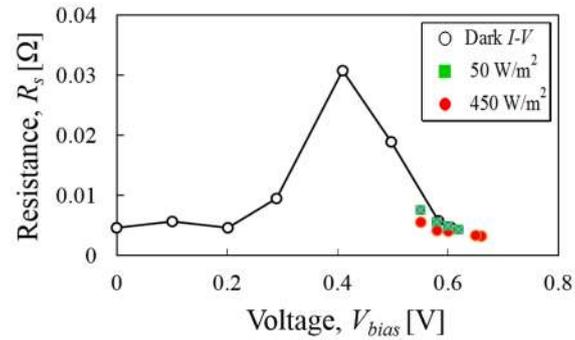


Fig. 2.7. Equivalent series resistance versus bias voltage.

SCC のコンデンサとして十分に大容量であることが示された。

ナイキストプロットより得られた R_p の V_{bias} 依存性を Fig. 2.6 示す。 $V_{bias} = 0.3$ V 以下では R_p の値はほぼ一定であるのに対し、 $V_{bias} = 0.4$ V 以上では V_{bias} が高くなるにつれて減少した。また、 R_p も C_d と同様に日射量依存性よりも V_{bias} 依存性を強く示した。

ナイキストプロットより得られた R_s の V_{bias} 依存性を Fig. 2.7 示す。 0.4 V 程度で R_s の値は若干増加したものの、それ以外の範囲では概ね 5 m Ω となった。また、日射量依存性はほとんど見られなかった。

3. 提案する部分影補償器

3.1. 回路構成

提案補償器は同期整流 PWM 降圧コンバータとキャパシタレス SCC のスイッチを共有することで導出される。例として 6 セル用の回路構成を Fig. 3.1 に示すが、スイッチとセルを追加することで任意のセル数に拡張可能である。従来方式と同様に各セルの C_d を SCC のコンデンサとして利用する一方、PV₆ の C_d は降圧コンバータの入力コンデンサの役割も担う。本補償器は多くの汎用モジュールと同様に偶数枚セルで構成されることから、従来方式に比べて構成上の制約を受けにくい。

3.2. 動作原理

部分影未発生時においては、Fig. 3.2 に示すように偶数番号スイッチのデューティ $d = 0$ として動作させることで等価的に 3 直列 2 並列モジュール構成にすることができる。よって、高周波スイッチングに起因する損失を削減できるため、従来方式よりも損失を低減可能である。一方、部分影発生時においては、従来方式と同様の原理で影セルの補償を行う。Fig. 3.3 に示すように偶数と奇数番号スイッチを交互にスイッチングすることで 2 つの Mode を繰り返す。各 Mode において並列接続される C_d の間で電圧が均一となるように電荷のやり取りが行われる。これを、高周波で繰り返すことで、全てのセルの電気特性を擬似的に均一化し、部分影の悪影響を防止できる。

3.3. 電圧変換比

PV₆ とコンデンサ C は降圧コンバータの入力と出力の関係にあるため、全てのセル電圧が V_{PV} で均一化されていると仮定すると C の電圧 V_C は以下の式で表される。

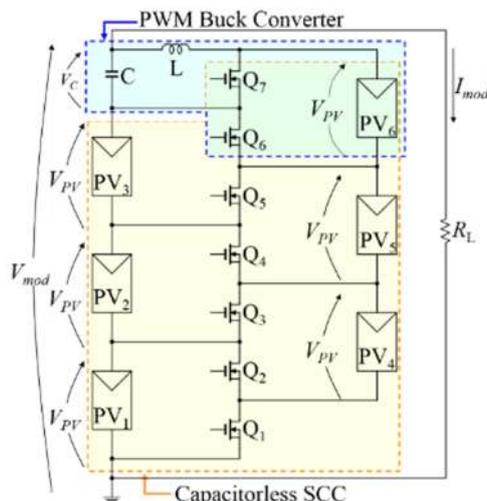


Fig 3.1. Proposed equalizer utilizing diffusion capacitance of PV cells.

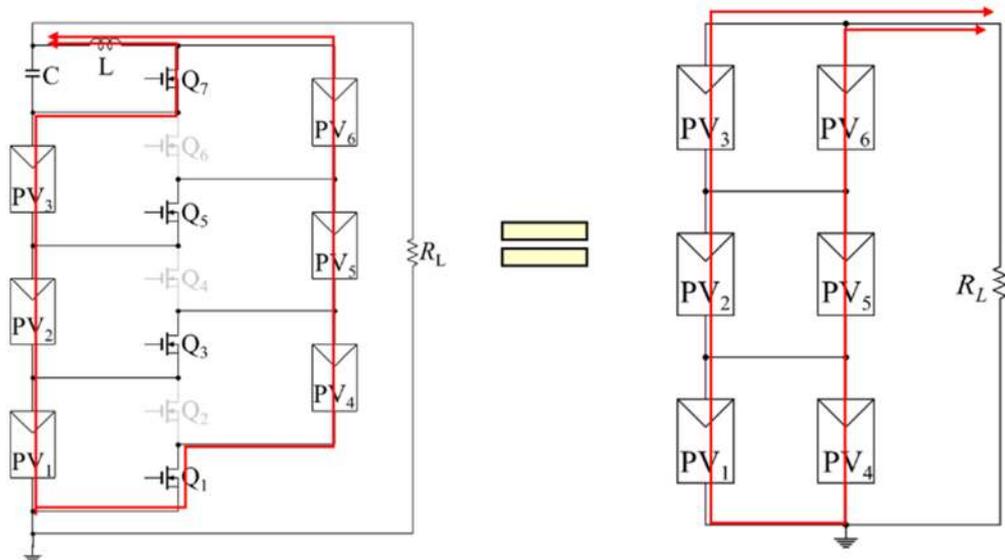


Fig. 3.2. Operation under unshaded condition.

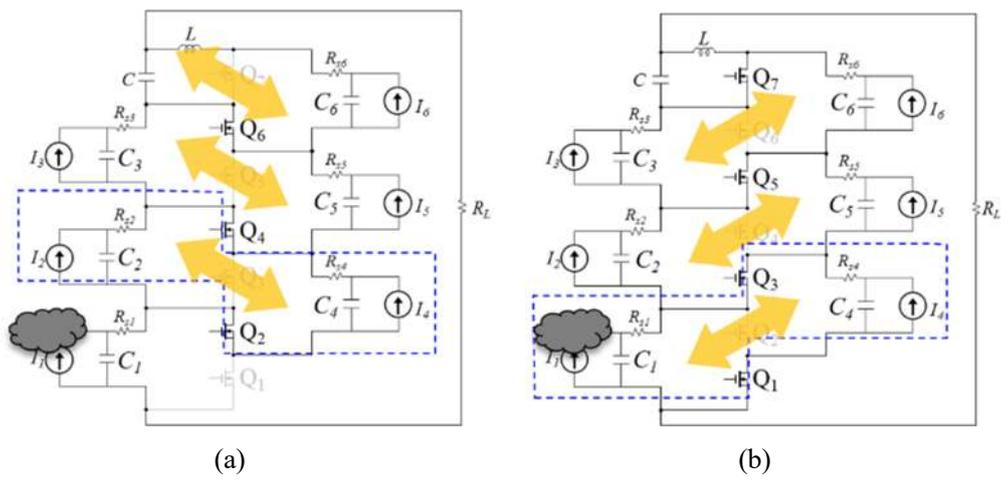


Fig. 3.3. Operation under shaded condition: (a) Mode A, (b) Mode B.

$$V_C = dV_{PV} \tag{3.1}$$

したがってモジュール電圧 V_{mod} は

$$V_{mod} = 3V_{PV} + V_C = (3 + d)V_{PV} \tag{3.2}$$

で表される。(3.2)式は d によってモジュールの $I-V$ 及び $P-V$ 特性が変化することを示している。

4. 損失解析

提案及び従来方式において C_d が授受する電荷量は、その位置、 d 、影の発生位置に影響を受ける。この電荷量をキルヒホッフの電流則に基づく電荷移動解析[8]から求め、両方式のジュール損失を算出し比較を行う。

4.1. 従来方式

4.1.1. 電荷移動解析

従来方式の動作は Fig. 4.1 に示すように2つの Mode に分けられる。ここで、解析の簡略化のためにセルは C_d 、 R_s 、電流源に置き換えている。各 Mode における電荷フローを Fig. 4.1 のように定義し、Mode A の A~C 点におけるキルヒホッフの電流則より、

$$\begin{cases} 0 = -q_3 - q_{o-A} + d'I_3 \\ 0 = -q_2 + q_3 - q_5 + d'(I_2 - I_3 + I_5) \\ 0 = -q_1 + q_2 - q_4 + q_5 + d'(I_1 - I_2 + I_4 - I_5) \end{cases} \quad (4.1)$$

ここで、 $d' = (1 - d)$ である。同様に、Mode B の A'~C' 点におけるキルヒホッフ電流則より、

$$\begin{cases} 0 = q_3 + q_5 - q_{o-B} + d(I_3 + I_5) \\ 0 = q_2 - q_3 + q_4 - q_5 + d(I_2 - I_3 + I_4 - I_5) \\ 0 = q_1 - q_2 - q_4 + d(I_1 - I_2 - I_4) \end{cases} \quad (4.2)$$

$C_1 \sim C_3$ の電圧和は一定であると仮定し、 $R_{s1} \sim R_{s3}$ による電圧降下を無視すると、

$$0 = q_1 + q_2 + q_3 \quad (4.3)$$

(4.1)~(4.3)式を行列式で表すと、

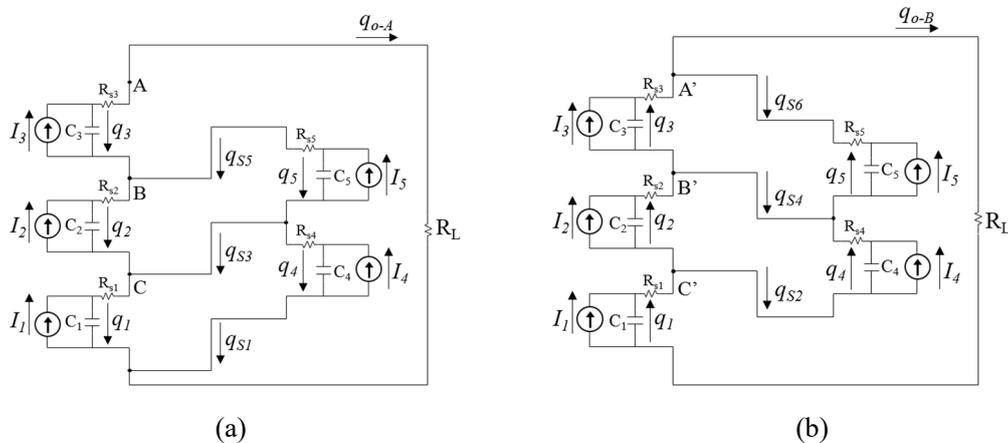


Fig. 4.1. Operation modes of conventional equalizer: (a) Mode A, (b) Mode B.

$$\begin{bmatrix} 0 \\ 0 \\ 0 \\ 0 \\ 0 \\ 0 \\ 0 \\ 1 \\ 1 \\ 1 \\ 1 \\ 1 \\ 1 \end{bmatrix} = \begin{bmatrix} 0 & 0 & -1 & 0 & 0 & -1 & 0 & 0 & 0 & d' & 0 & 0 \\ 0 & -1 & 1 & 0 & -1 & 0 & 0 & 0 & d' & -d' & 0 & d' \\ -1 & 1 & 0 & -1 & 1 & 0 & 0 & d' & -d' & 0 & d' & -d' \\ 0 & 0 & 0 & 1 & 0 & 1 & 0 & -1 & 0 & 0 & d & 0 & d \\ 0 & 0 & 1 & -1 & 1 & -1 & 0 & 0 & 0 & d & -d & d & -d \\ 1 & -1 & 0 & -1 & 0 & 0 & 0 & d & -d & 0 & -d & 0 & 0 \\ 1 & 1 & 1 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 1 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 1 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 1 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 1 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 1 \end{bmatrix} \begin{bmatrix} q_1 \\ q_2 \\ q_3 \\ q_4 \\ q_5 \\ q_{o-A} \\ q_{o-B} \\ I_1 \\ I_2 \\ I_3 \\ I_4 \\ I_5 \end{bmatrix} \quad (4.4)$$

$[I_1, I_2, I_3, I_4, I_5]^T = [1, 1, 1, 1, 1]^T$ は全てのセルの電流値が 1 A であることを表しており、 $[I_1, \dots, I_5]^T$ を任意に変更することで部分影の発生状況を模擬することができる。

4.1.2. ジュール損失の導出

本解析では、解析の簡略化のため各素子に流れる電流波形を矩形波と仮定する。Fig. 4.1 から各スイッチに流れる電荷量は、

$$\begin{cases} q_{S1} = q_4 - d'I_4 \\ q_{S2} = q_4 + dI_4 \\ q_{S3} = -q_4 + q_5 + d'(I_4 - I_5) \\ q_{S4} = -q_4 + q_5 + d(-I_4 + I_5) \\ q_{S5} = -q_5 + d'I_5 \\ q_{S6} = -q_5 - dI_5 \end{cases} \quad (4.5)$$

と表され、次式により電荷量を電流に変換できる。

$$i_{Si} = \begin{cases} \frac{q_{Si}}{d'} & (i=1, 3, 5) \\ \frac{q_{Si}}{d} & (i=2, 4, 6) \end{cases} \quad (4.6)$$

したがって、全てのスイッチにおけるジュール損失の総和は

$$P_{Switch} = d' \sum_{i=1,3,5} i_{Si}^2 R_{on} + d \sum_{i=2,4,6} i_{Si}^2 R_{on} \quad (4.7)$$

各 Mode において、それぞれの R_s に流れる電荷量は Fig. 4.1 より、

$$\begin{cases} q_{Rsi-A} = d'I_i - q_i \\ q_{Rsi-B} = dI_i + q_i \end{cases} \quad (4.8)$$

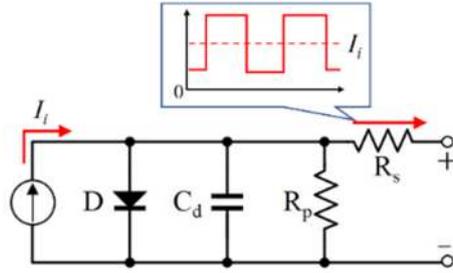


Fig. 4.2. Image of pulsating current due to switching operation.

と表され、次式により電荷量を電流に変換する。

$$\begin{cases} I_{R_{si-A}} = I_i - \frac{q_i}{d'} \\ I_{R_{si-B}} = I_i + \frac{q_i}{d} \end{cases} \quad (4.9)$$

よって、全ての R_s におけるジュール損失の総和 P_{R_s} は、

$$P_{R_s} = \sum_{i=1}^5 \left(d'^2 I_{R_{si-A}}^2 + d^2 I_{R_{si-B}}^2 \right) R_{si} \quad (4.10)$$

で表される。(4.10)式は、Fig. 4.2 に示した矩形波電流による損失を表す。直流成分 I_i による損失は補償器が無い場合においても発生する定常損失 $I_i^2 R_{si}$ であるため、補償器に起因した損失は(4.10)式から定常損失分の $I_i^2 R_{si}$ を差し引いた損失となる。

$$P_{R_{si_ex}} = \sum_{i=1}^5 \left(P_{R_{si}} - I_i^2 R_{si} \right) \quad (4.11)$$

4.2. 提案方式

4.2.1. 電荷移動解析

提案方式の動作は Fig. 4.3 に示す 2 つの Mode に分けられる。従来方式と同様に各 Mode における電荷フローを Fig. 4.3 のように定義し、Mode A の A~D 点におけるキルヒホッフの電流則より、

$$\begin{cases} 0 = -q_C + q_{L-A} - q_{o-A} \\ 0 = -q_3 - q_6 + q_C - q_{L-A} + d'(I_3 + I_6) \\ 0 = -q_2 + q_3 - q_5 + q_6 + d'(I_2 - I_3 + I_5 - I_6) \\ 0 = -q_1 + q_2 - q_4 + q_5 + d'(I_1 - I_2 + I_4 - I_5) \end{cases} \quad (4.12)$$

同様に、Mode B において A'~E' 点にキルヒホッフの電流則を適用すると、

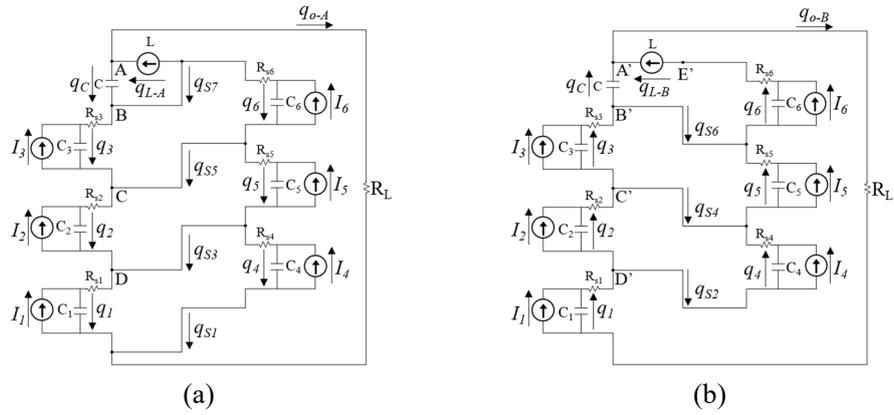


Fig. 4.3. Operation modes of proposed equalizer: (a) Mode A, (b) Mode B.

$$\begin{cases} 0 = q_C + q_{L-B} - q_{o-B} \\ 0 = q_3 + q_5 - q_6 - q_C + d(I_3 + I_5 - I_6) \\ 0 = q_2 - q_3 + q_4 - q_5 + d(I_2 - I_3 + I_4 - I_5) \\ 0 = q_1 - q_2 - q_4 + d(I_1 - I_2 - I_4) \\ 0 = q_6 - q_{L-B} + dI_6 \end{cases} \quad (4.13)$$

インダクタを流れる電荷量は各モードの長さに比例するため、

$$0 = d'q_{L-A} - dq_{L-B} \quad (4.14)$$

コンデンサ $C_1 \sim C_3$ と C の電圧和は一定であると仮定し、 $R_{s1} \sim R_{s3}$ による電圧降下を無視すると、

$$0 = q_1 + q_2 + q_3 + q_C \quad (4.15)$$

上記の式(4.12)~(4.15)式を行列式で表すと、

$$\begin{bmatrix} 0 \\ 0 \\ 0 \\ 0 \\ 0 \\ 0 \\ 0 \\ 0 \\ 0 \\ 0 \\ 0 \\ 1 \\ 1 \\ 1 \\ 1 \\ 1 \\ 1 \\ 1 \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & 0 & 0 & 0 & -1 & 1 & 0 & -1 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & -1 & 0 & 0 & -1 & 1 & -1 & 0 & 0 & 0 & 0 & 0 & d' & 0 & 0 & d' \\ 0 & 0 & -1 & 1 & 0 & -1 & 1 & 0 & 0 & 0 & 0 & 0 & d' & -d' & 0 & d' & -d' \\ 0 & -1 & 1 & 0 & -1 & 1 & 0 & 0 & 0 & 0 & 0 & 0 & d' & -d' & 0 & d' & -d' \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & 1 & 0 & 1 & 0 & -1 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 1 & 0 & 1 & -1 & -1 & 0 & 0 & 0 & 0 & 0 & d & 0 & d & -d \\ 0 & 0 & 1 & -1 & 1 & -1 & 0 & 0 & 0 & 0 & 0 & 0 & d & -d & d & -d & 0 \\ 0 & 1 & -1 & 0 & -1 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & d & -d & 0 & -d & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 1 & 0 & 0 & -1 & 0 & 0 & 0 & 0 & 0 & 0 & d \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & d' & -d & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 1 & 1 & 1 & 0 & 0 & 0 & 1 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 1 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 1 & 0 & 0 & 0 & 0 \\ 1 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 1 & 0 & 0 & 0 \\ 1 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 1 & 0 & 0 \\ 1 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 1 & 0 \\ 1 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 1 \\ 1 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 1 \end{bmatrix} \begin{bmatrix} q_1 \\ q_2 \\ q_3 \\ q_4 \\ q_5 \\ q_6 \\ q_C \\ q_{L-A} \\ q_{L-B} \\ q_{O-A} \\ q_{O-B} \\ I_1 \\ I_2 \\ I_3 \\ I_4 \\ I_5 \\ I_6 \end{bmatrix} \quad (4.16)$$

4.2.2. ジュール損失の導出

従来方式と同様に各素子に流れる電流波形を矩形波と仮定する。Fig. 4.3 から、各スイッチに流れる電荷量は、

$$\begin{cases} q_{S1} = q_4 - d'I_4 \\ q_{S2} = q_4 + dI_4 \\ q_{S3} = -q_4 + q_5 + d'(I_4 - I_5) \\ q_{S4} = -q_4 + q_5 + d(-I_4 + I_5) \\ q_{S5} = -q_5 + q_6 + d'(I_5 - I_6) \\ q_{S6} = -q_5 + q_6 + d(-I_5 + I_6) \\ q_{S7} = -q_6 - q_{L-A} + d'I_6 \end{cases} \quad (4.17)$$

と表され、次式により電荷量を電流に変換できる。

$$i_{Si} = \begin{cases} \frac{q_{Si}}{d'} & (i=1,3,5,7) \\ \frac{q_{Si}}{d} & (i=2,4,6) \end{cases} \quad (4.18)$$

よって、スイッチにおけるジュール損失の総和は、

$$P_{switch} = d' \sum_{i=1,3,5,7} i_{Si}^2 R_{on} + d \sum_{i=2,4,6} i_{Si}^2 R_{on} \quad (4.19)$$

で表される。

各 Mode において、それぞれの R_s に流れる電荷量は Fig. 4.3 より、

$$\begin{cases} q_{Rsi-A} = d'I_i - q_i \\ q_{Rsi-B} = dI_i + q_i \end{cases} \quad (4.20)$$

と表され、次式により電荷量を電流に変換する。

$$\begin{cases} I_{Rsi-A} = I_i - \frac{q_i}{d'} \\ I_{Rsi-B} = I_i + \frac{q_i}{d} \end{cases} \quad (4.21)$$

よって、全ての R_s におけるジュール損失の総和は、

$$P_{Rs} = \sum_{i=1}^6 (d'I_{Rsi-A}^2 + dI_{Rsi-B}^2) R_{si} \quad (4.22)$$

で表される。更に、従来方式と同様に定常損失分の $I_i^2 R_{si}$ を差し引くと、

$$P_{Rsi_ex} = \sum_{i=1}^6 (P_{Rsi} - I_i^2 R_{si}) \quad (4.23)$$

提案方式では、スイッチ、 R_s のみならず L の等価直列抵抗 r_L や C の等価直列抵抗 r_C においてもジュール損失が発生するため、双方のジュール損失も導出する。各 Mode においてインダクタ L に流れる電荷量は q_{L-A} ならびに q_{L-B} であるため、各 Mode における電流は、

$$\begin{cases} I_{L-A} = \frac{q_{L-A}}{d'} \\ I_{L-B} = \frac{q_{L-B}}{d} \end{cases} \quad (4.24)$$

で表される。よって、 r_L におけるジュール損失 P_L は、

$$P_L = (d' I_{L-A}^2 + d I_{L-B}^2) r_L \quad (4.25)$$

各 Mode においてコンデンサ C が扱う電荷量は q_C であるため、各 Mode における電流は、

$$\begin{cases} I_{C-A} = \frac{q_C}{d'} \\ I_{C-B} = \frac{q_C}{d} \end{cases} \quad (4.26)$$

で表される。よって、 r_C におけるジュール損失 P_C は、

$$P_C = (d' I_{C-A}^2 + d I_{C-B}^2) r_C \quad (4.27)$$

4.3. 損失比較

提案方式ならびに従来方式のジュール損失を Table 4.1 の各パラメータを用いて計算した。また、両方式は含有するセル数が異なるため、損失の総和をセル数で除することで求められる次式の正規化損失を使用して比較を行った。

$$\text{Normalized Loss} = \frac{\text{Total Loss}}{\text{Number of Cells}} \quad (4.28)$$

部分影未発生時における従来方式と提案方式の各 d における損失を Fig. 4.4 に示す。従来方式では $d = 0.50$ で最も低損失となり、 0.50 から離れるにつれて損失が上昇していた。これは対称性を持つ回路構成であるため、対称動作となる $d = 0.50$ の場合に電流の実効値が最小となるためである。一方、提案方式では傾向が異なり、 $d = 0$ に近づくにつれて R_s による損失は低下した。Mode 1 の期間が長いほど損失は抑えられ、3 直列 2 並列モジュールの構成となる $d = 0$ において損失は最小となった。また、従来方式の損失の最小値は $d = 0.50$ で 0.21 W/cell であるのに対し、提案方式は $d = 0$ で 0.18 W/cell であり、提案方式が損失の観点において優位であることが明らかとなった。

Table 4.1. Parameters used for loss comparison.

Series Resistance, R_{si}	5.0 m Ω
On Resistance, R_{on}	13.4 m Ω
Resistance of L, r_L	3.6 m Ω
Resistance of C, r_C	1.0 m Ω

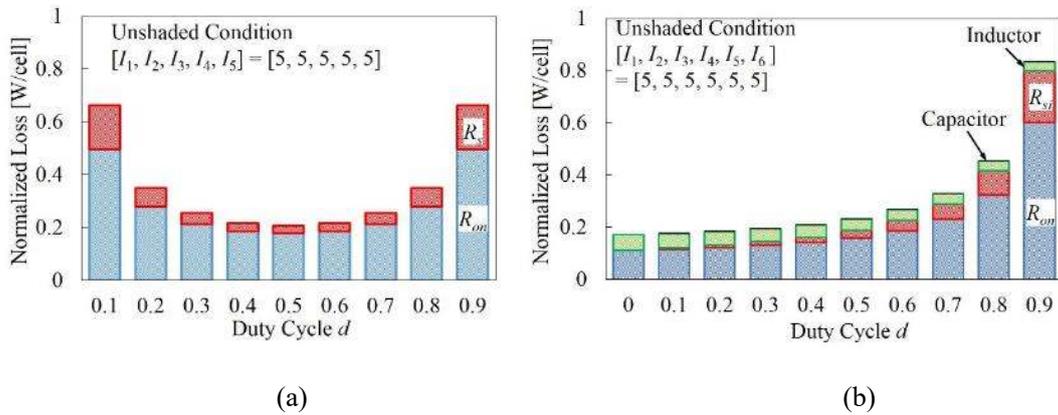


Fig 4.4. Normalized loss of (a) conventional and (b) proposed equalizers under unshaded condition.

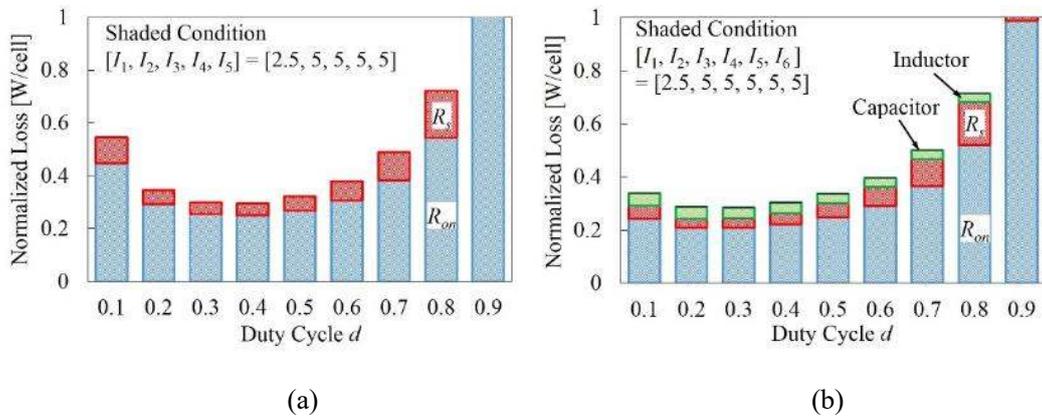


Fig. 4.5. Normalized loss of (a) conventional and (b) proposed equalizers under PV_1 shaded condition.

次に、部分影の発生により PV_1 の短絡電流が他のセルと比べて半分になった場合における両方式の損失を Fig. 4.5 に示す。両方式共に PV_1 を補償するため、部分影未発生時に比べてスイッチや R_s に流れる電流が増加したことから、全ての d において損失が増加した。従来方式の損失の最小値は $d=0.30$ で 0.30 W/cell であるのに対し、提案方式の損失の最小値は $d=0.20$ で 0.29 W/cell であった。更に、損失が最小となる最適 d は部分影未発生時と異なった。この結果は、影の発生状況に応じて最適 d は変化し、損失を最小化するためには d を調節する必要があることを示唆する。そこで、最適 d での動作により損失の最小化を達成可能な 2 重 MPPT 制御を次章で提案する。

5.2 重 MPPT 制御

5.1. d が変化した場合におけるモジュール特性の概念

提案補償器は(3.2)式で示したように V_{mod} が d によって変化する。更に、4.3 節で示したように d によって補償器の損失が変化する。したがって、提案補償器のモジュール特性は Fig. 5.1 に示すように d によって山の形状が変化することを示唆する。また、4.3 節で示したように補償器の損失を最小化する最適 d は影の発生状況によって変化する。Fig. 5.2 に最大抽出可能電力の d 依存性を示す。Case 1 は Fig. 5.1 における最大抽出可能電力の d 依存性を表し、最適 d は d_3 に相当する。一方、Case 2 は提案方式の部分影未発生時における損失傾向 (Fig. 4.4(b)参照) から想定される最大抽出可能電力の d 依存性を表し、最適 d は 0 と考えられる。このように影の発生状況によって変化する最適 d を 2 重 MPPT 制御により追尾する。

5.2. 2 重 MPPT 制御の概念

2 重 MPPT 制御では、PV システムで一般的に用いられる昇圧コンバータのみならず補償器に対しても MPPT を行うことで、補償器の損失を最小化する最適 d で動作させつつモジュール特性の MPP を追尾する。Fig. 5.3 にブロック線図を示す。2 つの制御ループで構成さ

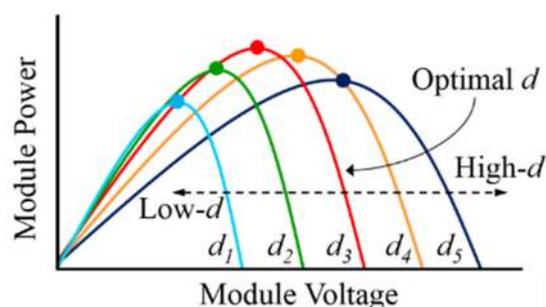


Fig. 5.1 Notional module characteristics under shaded condition.

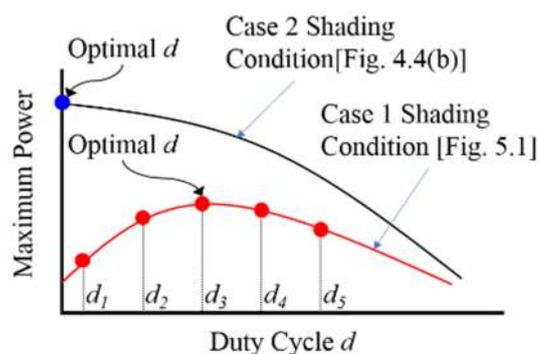


Fig. 5.2. Maximum power versus duty cycle d of proposed equalizer.

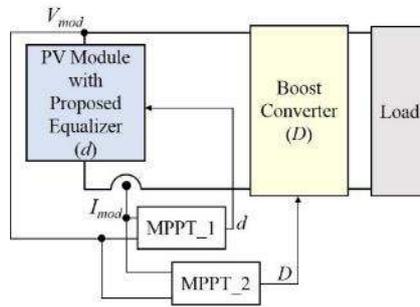


Fig. 5.3. Dual MPPT control block diagram.

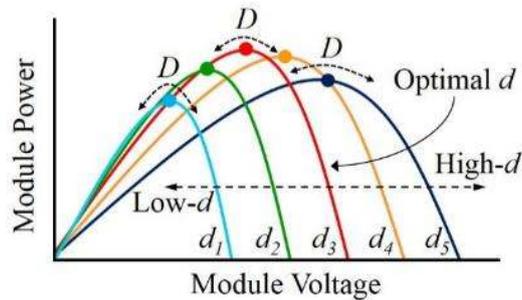


Fig. 5.4. Notional module characteristics with dual MPPT control under shaded condition.

れ、MPPT_2によりモジュールがMPPで動作するよう昇圧コンバータのデューティ D を操作する。同時にMPPT_1により補償器が最適 d で動作するよう制御する。また、2つの制御ループの干渉を防止するために、MPPT_1のサンプリング周期はMPPT_2のそれよりも10倍程度長く設定する。

2重MPPT制御下におけるモジュール特性の概念をFig. 5.4に示す。この場合、最大電力が得られる d_3 が最適 d に相当する。2重MPPT制御では、モジュール特性が最適となる d (= d_3)で補償器を動作させつつ、昇圧コンバータの D を操作することでモジュールのMPPを追尾する。

6. 実機検証

6.1. 試作回路

Table 6.1 に示す素子を用いて Fig. 6.1 に示す試作回路を製作した。提案補償器は同期整流 PWM コンバータ部に相当するエンドボードとキャパシタレス SCC 部に相当する拡張ボードにより構成される。エンドボードとセル数に応じた枚数の拡張ボードをネジによって接続することで、任意の偶数枚セルに適用できる。例として、6セル用補償器は1枚のエンドボードと3枚の拡張ボードで構成される。加えて、エンドボードを取り外すことで Fig. 6.2 に示す従来方式の6セル用回路も同様に再現できる。

提案補償器は回路構成上、スイッチの電位が異なる。そこで、Fig. 6.3 に示すゲートドラ

Table 6.1. Circuit elements used for prototype.

Switches	IRF9910, $R_{on} = 13.4 \text{ m}\Omega$, $V_{GS(th)} = 2.55 \text{ V}$
Gate Driver	ISL6596
L	4.7 μH , 7.0 $\text{m}\Omega$
C	660 μF , 1.0 $\text{m}\Omega$

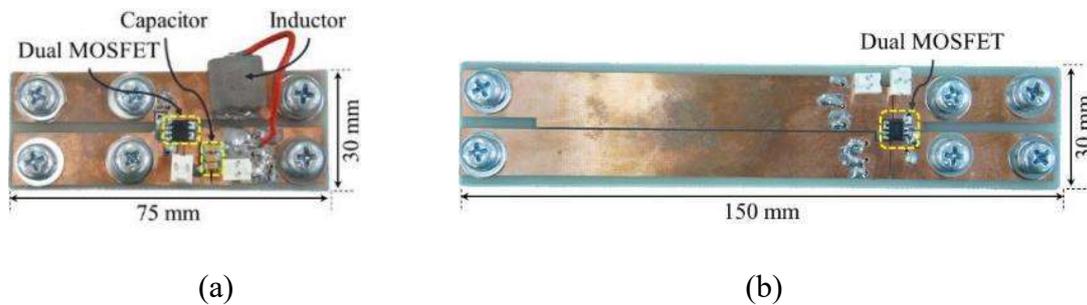


Fig. 6.1. Photograph of the proposed equalizer prototype: (a) end board, (b) extension board.

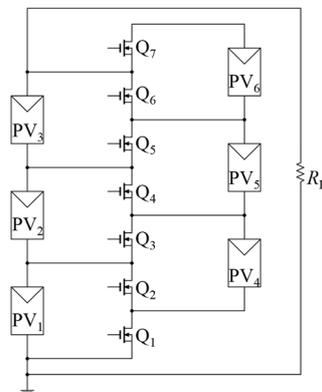


Fig. 6.2. Conventional capacitorless SCC for six cells.

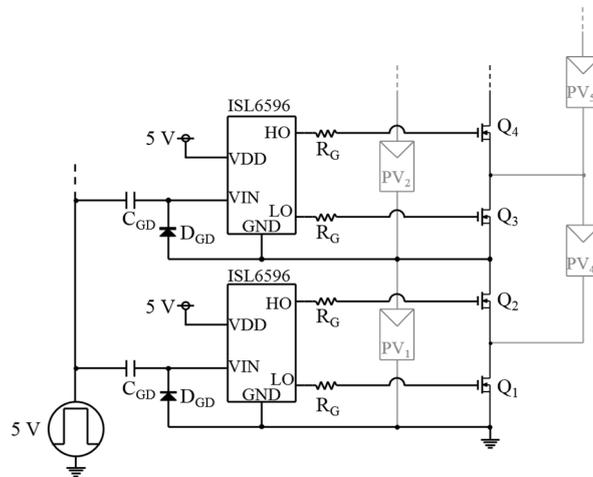


Fig. 6.3. Gate drive circuit in the proposed equalizer.

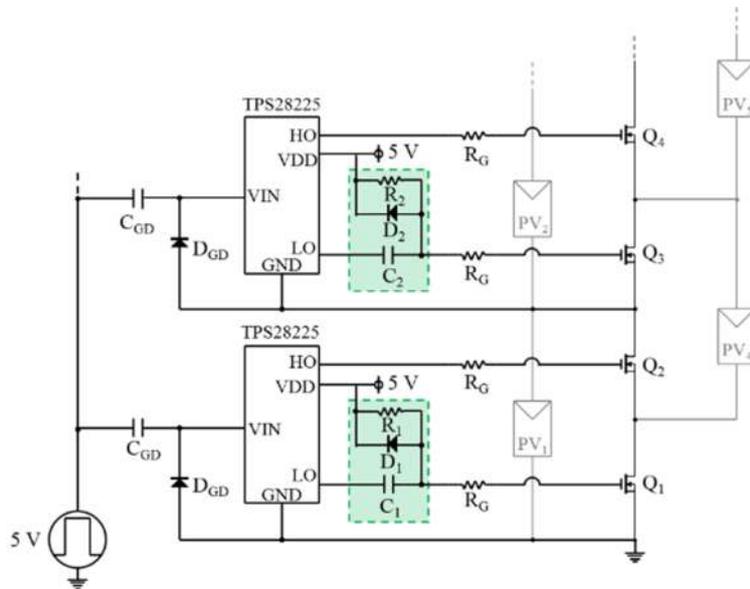


Fig. 6.4. Improved gate drive circuit.

イブ回路によってスイッチを駆動した。5 V の矩形波電圧はコンデンサ C_{GD} とダイオード D_{GD} の働きによって電位の異なるゲートドライバ (ISL6596) に入力される。ゲートドライバの入力 VIN に入力される矩形波電圧が Low になると、 D_{GD} はオンになり、ゲートドライバの GND 電位と C_{GD} に印加される電圧は等しくなる。一方、矩形波電圧が High になると、 D_{GD} はオフとなり、ゲートドライバに 5 V を入力することができる。また、ゲートドライバ用電源は絶縁型 AC-DC コンバータ(DRL10-12-1, TDK Lambda)を使用した。しかし、Fig. 6.3 に示したゲートドライブ回路は構成上、ゲートドライバをオフしつつ奇数番号スイッチを常にオンすることはできない。ゲートドライバをオフするためにはゲートドライバを介さずに奇数番号スイッチのゲート-ソース間容量 C_{gs} を充電する必要がある。

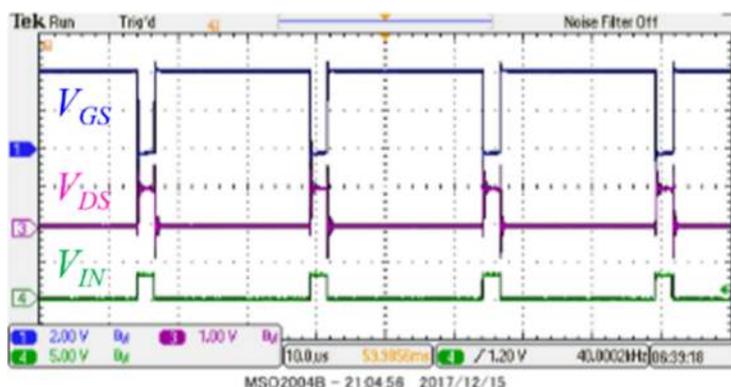


Fig. 6.5. Voltage waveforms of V_{GS} , V_{DS} , and V_{IN} in the improved gate drive circuit.

Fig. 6.4 にゲートドライバをオフしつつ奇数番号スイッチを常にオン可能なゲートドライブ回路を示す。これは Fig. 6.3 に示したゲートドライブ回路に緑枠で囲まれた素子を追加した構成である。ゲートドライバの ISL6596 は廃番製品のため、TPS28225 に変更した。また、TPS28225 はシャットダウンピンを持つため、これに Low 信号を入力することでオフできる。ゲートドライバのシャットダウンピンに Low 信号を入力した場合、 R_1 、 R_2 を介して C_1 、 C_2 は 5 V にバイアスされる。VIN に矩形波信号が加わると LO の電圧に C_1 および C_2 の電圧が足し合わされた電圧がゲートに印加されることになるが、 D_1 および D_2 によりゲート電圧の最大値は 5 V でクランプされる。これによりゲートを 0/5 V で駆動することが出来る。

シャットダウンピンに Low 信号を入力した場合の奇数番号スイッチの V_{GS} ならびにドレイン-ソース間電圧 V_{DS} の値をデジタルマルチメータを用いて測定した。 V_{GS} はおよそ 5 V であったため、ゲートドライバを介さずに C_{gs} が充電された。また、 V_{DS} は 41 mV であったため、奇数番号スイッチが常時オンしたことを確認した。また、シャットダウンピンに High 信号を入力した場合に正常にスイッチングするかどうかを併せて検証した。Fig. 6.5 に $d = 0.10$ とした場合の奇数番号スイッチの V_{GS} 、 V_{DS} 、 V_{IN} の波形を示す。 D_1 の働きによって V_{GS} に直流成分が重畳されず、正常にスイッチングした。以上より、Fig. 6.4 のゲートドライブ回路の有効性が示された。

6.2. 擬似セル

実セルが電力を出力するためには太陽光が不可欠であり、またその特性は日射量や温度

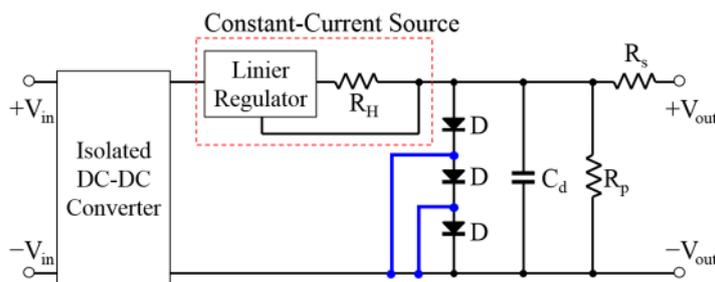
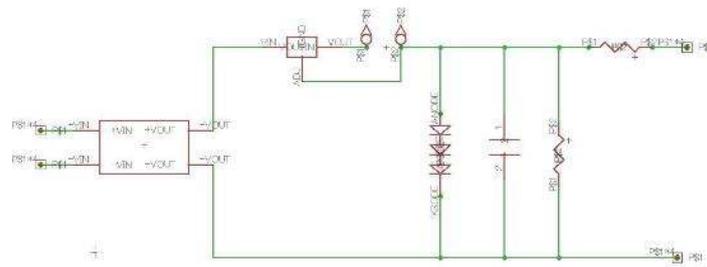
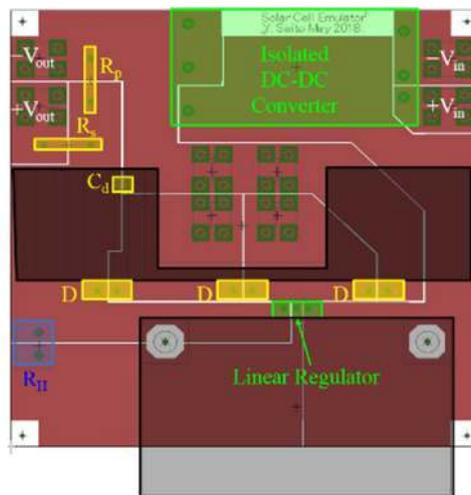


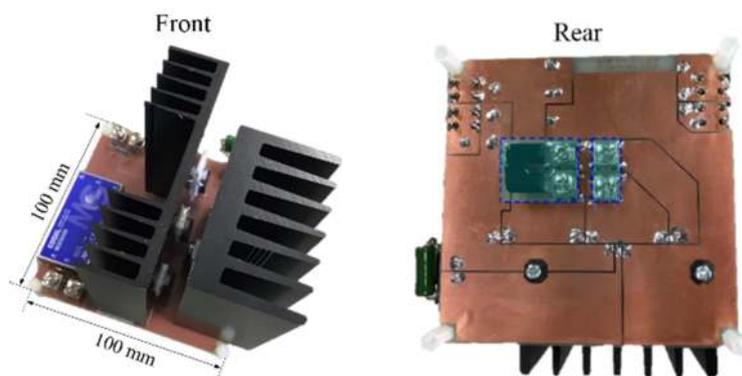
Fig. 6.6. Circuit configuration of PV cell emulator for up to three cells.



(a)



(b)



(c)

Fig. 6.7. Prototype of PV cell emulator for up to three cells: (a) screenshot of schematic, (b) screenshot of board, (c) photograph of prototype.

に大きく影響を受ける。そのため、提案補償器の評価を行う際、実セルを用いた場合は条件を固定することが難しい。本研究では、実セルの電気特性を模擬したセル（以降、擬似セル）を製作した。擬似セルは使用する素子の定数を変更することで条件を任意に設定することができる。初めに擬似セルを用いた実機検証により提案補償器の動作を確認した後、

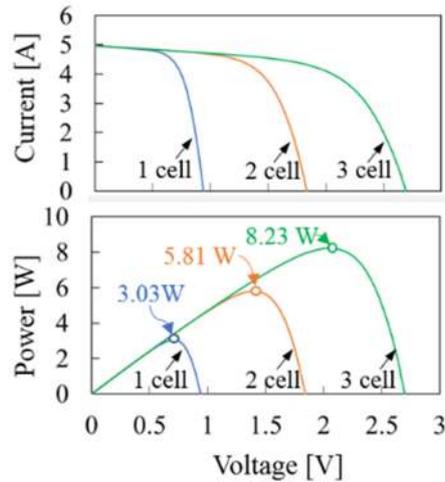


Fig. 6.8. Cell characteristics of PV cell emulator for up to three cells.

実セルを用いたフィールドテストを実施することで作業効率向上を図った。本節では、擬似セルの回路構成及び設計について解説する。

1~3セルの電気特性を模擬可能な擬似セルの回路図を Fig. 6.6 に示す。絶縁型 DC-DC コンバータ (MGS30, COSEL)、赤色の点線で囲まれた 3 端子レギュレータ (LM338T) 部、及びダイオード D の直列接続数を除いてセルの等価回路と同様である。提案補償器におけるセルは PV₁ を除いて GND が浮いているため、PV₂~PV₆ はフローティングさせる必要がある (Fig. 3.1 参照)。よって、擬似セルをフローティングさせるために絶縁型 DC-DC コンバータを使用した。3 端子レギュレータは定電流源を模擬するために用いた。3 端子レギュレータの出力端子と GND 間に抵抗 R_H を挿入し、 R_H の値を変更することで定電流源の電流値を任意に決定できる。3 つの D を直列接続した理由は、擬似セルの開放電圧を 3 段階に変更できるようにするためである。D の直列接続数をショートバーで切り替えることで、1~3セルの開放電圧を模擬できる。また、セル 1 枚の開放電圧を模擬するため、順方向降下電圧 V_F が 1.03 V の D (BYV29) を使用した。

回路基板設計ソフト Eagle を用いて基板設計を行った。Eagle は Schematic と呼ばれる画面で回路図を作成し、Board 画面で部品の配置やパターン設計を行うことができる。Fig. 6.7(a) と Fig. 6.7(b) に擬似セル製作に用いた Schematic と Board をそれぞれ示す。Fig. 6.6 から分かるように部品点数が少ないため、片面基板を採用した。Fig. 6.7(b) の黒枠はヒートシンクを表している。ヒートシンクは消費電力が大きい 3 端子レギュレータ及び D の放熱を行う。これにより、自然空冷で動作させることができる。3 つの D は 1 つのヒートシンクを共有している。ヒートシンクを共有して使用する場合はヒートシンクと素子を放熱シート等で絶縁する必要がある。 R_H 、 R_s 、 R_p は値を任意に変更するため、ターミナルやソケットピンを利用して挿入した。また、 R_H には最大 5 A の電流が流れるため、電力定格の高いホーロー抵抗を使用する必要がある。Fig. 6.7(c) に製作した擬似セルを示す。

取得した擬似セルの電気特性を Fig. 6.8 に示す。ショートバーにより D の接続数を変更す

ることで1~3セルの電気特性を模擬可能であることを確認した。

6.3. 提案補償器の実機検証

6.3.1. 補償器の有無による特性比較

実セルを用いて PV_1 に約 50%の影が掛かった状態を模擬したフィールドテストを実施した (Fig. 6.9)。モジュールに電子負荷装置を接続し、負荷の値をマイクロコントローラ (Arduino Uno) によって自動的にスweepすることでモジュール特性を取得した (補足参照)。また、データロガー (NR-500, KEYENCE) のサンプリング周期を 10 ms として V_{mod} ならびに I_{mod} を取得した。スイッチング周波数を 40 kHz、 $d=0.10$ とした場合のモジュール特性を Fig. 6.10 に示す。比較のため、補償器を用いない場合 (全セルを直列接続し、バイパスダイオードを使用) のモジュール特性も併せて取得した。補償器無しの場合では複数の MPP が発生し、最大抽出可能電力は 5.38 W であった。一方、提案補償器を用いることで MPP は 1 点に収束し、且つ、最大抽出可能電力は 6.73 W まで増加したことから、提案補償器の有効性が示された。

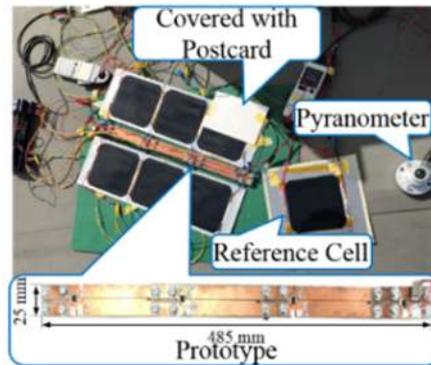


Fig. 6.9. Photograph of field test setup.

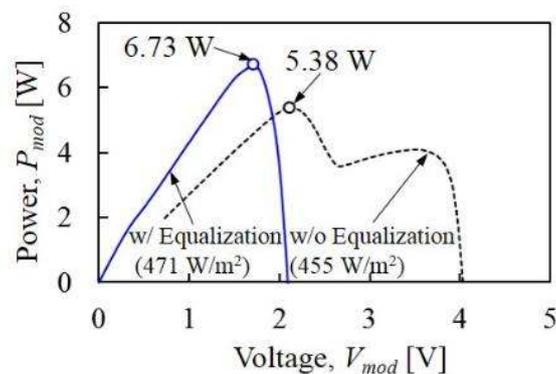


Fig. 6.10. Measured module characteristics with/without proposed equalizer.

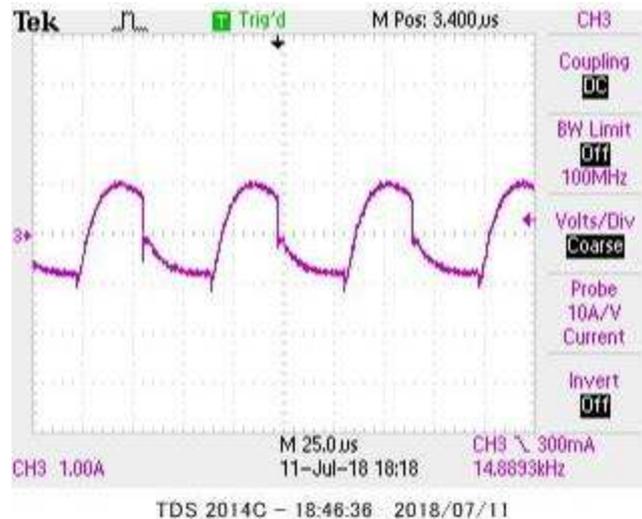


Fig. 6.11. Current waveform flowing through the cable.

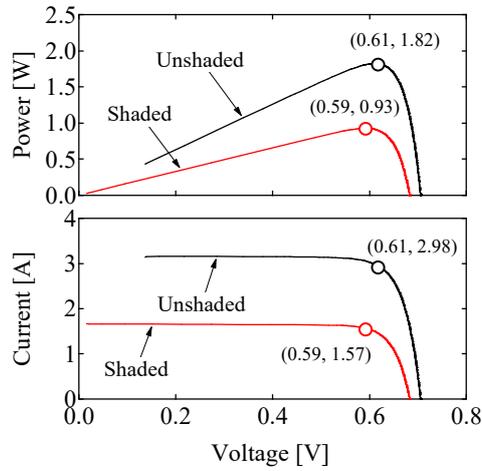
また、擬似セルを用いて室内で実施した実機検証において、セルと補償器を接続するためのケーブルの寄生インダクタンスが補償に悪影響を及ぼすことが分かった。ケーブルの寄生インダクタンスは補償時に起こる電荷移動を妨げるため、抽出電力の低下を引き起した。Fig. 6.11 にスイッチング周波数 15 kHz とした場合のケーブルに流れる電流波形を示す。ケーブルに流れる電流波形は RLC 直列回路の過渡現象で見られる電流波形に相当し、寄生インダクタンスの影響を無視できないことが示唆された。よって、ケーブルは可能な限り短く設計し、且つ、寄生インダクタンスと C_d の共振周波数でスイッチングさせることが望ましい。

6.3.2. 従来方式との特性比較

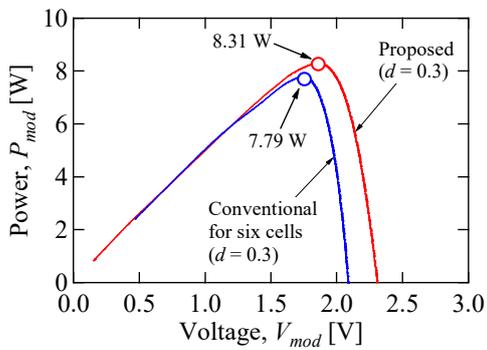
従来方式と提案方式の抽出可能電力を比較するために、両方式のモジュール特性を様々な d で取得した。6.1 節で示したようにエンドボードを取り外すことで従来方式の 6 セル用回路を再現した。スイッチング周波数は 15 kHz とし、 PV_5 に約 50% の影が掛かった状態を模擬した。また、リファレンスセルの特性も同時に取得した (Fig. 6.12(a) 参照)。

$d = 0.30$ における両方式のモジュール特性を Fig. 6.12(b) に示す。双方の特性に複数の MPP は発生しなかったことから、部分影による悪影響を防止していることが示唆された。Fig. 6.12(c) に両方式の最大抽出可能電力の d 依存性を示す。提案方式の最大抽出可能電力はほとんどの d の範囲において従来方式よりも上回った。更に、従来方式の最大抽出可能電力は $d = 0.01$ の 8.11 W であるのに対し提案方式は $d = 0.30$ の 8.31 W であった。以上より、提案方式の有効性が示された。

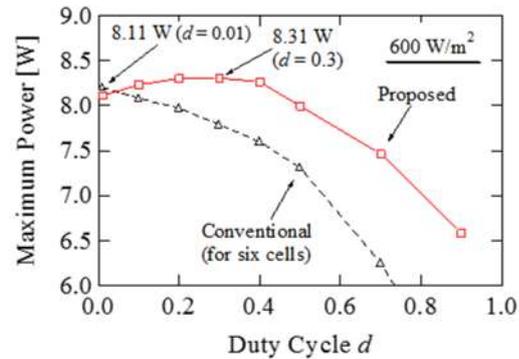
また、本実験時における提案方式の太陽電池利用率は $d = 0.30$ での抽出可能電力 8.31 W とリファレンスセルの特性から、82.9% [= $100 \times 8.31 \text{ W} / (1.82 \text{ W} \times 5 \text{ cells} + 0.93 \text{ W} \times 1 \text{ cell})$] と計算された。



(a)



(b)



(c)

Fig. 6.12. (a) Reference cell characteristics. (b) Measured representative P - V characteristics at $d = 0.30$. (c) Extractable maximum power as a function of duty cycle d of PV module with conventional and proposed equalizers.

6.3.3. 影の発生状況がモジュール特性に与える影響

前項で示したように、最大抽出可能電力は d によって変化する。そこで、影の発生状況が提案補償器のモジュール特性に及ぼす影響を確認するために、様々な影の発生状況を模擬したフィールドテストを実施した。実験時における影の発生状況とその時の日射量を Table 6.2 に示す。また、代表して Case A で取得したモジュール特性を Fig. 6.13 に示す。5.1

Table 6.2. Irradiance and shading condition for experiments.

	Irradiance [W/m^2]	Partial Shading
Case A	785	30% of PV_2 and PV_5
Case B	600	50% of PV_5
Case C	880	50% of PV_5

節で説明したように最大抽出可能電力及び V_{mod} は d によって変化した。

Case A~C の最大抽出可能電力の d 依存性を Fig. 6.14 に示す。Case A において最大抽出可能電力は d が 0.3 の場合に最大となり、 d が 0.3 から離れるにつれて減少した。この傾向から最適 d は $0.2 < d < 0.4$ の範囲に存在することが示唆された。Case B においても Case A と同様の傾向が見られる一方、Case C の最適 d は 0.01 であった。この結果は最適 d が影の発生位置や日射量によって変化することを示している。

また、Fig. 6.14 に示す Case B の X 点、即ち、 $d = 0.30$ の最大電力点でモジュールを動作させた場合における PV₁~PV₆ の電圧を差動プローブ (P5202A, Tektronix) を用いて測定した。測定結果を Fig. 6.15 に示す。各セルの電圧は概ね一定であり、電圧リップルは見られなかった。この結果はスイッチング動作において並列接続される C_d の間に流れる電流が直流である

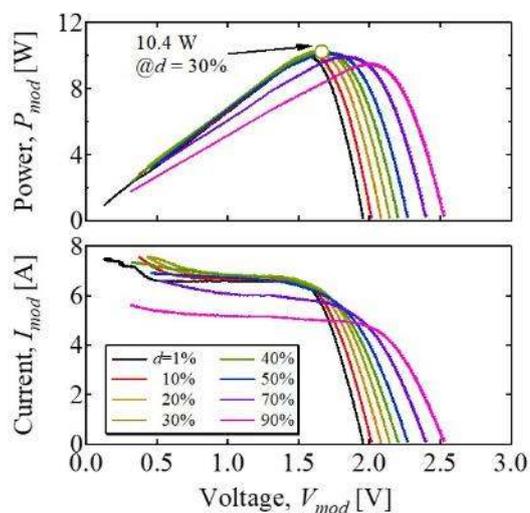


Fig. 6.13. Measured characteristics of modules with proposed equalizer under Case A partial shading condition.

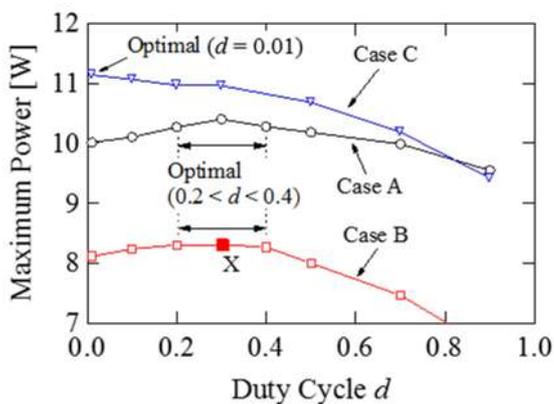


Fig. 6.14. Extractable maximum powers as a function of duty cycle d of PV module with proposed equalizer under partial shading conditions.

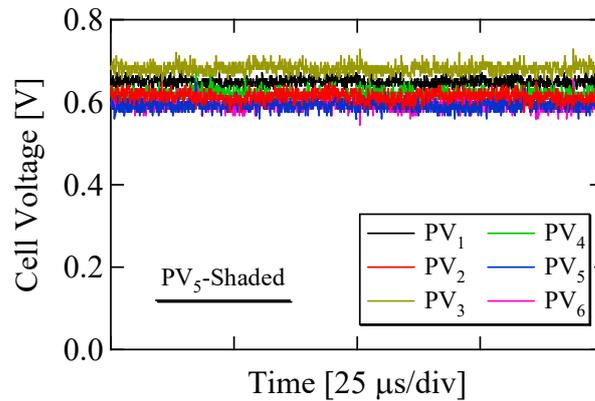


Fig. 6.15. Measured cell voltage under Case B partial shading condition.

る事を示唆している。したがって、4.1.2 項ならびに 4.2.2 項において仮定した各素子に流れる電流波形が妥当であることが示唆された。

6.4. 2重 MPPT 制御の実機検証

本研究では、2重 MPPT 制御を行うために電流センサー (LTS-6NP) ならびにデジタルシグナルプロセッサ (DSP: Digital Signal Processor, TMS320F28335, Texas Instruments) を使用した。6.4.1 項で制御ループの構成について説明した後、6.4.2 項で実験結果について述べる。

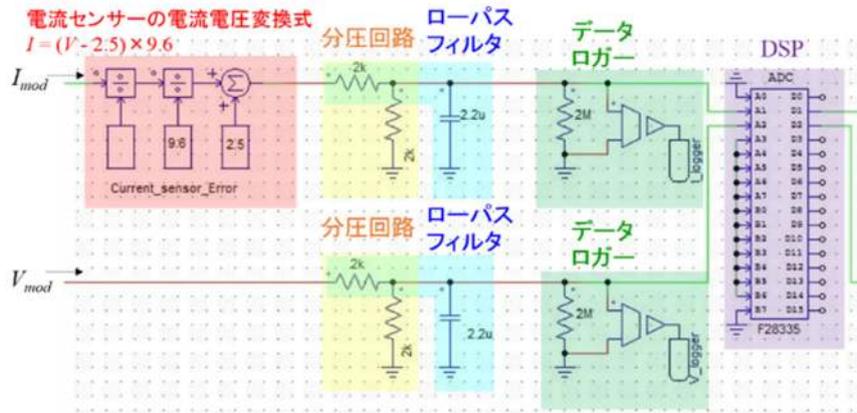
6.4.1. 制御ループの構成

2重 MPPT 制御における2つの制御ループは Fig. 6.16(a)及び(b)に示す信号回路及び DSP の制御ブロックにより構成される。 V_{mod} ならびに I_{mod} が信号回路及び制御ブロックを通して MPPT_1 ならびに MPPT_2 に入力され、それらの値を基に d に摂動が与えられる。

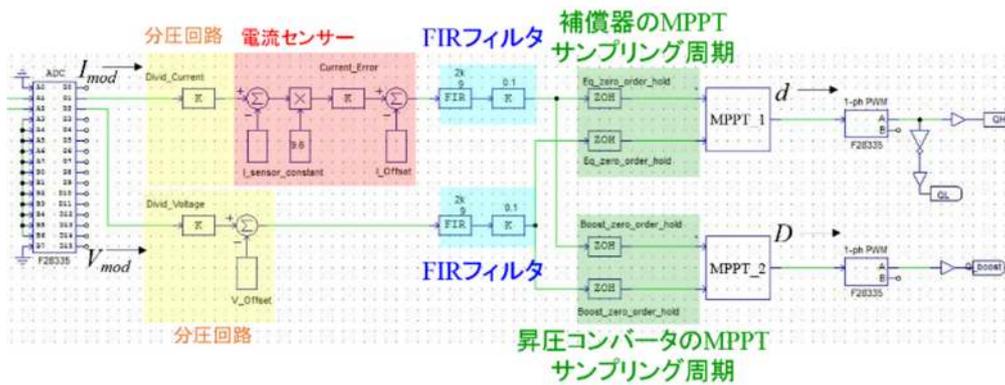
電流センサーからは電流電圧変換式に基づいた電圧値が出力されるが、その電圧と V_{mod} は DSP の定格電圧 3 V を超える恐れがあるため分圧回路を挿入している。加えて、高周波ノイズを除去するために分圧回路の後段にローパスフィルタを挿入した。

DSP の制御ブロックでは、分圧回路及び電流センサーの補正を行いつつ元の I_{mod} ならびに V_{mod} に再変換し、有限インパルス応答 (FIR: Finite Impulse Response) フィルタに入力する。FIR フィルタは移動平均の概念に基づいたフィルタであり、現在値と過去 n 回分の値の和を n で除した値を出力する。即ち、過去 n 回分の平均値が出力される。例として、 $n = 1$ とした場合の FIR フィルタの概念を Fig. 6.17 に示す。FIR フィルタの出力値は、現在の入力値と過去 1 回分の値の平均値に相当し、急激な V_{mod} ならびに I_{mod} の変動を抑制することができる。

MPPT_1 ならびに MPPT_2 のサンプリング周期はゼロ次ホールド (ZOH: Zero Order Hold) によって決定可能である。2つの制御ループの干渉を防ぐために、MPPT_1 と MPPT_2 のサンプリング周期はそれぞれ 1.0 s、100 ms とした。また、MPPT のアルゴリズムは山登り法



(a)



(b)

Fig. 6.16. MPPT loop configuration: (a) signal circuit, (b) control block of DSP.

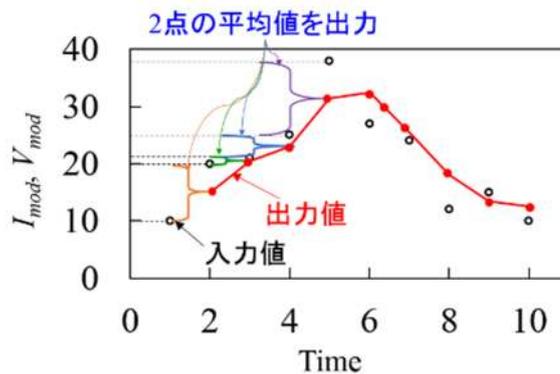


Fig. 6.17. Notional FIR filter.

を採用し、 D の摂動 $\Delta D = 0.01$ 、 d の摂動 $\Delta d = 0.05$ とした。代表して MPPT_1 の C ブロック内に記述したプログラムを Fig. 6.18 に示す。MPPT_2 の C ブロックに記述したプログラムも同様である。

Block Name: Equalzier Number of Input/Output Ports: Input: 2 Output: 1

Enable Fixed Point

Variables Insert GetPsimValue Check Code

Following variables are valid: t, delt
 Input x1, x2
 Output y1

```

1
2 static double vp_eq = 0, vc_eq, ip_eq = 0, ic_eq, pp_eq, pc_eq, duty_eq = 0.2, dduty_eq = 0.05;
3 //vp, ip, pp -> v[k-1], i[k-1], p[k-1] (直前の値)
4 //vc, ic, pc -> v[k], i[k], p[k], (現在値)
5
6 ic_eq = x1;
7 vc_eq = x2;
8
9 pc_eq = vc_eq * ic_eq;
10 pp_eq = vp_eq * ip_eq;
11
12 //MPPT algorism //
13 if(pp_eq > pc_eq){
14   dduty_eq = -1 * dduty_eq;
15 }
16 duty_eq += dduty_eq;
17 duty_eq = (duty_eq > 0.99) ? 0.99 : ((duty_eq < 0.06) ? 0.06 : duty_eq); //Limiter//
18
19 vp_eq = vc_eq;
20 ip_eq = ic_eq;
21 y1 = duty_eq;

```

Fig. 6.18. Program of perturb and observe MPPT technique.

6.4.2. 実験結果

Table 6.2 の Case A と同様の条件で 2 重 MPPT 制御のフィールドテストを実施した。Fig. 6.19 にその実験系を示す。データロガーのサンプリング周期は 2 ms とした。

2 重 MPPT 制御の実験結果を Fig. 6.20 に示す。Fig. 6.20(a)に示すように d 及び D の初期値は $d = 0.25$ 、 $D = 0.40$ とした。 D が徐々に増加すると共に P_{mod} も増加した。 $D = 0.73$ に達すると D はおよそ 3 レベルで変化し、 V_{mod} 及び I_{mod} も D の変動に合わせて変化した。一方、 d は 0.25 から時間経過と共に増加し 0.3~0.45 の範囲で変動した。また、定常状態になると、Fig. 6.20(b)に示すように P_{mod} は 10.2 W に達した。これは、Fig. 6.13 で示した最適な d の範囲 ($0.2 < d < 0.4$) 及び最大電力 (10.4 W) と良い一致を示した。

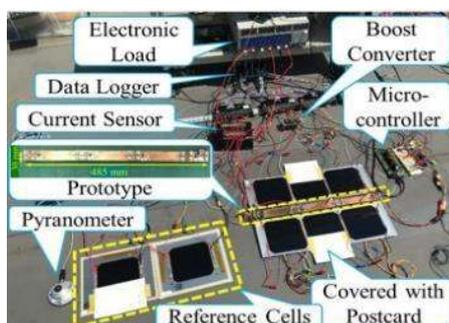


Fig. 6.19. Experimental setup for dual MPPT control.

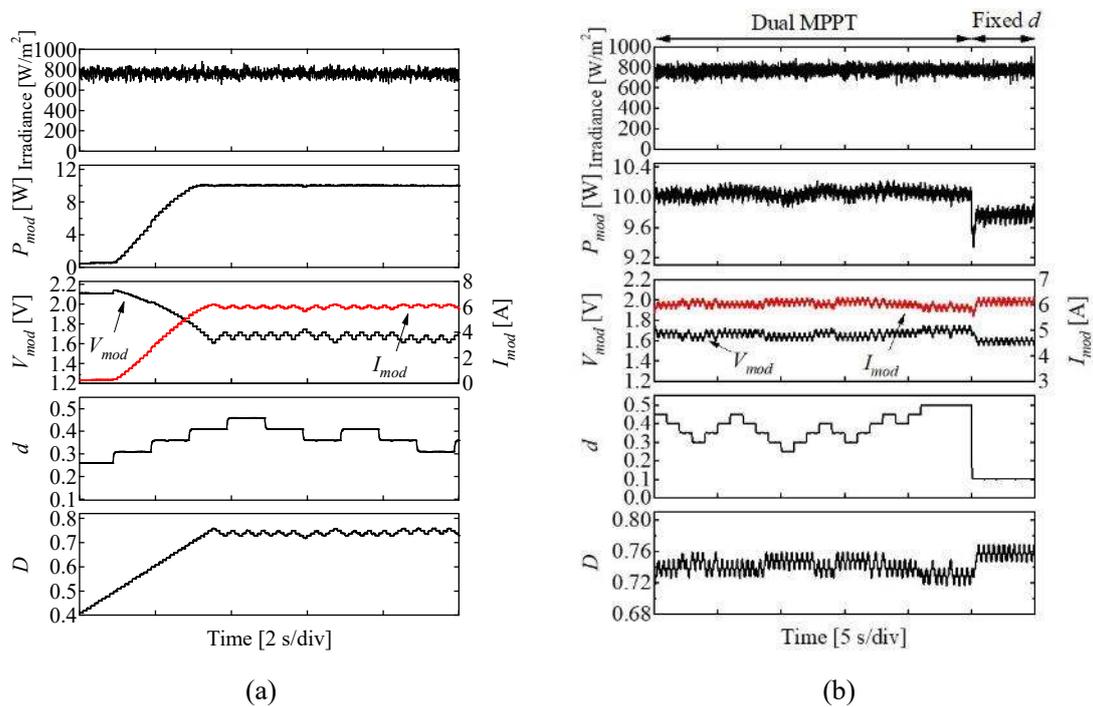


Fig. 6.20. Experimental results of dual MPPT control under partial shading condition (a) from cold start and (b) at the moment when MPPT for the proposed equalizer was disabled.

更に、2重MPPT制御の有効性を示すために、後半は補償器を $d = 0.10$ の固定値で動作させ、昇圧コンバータのみに対してMPPT制御を行った。この結果、補償器の非最適 d での動作により損失は増加し P_{mod} が 9.8 W まで低下したことから2重MPPT制御の有効性が示された。なお、この操作は d 及び Δd をグローバル変数に設定して実現した。グローバル変数にすることで、実験中に d を急激に変化させたり Δd を 0 にできる。Fig. 6.18 に示すプログラムにおいて d は `duty_eq`、 Δd は `dduty_eq` に相当し、双方を `static` という修飾子をつけて定義することでグローバル変数にできる。

7. まとめ

本研究では、コンデンサの数を劇的に削減可能なセルの C_d を利用した部分影補償器の新方式を提案した。提案方式は、従来方式の課題である部分影未発生時における損失の低減及び偶数枚セルへの適用を実現できる。

C_d の値を求めるため、 125×125 mm の単セルに対して交流インピーダンス測定を実施し、MPP 付近において 6 mF であることを確認した。損失解析の結果、部分影未発生時における提案方式のジュール損失は従来方式よりも低損失であることが示された。また、提案補償器の損失を最小化する最適 d が影の発生状況によって変化するため、補償器を常に最適 d で動作させる 2 重 MPPT 制御を提案した。

実セルを用いて提案補償器ならびに 2 重 MPPT 制御の実機検証を実施した。補償器の有無の特性を比較した結果、補償を行うことで MPP は 1 点に収束し、抽出可能電力が大幅に向上した。また従来方式とも同様に特性を比較した結果、提案方式の抽出電力が従来方式を上回った。これらの結果から提案補償器の有効性が示された。2 重 MPPT 制御を用いることで、提案補償器は最適 d で動作し、常に最大抽出可能電力を得られたことから 2 重 MPPT 制御の有効性が示された。

8. 補足

8.1. 電子負荷装置を用いた交流インピーダンス測定精度検証

セルを電子負荷装置に接続した状態で交流インピーダンス測定を行った理由は、セルが測定機器（FRA 及びバイポーラ電源）の定格を上回る電流を発電するからである。一方、本測定は電子負荷装置の周波数特性が不明であるため測定精度に懸念があった。そこで、電子負荷装置を用いた場合の測定値とバイポーラ電源を用いた場合の測定値を比較することで精度検証を行った。また、セルの短絡電流をバイポーラ電源の定格を上回らないようにするため、日射量が十分に低い 50 W/m^2 において測定を実施した。

電子負荷装置及びバイポーラ電源を用いて取得したナイキストプロットを Fig. 8.1 に示す。実線がバイポーラ電源、破線が電子負荷装置の測定結果であり、双方の結果は良い一致を示した。 $V_{bias} = 0.55 \text{ V}$ の半円においてわずかなズレが見られるが、これは電流測定のために使用した機器が電子負荷装置の場合電流プローブ、バイポーラ電源の場合シャント抵抗であった影響と考えている。Table 8.1 に得られたナイキストプロットから算出したセルの各パラメータを示す。 $V_{bias} = 0.55 \text{ V}$ 以外では各パラメータの誤差率が 7% 以内であったことから、電子負荷装置を用いた場合においても妥当な値を取得できると判断した。

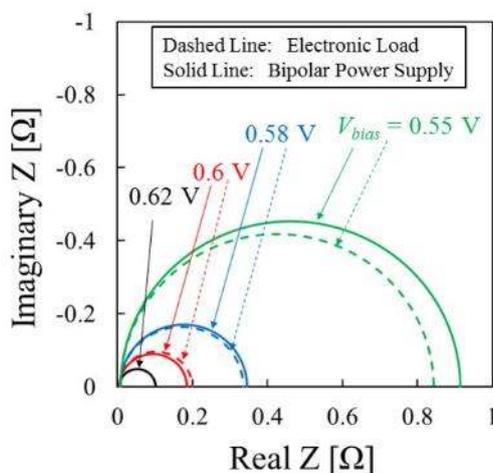


Fig. 8.1. Nyquist plots obtained by using electronic load and bipolar power supply.

Table 8.1. Parameters of PV cell obtained by AC impedance measurement.

V_{bias}	C_d [mF]		R_p [mΩ]		R_s [mΩ]	
	電子負荷	バイポーラ	電子負荷	バイポーラ	電子負荷	バイポーラ
0.62	13.25	12.5	98.1	97.8	4.1	4.3
0.6	9.3	10.0	179.5	193.7	4.5	4.9
0.58	6.0	6.4	339.6	329.1	5.4	5.6
0.55	1.6	3.4	906.4	835.7	7.9	7.6

8.2. マイクロコントローラとスイープ回路を用いた自動スイープ

本研究では、様々な d におけるモジュール特性の変化を確認するために、多くのモジュール特性を取得する必要がある。モジュール特性は負荷の値を手動で調節して取得することもできるが、時間が掛かるため作業効率が悪化する。そこで、負荷の値を自動的にスイープさせることでモジュール特性の取得時間を短縮し、作業効率向上を図った。自動スイープのためにマイクロコントローラ **Arduino** を接続したスイープ回路を製作したので、本節ではその使用方法について説明する。

自動スイープを行うためのシステムを Fig. 8.2 に示す。電子負荷装置を外部電圧リファレンスモードに設定し、スイープ回路から出力される電圧信号を電子負荷装置の背面にある CH CONT コネクタに入力する。外部電圧リファレンスモードでは CH CONT コネクタに入力された電圧値によって負荷の値を任意に変更できるため、スイープ回路から出力する電圧値を **Arduino** によって自動的に変更することで自動スイープを実現できる。

スイープ回路を Fig. 8.3 に示す。スイープ回路の説明を実際に使用した **Arduino** のプログラム (Fig. 8.4 参照) に沿って説明する。タクトスイッチをオンすることで pin:7 に Low 信号が入力されると、pin:6 から 5 V の矩形波電圧が出力される。出力された矩形波電圧はゲートドライバ (UCC27424) によって電圧が 10 V に増幅された後、ローパスフィルタによって直流電圧に変換される。直流電圧は pin:6 から出力される矩形波電圧の d を $0 < d < 1$ の範囲で変化させることで自動的に変更可能である。ゲートドライバにより電圧を増幅した理由は、0~10 V の入力電圧に比例して負荷の値を開放から短絡まで変化できるからである。即ち、負荷の値を開放から短絡まで変化させたい場合には 10 V に増幅し、矩形波電圧の d を $0 < d < 1$ の範囲で変化させることで 0~10 V の電圧を CH CONT コネクタに入力することができる。また、 d を変更する速度も **Arduino** のプログラムによって任意に変更できるため、所望の速度でモジュール特性を走査できる。

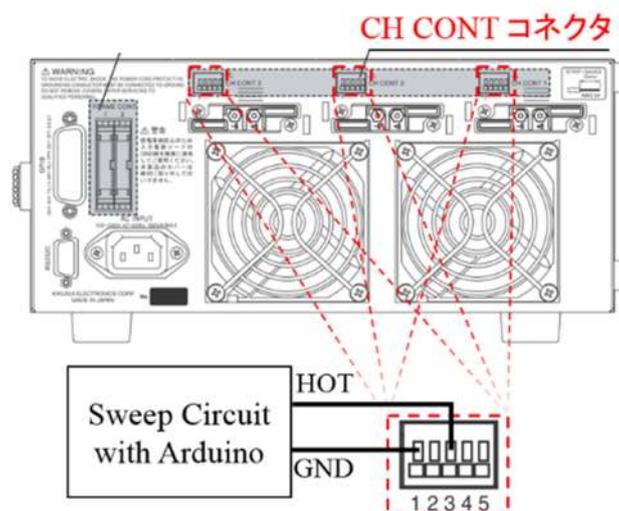
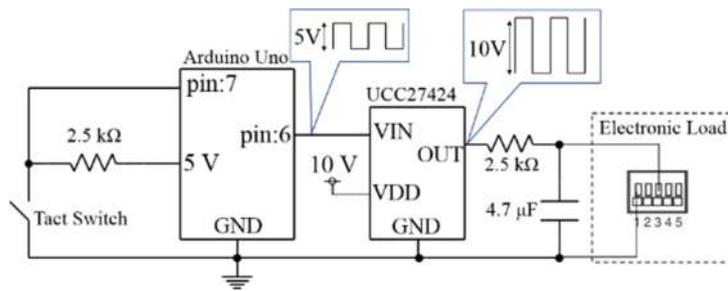
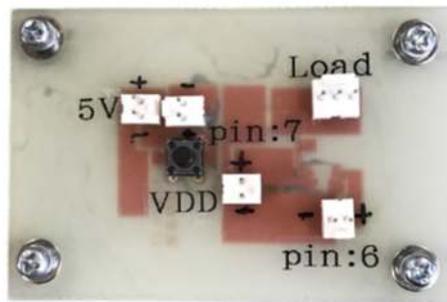


Fig. 8.2. System for automatic sweep.



(a)



(b)

Fig. 8.3. Sweep circuit :(a) schematic, (b) photograph.

```

_181101arduino_electronic_load_automatical_control

int i = 0;
int val = 0; //スイッチが押されたかどうかを保存する変数
void setup() {
  pinMode(7, INPUT); //ボタンによるトリガ
}

void loop() {
  val = digitalRead(7);
  if(val == HIGH){
    delay(200);
  }
  else{
    for(i=0; i<160; i++){
      analogWrite(6, i);
      delay(100);
    }
    for(i=160; i>=0; i--){
      analogWrite(6, i);
      delay(100);
    }
  }
}

```

Fig. 8.4. Screenshot of Arduino software.

8.3. 直流等価回路

本補償器はキャパシタレス SCC 部の動作により全セル電圧を均一にすることで部分影発生時の発電量を向上できるものの、実際には回路中の抵抗成分や寄生インダクタンスの影響で各セル電圧にばらつきが発生する。また、シミュレーション解析により電圧ばらつきを求める場合、高周波スイッチングを行う必要があるためシミュレーション時間が長くなる問題がある。そこで、シミュレーション時間を短縮しつつ各セル電圧のばらつきを求めるために直流等価回路を導出した。

8.3.1. 直流等価回路モデルの導出

SCC の等価回路モデルは理想トランスと等価抵抗から構成されることが知られている[9]。これを基に導出した提案補償器の直流等価回路モデルを Fig. 8.5(a)に示す。本等価回路はセルを電流源に、PWM 降圧コンバータ部を巻き数 $1:d$ の理想トランスに置き換えている。キャパシタレス SCC 部の等価抵抗 R_{eqL} 、 R_{eqH} は以下の式で表される[9]。

$$R_{eqL,H} = \frac{1}{C_d f} \frac{1 + \exp\left(\frac{-d_{L,H}}{C_d R f}\right)}{1 - \exp\left(\frac{-d_{L,H}}{C_d R f}\right)} \quad (8.1)$$

ここで、 f はスイッチング周波数、 d_H と $d_L (= 1 - d_H)$ はそれぞれ偶数及び奇数番号スイッチのデューティ、 R はセルの等価直列抵抗 R_s とスイッチのオン抵抗 R_{on} の和を表す。例として、 $C_d = 10 \text{ mF}$ 、 $R_s = 5 \text{ m}\Omega$ 、 $R_{on} = 1 \text{ m}\Omega$ 、 $f = 15 \text{ kHz}$ の条件で d_H を変化させた際の $R_{eqL,H}$ の

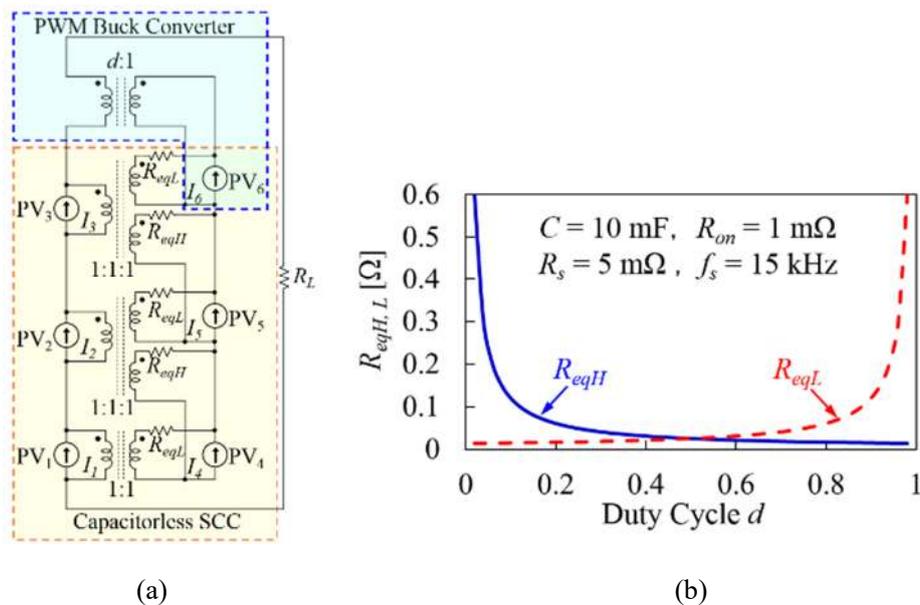


Fig. 8.5. DC equivalent circuit model for the proposed equalizer: (a) circuit configuration, (b) equivalent resistance of capacitorless SCC.

特性を Fig. 8.5(b)に示す。両特性は $d_H = 0.5$ を境に対称であり、 d_H が 0 もしくは 1 に近づくにつれて等価抵抗値は増大する。

8.3.2 項及び 8.3.3 項では Fig. 8.5(a)に示す直流等価回路及び(8.1)式に示す等価抵抗を用いて行った解析の結果を示す。また、文献[9]で示されている SCC の等価回路モデルは回路中の寄生インダクタンス成分を考慮していないため、8.4 節では寄生インダクタンス成分を考慮した SCC の等価回路モデルを導出する。

8.3.2. 直流等価回路モデルの検証

導出した直流等価回路モデルの妥当性を検証するため、Fig. 3.1 の実回路と Fig. 8.5(a)の等価回路についてそれぞれシミュレーション解析を実施し、両回路の各セル電圧を比較した。なお、実回路の各セルは電流源、 C_d 、 R_s を用いて特性を模擬した。部分影の発生により PV₃ の短絡電流が他のセルよりも 60%低くなった場合における両回路のセル電圧を Fig. 8.6 に示す。 d_H は 0.4 とし、回路定数は Fig. 8.5(b)で示した値を用いた。各セル電圧の誤差率は 9% 以下であったことから、直流等価回路の妥当性を確認した。各セル電圧が完全に一致しな

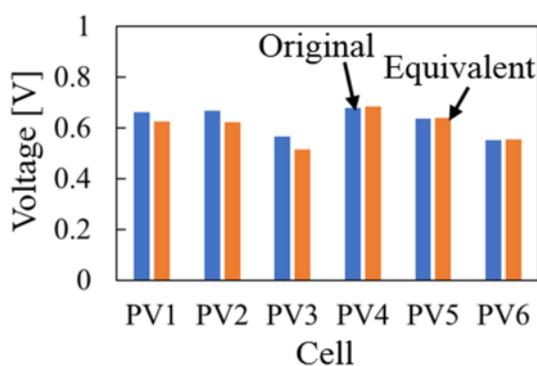


Fig. 8.6. Comparison of cell voltages in the original and DC equivalent circuit.

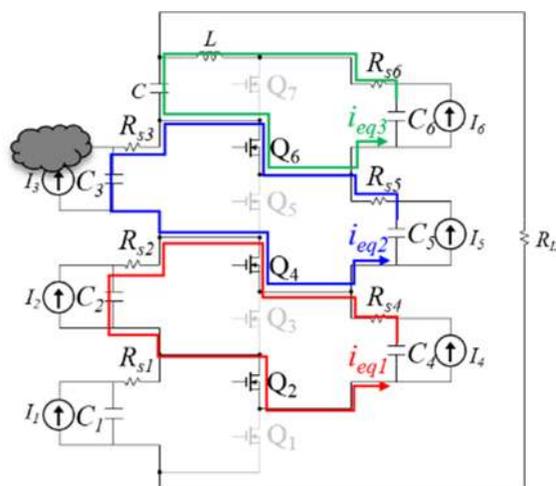
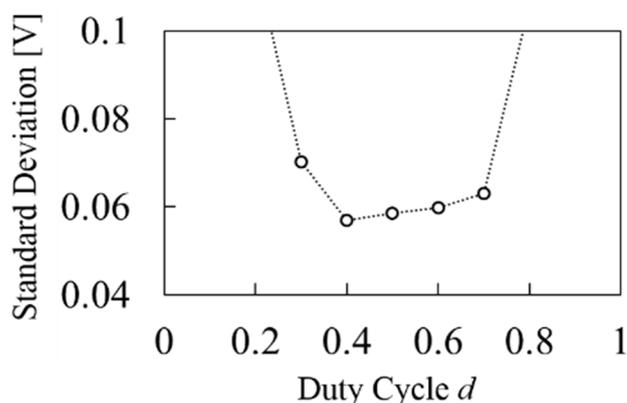


Fig. 8.7. Current flowing through even-numbered switches.

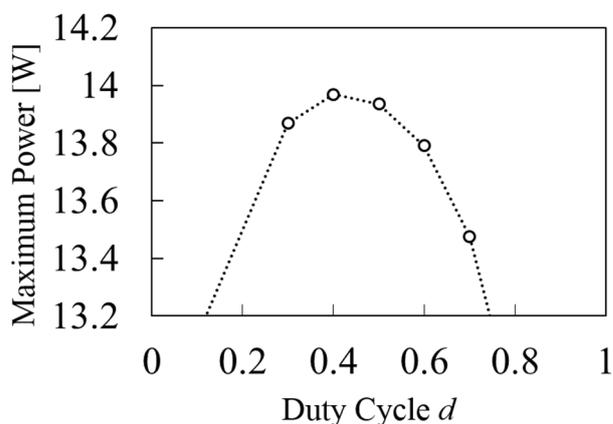
かった原因は各スイッチに流れる電流であると考えている。以下にその理由について述べる。部分影発生時における提案補償器の動作モードは3.2節で示したように2つ存在するが、代表して偶数番号スイッチがオンである時のスイッチに流れる電流 $i_{eq1} \sim i_{eq3}$ を Fig. 8.7 に示す。Q₂に流れる電流は i_{eq1} のみであるのに対し、Q₄は i_{eq1} と i_{eq2} が打ち消し合い、Q₆も同様に i_{eq2} と i_{eq3} が打ち消し合う。しかし、導出した直流等価回路モデルは構成上、Q₄ 及び Q₆ で発生する電流の打ち消し合いを再現できない。これは R_{on} の影響が実回路と等価回路では異なることを示唆するため、各セル電圧が完全に一致しなかったと考えられる。

8.3.3. 電圧ばらつきが抽出可能電力に与える影響

直流等価回路モデルと以下の式を用いて電圧ばらつきの指標となる標準偏差 s を求め、実回路のシミュレーション解析から得られた抽出可能電力と比較した。



(a)



(b)

Fig. 8.8. Simulation results: (a) standard deviation versus duty cycle, (b) extractable maximum power versus duty cycle.

$$s = \sqrt{\frac{1}{6} \sum_{i=1}^6 (V_{PV_i} - V_{MPP})^2} \quad (8.2)$$

ここで、 V_{PV_i} はPV₁~PV₆のセル電圧、 V_{MPP} はセルのMPP電圧を表す。

様々な d における標準偏差を Fig. 8.8(a)に示す。各素子の定数ならびに影の発生状況は 8.3.2 項と同様とした。標準偏差は $d=0.4$ で最も低くなり、 $d=0.4$ から離れるにつれて増加した。様々な d における最大抽出可能電力を Fig. 8.8(b)に示す。 $d=0.4$ において最大電力が得られ、 $d=0.4$ から離れるにつれて最大抽出可能電力は低下した。この結果は電圧ばらつきが最大抽出可能電力に影響を及ぼすことを示唆している。また、電圧ばらつきの傾向と最大抽出可能電力の傾向に若干の相違が見られるが、これは、4.3 節で述べた通り、 d により電圧ばらつきのみならず損失が変化し、最大抽出可能電力が低下したためであると考えられる。即ち、最大抽出可能電力は電圧ばらつきと損失の双方に依存する。

8.4. 寄生インダクタンスを考慮した SCC の等価回路モデルの導出

SCC は回路中の抵抗成分のみならず寄生インダクタンスの影響を受ける。寄生インダクタンスを考慮した SCC の等価回路モデルは文献[10]で導出されている。文献[10]の等価回路モデルは Fig. 8.9 に示す回路図の C_{2B} を入力、 C_{1B} を出力として導出されているため、その間に存在するスイッチや C_{1A} は 1 つの等価抵抗に置き換えられている。一方、提案補償器は各 C_d に電流源が並列接続されており、部分影の発生状況に応じて入力と出力の関係が様々に変化するため、全ての C_d を等価回路上に残す必要がある。そのため、本節では SCC のスイッチ部のみを等価抵抗に置き換えることで、コンデンサを等価回路上に残すことが可能な等価回路モデルの導出を行う。

8.4.1. 等価抵抗の導出

Fig. 8.9 に示す回路において、何らかの理由により C_{1A} 、 C_{1B} 、 C_{2B} に電圧ばらつきが定常的に発生していると仮定した場合の各コンデンサの電圧波形を Fig. 8.10 に示す。各コンデンサの平均電圧をそれぞれ V_{C1A} 、 V_{C1B} 、 V_{C2B} とし、その関係は Fig. 8.10 の通り $V_{C1B} > V_{C1A} > V_{C2B}$ であるとする。また、各コンデンサの電圧 v_{C1A} 、 v_{C1B} 、 v_{C2B} はスイッチングに伴い変動するが、これは RLC 直列回路の過渡現象におけるコンデンサ電圧の変動と同様である。RLC 直列回路の過渡現象におけるコンデンサ電圧は 8.4.2 項で導出する。各モード末期の各コンデンサの電圧は

$$\begin{cases} V_{C1B-L} = (V_2 - V_{C1B-U})e_B + V_{C1B-U} \\ V_{C1A-U} = (V_2 - V_{C1A-L})e_B + V_{C1A-L} \\ V_{C1A-L} = (V_3 - V_{C1A-U})e_A + V_{C1A-U} \\ V_{C2B-U} = (V_3 - V_{C2B-L})e_A + V_{C2B-L} \end{cases} \quad (8.3)$$

で表される。ただし、

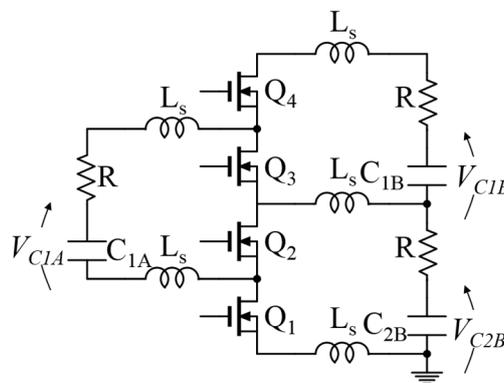


Fig. 8.9. SCC with stray inductances.

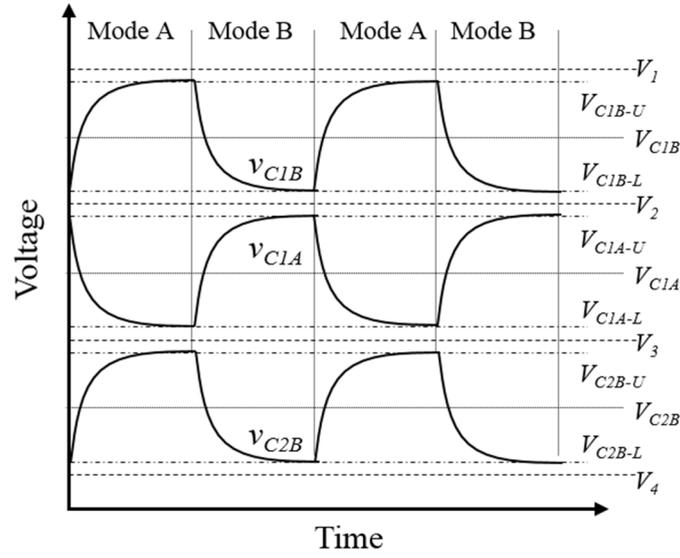


Fig. 8.10. Voltage waveforms of cells during switching operation.

$$\begin{cases} e_A = 1 + \frac{P_2}{P_1 - P_2} e^{P_1 d_A T_s} + \frac{P_1}{P_2 - P_1} e^{P_2 d_A T_s} \\ e_B = 1 + \frac{P_2}{P_1 - P_2} e^{P_1 d_B T_s} + \frac{P_1}{P_2 - P_1} e^{P_2 d_B T_s} \end{cases} \quad (8.4)$$

$$\begin{cases} P_1 = -\frac{R}{2L_s} + \sqrt{\left(\frac{R}{2L_s}\right)^2 - \frac{2}{L_s C}} \\ P_2 = -\frac{R}{2L_s} - \sqrt{\left(\frac{R}{2L_s}\right)^2 - \frac{2}{L_s C}} \end{cases} \quad (8.5)$$

であり、 d_A 、 $d_B(=1 - d_A)$ は奇数及び偶数番号スイッチのデューティ、 T_s はスイッチング周期、各コンデンサの静電容量は全て等しく C であると仮定している。

各コンデンサに流れる平均電流を I_A 、 I_B とすると、Fig. 8.11 に示す等価抵抗は

$$\begin{cases} R_{eq-A} = \frac{V_{C1A} - V_{C2B}}{I_A} \\ R_{eq-B} = \frac{V_{C1B} - V_{C1A}}{I_B} \end{cases} \quad (8.6)$$

で表される。コンデンサでは $q = It = C \Delta V$ の関係が成立するため、スイッチング周波数を f とすると、 I_A 、 I_B は、

$$\begin{cases} I_A = Cf(V_{C1A-U} - V_{C1A-L}) = Cf(V_{C2B-U} - V_{C2B-L}) \\ I_B = Cf(V_{C1B-U} - V_{C1B-L}) = Cf(V_{C1A-U} - V_{C1A-L}) \end{cases} \quad (8.7)$$

となる。一方、 V_{C1A} 、 V_{C1B} 、 V_{C2B} はそれぞれ、

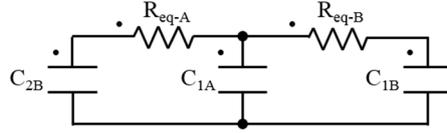


Fig. 8.11. Equivalent circuit for the 3-cell model.

$$\begin{cases}
 V_{C1A} = V_{C1A-L} + \frac{V_{C1A-U} - V_{C1A-L}}{2} \\
 = V_{C1A-U} - \frac{V_{C1A-U} - V_{C1A-L}}{2} \\
 V_{C1B} = V_{C1B-U} - \frac{V_{C1B-U} - V_{C1B-L}}{2} \\
 V_{C2B} = V_{C2B-L} + \frac{V_{C2B-U} - V_{C2B-L}}{2}
 \end{cases} \quad (8.8)$$

となり、(8.3)式を(8.8)式に代入すると、

$$\begin{cases}
 V_{C1A} = (V_{C1A-U} - V_{C1A-L}) + \frac{e_B - 2}{2e_B} + V_2 \\
 = (V_{C1A-U} - V_{C1A-L}) + \frac{2 - e_A}{2e_A} + V_3 \\
 V_{C1B} = (V_{C1B-U} - V_{C1B-L}) + \frac{2 - e_B}{2e_B} + V_2 \\
 V_{C2B} = (V_{C2B-U} - V_{C2B-L}) + \frac{e_A - 2}{2e_A} + V_3
 \end{cases} \quad (8.9)$$

が得られる。(8.6)式に(8.4)、(8.5)、(8.7)、(8.9)式を代入することで、

$$\begin{cases}
 R_{eq-A} = \frac{V_{C1A} - V_3}{I_A} - \frac{V_{C2B} - V_3}{I_A} \\
 = \frac{2 - e_A}{Cf e_A} \\
 = \frac{1}{Cf} \frac{1 - \left(\frac{P_2}{P_1 - P_2} e^{P_1 d_A T_s} + \frac{P_1}{P_2 - P_1} e^{P_2 d_A T_s} \right)}{1 + \left(\frac{P_2}{P_1 - P_2} e^{P_1 d_A T_s} + \frac{P_1}{P_2 - P_1} e^{P_2 d_A T_s} \right)} \\
 R_{eq-B} = \frac{V_{C1B} - V_2}{I_B} - \frac{V_{C1A} - V_2}{I_B} \\
 = \frac{2 - e_B}{Cf e_B} \\
 = \frac{1}{Cf} \frac{1 - \left(\frac{P_2}{P_1 - P_2} e^{P_1 d_B T_s} + \frac{P_1}{P_2 - P_1} e^{P_2 d_B T_s} \right)}{1 + \left(\frac{P_2}{P_1 - P_2} e^{P_1 d_B T_s} + \frac{P_1}{P_2 - P_1} e^{P_2 d_B T_s} \right)}
 \end{cases} \quad (8.10)$$

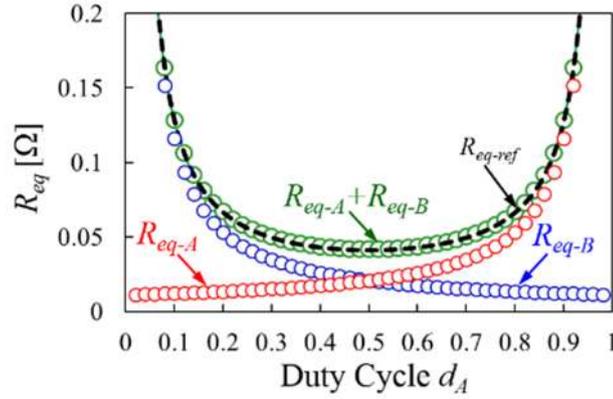


Fig. 8.12. Equivalent resistance with stray inductance.

が得られる。

導出した等価抵抗 R_{eq-A} 及び R_{eq-B} ((8.10)式) の妥当性を検証するため、文献[10]で示されている等価抵抗 R_{eq-ref} ((8.11)式) と比較した。

$$R_{eq-ref} = \frac{1}{Cf} \left\{ 1 + \frac{\frac{P_2 d_A}{P_1 e^{f}} - \frac{P_1 d_A}{P_2 e^{f}}}{P_1 - P_2 - \left(\frac{P_2 d_A}{P_1 e^{f}} - \frac{P_1 d_A}{P_2 e^{f}} \right)} + \frac{\frac{P_2 d_B}{P_1 e^{f}} - \frac{P_1 d_B}{P_2 e^{f}}}{P_1 - P_2 - \left(\frac{P_2 d_B}{P_1 e^{f}} - \frac{P_1 d_B}{P_2 e^{f}} \right)} \right\} \quad (8.11)$$

$C = 10 \text{ mF}$ 、 $L_s = 10 \text{ nH}$ 、 $R = 10 \text{ m}\Omega$ 、 $f = 15 \text{ kHz}$ の条件で d_A を変化させた場合における両等価抵抗を Fig. 8.12 に示す。 R_{eq-A} と R_{eq-B} の和の特性が R_{eq-ref} の特性と一致を示したことから、導出した等価回路モデルの妥当性が示された。

8.4.2. RLC 直列回路におけるコンデンサ電圧の導出

Fig. 8.10 に示した各コンデンサの電圧波形は Fig. 8.13(a)に示す RLC 直列回路の C_1 及び C_2 の両端に印加される電圧に相当する。本項では、Fig. 8.13(a)に示す C_2 の電圧を導出する。

C_1 、 C_2 の初期電圧を V_1 、 V_2 とし、 $V_1 > V_2$ と仮定すると、回路方程式より

$$V_1 - V_2 = v_L(t) + v_C(t) + v_R(t) \quad (8.12)$$

となる。ここで、 $v_L(t)$ 、 $v_C(t)$ 、 $v_R(t)$ はそれぞれインダクタ、 C_2 、抵抗の両端電圧である。

C_1 及び C_2 の静電容量は等しく C であると仮定して(8.12)式を電流 $i(t)$ で表すと、

$$V_1 - V_2 = L \frac{di(t)}{dt} + \frac{2}{C} \int i(t) dt + Ri(t) \quad (8.13)$$

両辺をラプラス変換し、整理すると

$$I(s) = \frac{V_1 - V_2}{s \left(sL + \frac{2}{sC} + R \right)} \quad (8.14)$$

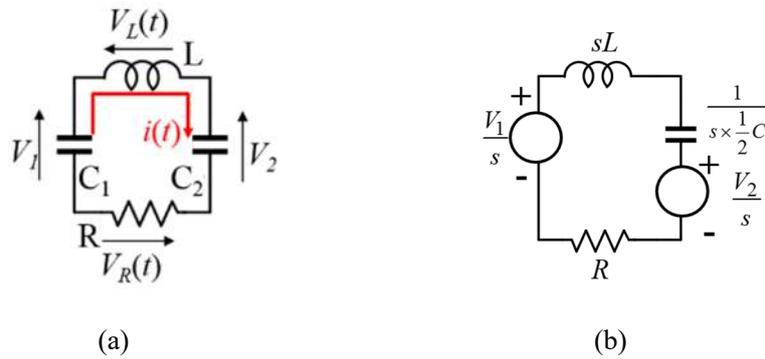


Fig. 8.13. RLC series circuit: (a) time domain, (b) s domain.

となる。ここで、 C_2 のコンデンサ電圧は

$$V_C(s) = \frac{I(s)}{s \times \frac{1}{2}C} + \frac{V_2}{s} \quad (8.15)$$

と表せるため、(8.15)式に(8.14)式を代入すると、

$$\begin{aligned} V_C(s) &= \frac{1}{s \times \frac{1}{2}C} \frac{V_1 - V_2}{s \left(sL + \frac{2}{sC} + R \right)} + \frac{V_2}{s} \\ &= \frac{2(V_1 - V_2)}{sCL} \frac{1}{(s - P_1)(s - P_2)} + \frac{V_2}{s} \end{aligned} \quad (8.16)$$

が得られる。ここで、 P_1 及び P_2 は(8.5)式と同様である。(8.16)式をヘビサイドの展開定理を用いて逆ラプラス変換すると、

$$V_C(t) = \left(1 + \frac{P_2}{P_1 - P_2} e^{P_1 t} + \frac{P_1}{P_2 - P_1} e^{P_2 t} \right) (V_1 - V_2) + V_2 \quad (8.17)$$

となる。以上より、 C_2 の電圧が得られた。

参考文献

- [1] S. M. MacAlpine, R. W. Erickson, and M. J. Brandemuehl, "Characterization of power optimizer potential to increase energy capture in photovoltaic systems operating under nonuniform conditions," *IEEE Trans. Power Electron.*, vol. 28, no. 6, pp. 2936–2945, Jun. 2013.
- [2] Y. Wang, Y. Li, and X. Ruan, "High accuracy and fast speed MPPT methods for PV string under partially shaded conditions," *IEEE Trans. Ind. Electron.*, vol. 63, no.1, pp. 235–245, Jan. 2016.
- [3] M. Vitelli, "On the necessity of joint adoption of both distributed maximum power point tracking and central maximum power point tracking in PV systems," *Prog. Photovoltaic Res. Appl.*, vol. 22, no.3, pp. 283–299, 2014.
- [4] K. A. Kim, P. S. Shenoy, and P. T. Krein, "Converter rating analysis for photovoltaic differential power processing systems," *IEEE Trans. Power Electron.*, vol.30, no.4, pp.1987–1997, Apr. 2015.
- [5] P. S. Shenoy, K. A. Kim, B. B. Johnson, and P. T. Krein, "Differential power processing for increased energy production and reliability of photovoltaic systems," *IEEE Trans. Power Electron.*, vol. 28, no. 6, pp. 2968–2979, Jun. 2013.
- [6] M. Uno and A. Kukita, "PWM converter integrating switched capacitor voltage equalizer for photovoltaic modules under partial shading," in *Proc. IEEE 17th Eur. Conf. Power Electron. Appl.*, pp. 1–10, Sep. 2015.
- [7] A. H. Chang, A. Avestruz, and S. B. Leeb, "Capacitor-Less Photovoltaic Cell-Level Power Balancing using Diffusion Charge Redistribution," *IEEE Trans. Power Electron.*, vol. 30, no. 2, pp. 537–546, Feb. 2015.
- [8] M. D. Seeman and S. R. Sanders, "Analysis and optimization of switched-capacitor dc-dc converters," *IEEE Trans. Power Electron.*, vol. 23, no. 2, pp. 841–851. Mar. 2008.
- [9] M. Uno, A. Kukita, and K. Tanaka, "Electric Double-Layer Capacitor Module with Series-Parallel Reconfigurable Cell Voltage Equalizers," *IEEJ Trans. Industry Appl.*, vol. 131, no. 5, pp. 729–738, May 2011.
- [10] Y. Ye and K. W. E. Cheng, "Analysis and Optimization of Switched Capacitor Power Conversion Circuits With Parasitic Resistances and Inductances," *IEEE Trans. Power Electron.*, vol. 32, no. 3, pp. 2018–2028, Mar. 2017.

謝辞

本研究を進めるにあたり、熱心にご指導くださった鶴野将年准教授に深く感謝いたします。また、ゼミや発表練習の中で新たな知識を与えてくださったパワーエレクトロニクス研究室の仲間感謝申し上げます。特に、山本先輩には研究指導や論文添削を通して沢山のご助言をいただきました。感謝申し上げます。