

修士学位論文

共振形倍電圧整流回路と
フェーズシフトコンバータを統合した
EDLC用モジュラーバランス回路の開発

平成30年度

茨城大学大学院理工学研究科

電気電子工学専攻

17NM630A 長谷川 航輝

指導教員 鵜野 将年 准教授

要旨

電気二重層キャパシタ (EDLC: Electric Double-Layer Capacitor) を複数個直列に接続して構成する蓄電システムでは、各蓄電セルの電圧ばらつきに起因してセルの過充電や過放電を生じる恐れがあるのみならず、充放電可能なエネルギーの低下を招く。このため、各セル電圧を均一にするセルバランス回路がこれまでに提案されている。また、セルの直列接続により構成されるモジュールを更に複数直列に接続して構成するシステムでは、各モジュール内のセル電圧のみならずモジュール電圧均一化のためのバランス回路も必要となるため、システムの複雑化を招く。

この問題を解決するために、これまでにシステムの簡素化を目的として共振形倍電圧整流回路 (RVM: Resonant Voltage Multiplier) とスイッチトキャパシタコンバータ (SCC: Switched Capacitor Converter) を統合したモジュラーバランス回路が提案されている。しかしセル及びモジュールへ供給されるバランス電流を所望の値に制限することができず、セル及びモジュール間の電圧差が大きい場合ジュール損が増大するという問題があった。本研究では、セル及びモジュールのバランス電流を所望の値に制限可能な、タップトインダクタを利用した RVM とフェーズシフト (PS: Phase-Shift) コンバータ (PS-SCC または PS-Dickson-SCC) を統合したモジュラーバランス回路をそれぞれ提案する。詳細な解析の結果、両バランス回路はフィードバック制御を用いることなくバランス電流の定電流化が可能であることが示された。また EDLC を用いたバランス実験の結果、提案モジュラーバランス回路の有効性が示された。

Modular Equalization System

Integrating Resonant Voltage Multiplier and Phase-Shift Converter for EDLCs

Abstract—In the battery systems consisting of electric double-layer capacitors (EDLCs) connected in series, the over-charging/-discharging may be triggered with charging/discharging under the voltages of the series-connected cells imbalanced condition. In addition, the chargeable and dischargeable energy of the systems as a whole is significantly decreased. To address these voltage imbalance issues, various kinds of cell voltage equalizers have been proposed. In the systems using multiple modules consisting of series-connected cells, a module voltage equalizer is also necessary. Since the cell voltage equalizer and the module voltage equalizer in the energy storage systems are required, the systems are prone to be complex.

To overcome these problems, a modular equalization system integrating resonant voltage multiplier (RVM)-based cell equalizers and switched capacitor converter (SCC)-based module equalizer has been proposed for energy storage systems consisting of multiple cells/modules connected in series. In this system, however, the cell/module equalization current cannot be limited within desired levels, likely resulting in excessive current as well as associated losses when cell/module voltages are severely imbalanced. This paper proposes a modular equalization system integrating tapped-inductor-based RVM (TI-RVM) and phase-shift (PS)-converters (PS-SCC or PS-Dickson-SCC) to limit the equalization currents to desired values. The mathematical analysis revealed that both the TI-RVM and PS converters offered inherent constant-current characteristics even without feedback control. The equalization test using EDLCs connected in series was performed, and the results demonstrated the efficacy of the proposed modular equalization system.

目次

1.	研究背景	4
2.	提案するモジュラーバランス回路.....	6
2.1.	導出元となる基礎回路とその動作概要.....	6
2.2.	回路構成	7
2.3.	特徴	7
3.	動作解析	10
3.1.	TI-RVM.....	10
3.2.	PS コンバータ	14
3.3.	PS 制御.....	16
3.3.1.	PS-SCC	16
3.3.2.	PS-Dickson-SCC.....	16
4.	直流等価回路	17
5.	実機検証	19
5.1.	試作回路	19
5.2.	単体特性	20
5.3.	動作波形	23
5.4.	バランス実験.....	24
5.4.1.	TI-RVM and PS-SCC.....	24
5.4.2.	TI-RVM and PS-Dickson-SCC.....	25
5.5.	バランスシミュレーション.....	33
6.	まとめ	37
7.	補足	38
7.1.	交流等価回路.....	38
7.2.	回路基板	38
7.3.	実験系	40
	参考文献	42
	謝辞	44

1. 研究背景

電気二重層キャパシタ（EDLC: Electric Double-Layer Capacitor）等の蓄電池は、一般に単セルあたりの電圧が低いため、蓄電システムではセルを複数個直列接続することで負荷の要求電圧を満たしている。しかし、セルの個体差（容量や自己放電率、内部インピーダンス）やシステムの温度分布に起因して各セルの電圧にばらつきが生じると、Fig. 1-1に示すように電圧の最も高い（低い）セルが過充電（過放電）を引き起こし、セルの早期劣化の原因となる。したがって、セルを長期的にわたり安全に利用するため、同図に示すように1セルが上限あるいは下限電圧に達した時点で充放電を停止させる必要がある。その場合、直列接続されたセル全体が有するエネルギーの一部が充放電不能となり、システムの利用可能エネルギーの低下を招く。このため、各セルの電圧ばらつきを解消するための電圧バランス回路が必要となる[1]。

一般に数十～数百個のセルにより構成される大規模な蓄電システムでは、Fig. 1-2に示すように複数セルを単位としたモジュールを構成し、これを更に直列接続することで回路素子の低耐圧化やシステムの拡張性向上を実現している。このようなシステムにおいて各モジュール内の温度勾配は比較的小さいが、モジュール間においては物理的なサイズの大きさに起因して温度勾配が大きくなる傾向がある。一般にセル特性は温度依存性があり、高温であるほど自己放電率が高くなるため[2]、大きな温度勾配は深刻な電圧ばらつきを発生させる要因となる。従って、温度勾配の度合いが異なるセル間とモジュール間では求められるバランス能力が異なるため、モジュール内のバランスを行うセルバランス回路とモジュール間のバランスを行うモジュールバランス回路を個別に用いることが望ましい。しかし2種類のバランス回路を用いる場合、システムの複雑化を招く。

この課題を解決するため、これまでにセルバランスとモジュールバランスの機能を1台

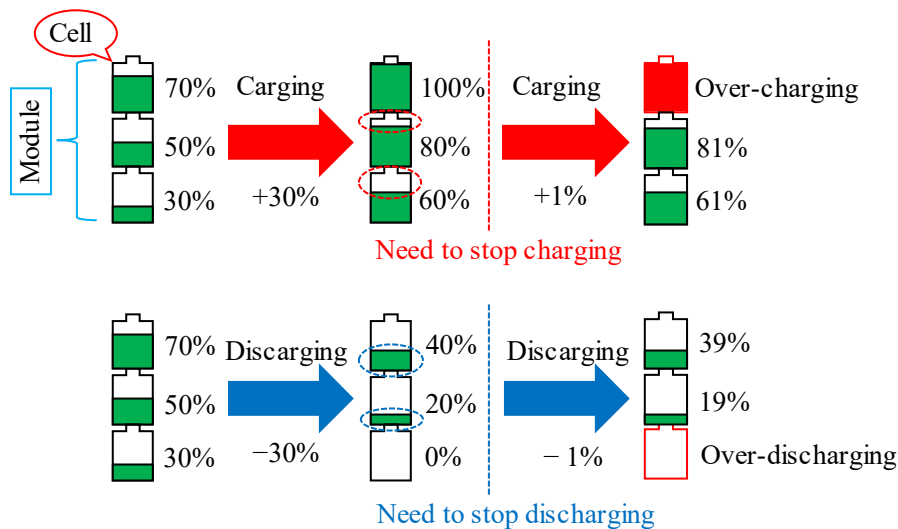


Fig. 1-1. Charge-discharging cycling under the voltage-imbalanced condition.

で実現可能なモジュラーバランス回路 (Fig. 1-3) が提案されている[3]、[4]。この方式は共振形倍電圧整流回路 (RVM: Resonant Voltage Multiplier) [5]~[9]がセルバランスの機能を、スイッチトキャパシタコンバータ (SCC: Switched Capacitor Converter) [10]~[12]がモジュラーバランスの機能をそれぞれ果たすことで、1台で両機能を実現する。しかし、RVMはモジュールを構成するセル数に比例し実効電流が大きくなるため、ジュール損失や素子定格の増大を招く。また、SCCはモジュール電圧差に比例した大きな突入電流が流れるため、ばらつきが大きい場合には素子の破壊に至る恐れがある。

これらの課題を解決するため、本研究ではセルバランス回路としてタップトインダクタ (TI: Tapped-Inductor) を利用した RVM (以降、TI-RVM) を、モジュラーバランス回路としてフェーズシフト (PS: Phase-Shift) コンバータである PS-SCC[13]と PS-Dickson-SCC を採用したモジュラーバランス回路をそれぞれ提案する。

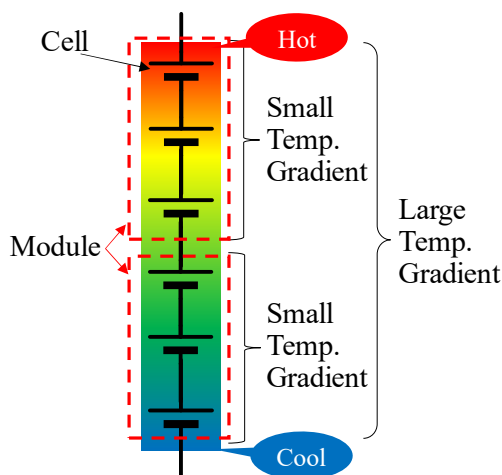


Fig. 1-2 Temperature distribution in modular energy storage system.

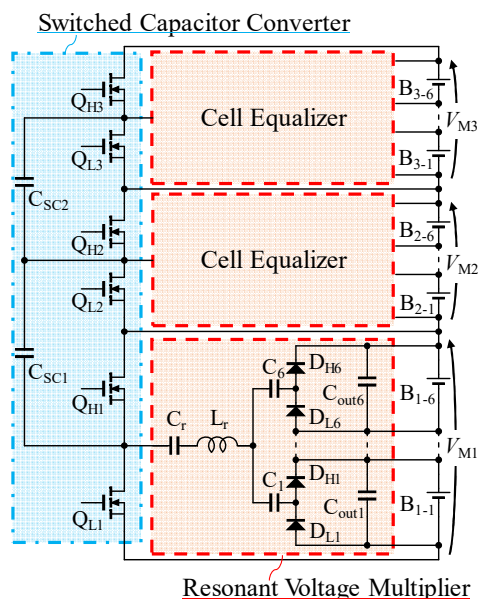


Fig. 1-3. Conventional modular equalization system.

2. 提案するモジュラーバランス回路

2.1. 導出元となる基礎回路とその動作概要

セルバランス回路として用いる TI-RVM は Fig. 2-1 に示すように倍電圧整流回路と共振タンクにより構成される。C_b は DC ブロッキングコンデンサである。共振タンクは TI、共振インダクタ L_r、共振コンデンサ C_r により構成される。共振タンクは電流不連続モード (DCM: Discontinuous Conduction Mode) で動作させることにより定電流特性を示すことが知られており、RVM は無制御でバランス電流の定電流化が可能である[7]~[9]。

倍電圧整流回路はカップリングコンデンサ C₁~C₆、ダイオード D_{H1}~D_{H6} ならびに D_{L1}~D_{L6}、平滑コンデンサ C_{out1}~C_{out6} により構成される。倍電圧整流回路は矩形波電圧が印加されることにより動作し、矩形波電圧の振幅に比例したバランス電流をセルに対して出力する。このとき、バランス電流は最小電圧セルに対して優先的に流れるため、バラ

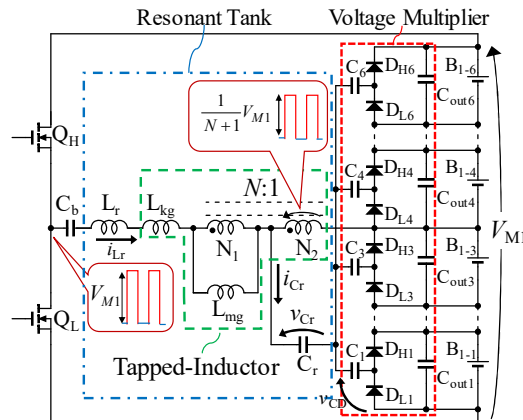


Fig. 2-1. Tapped inductor-based resonant voltage multiplier (TI-RVM).

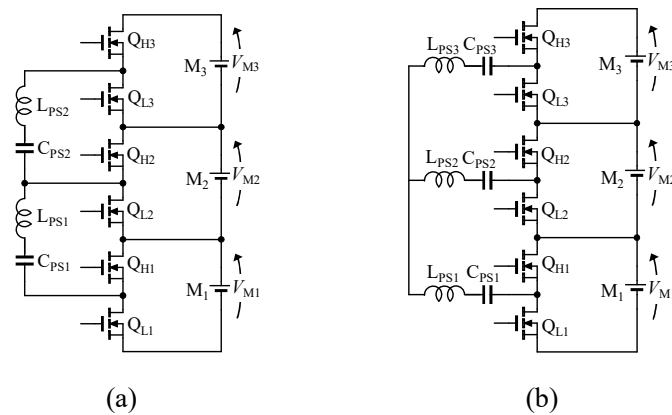


Fig. 2-2. Module equalizers for proposed modular equalization system: (a) phase-shift switched capacitor converter (PS-SCC), (b) PS-Dickson-SCC.

ンスのための制御は不要である[5]~[9]。

Fig. 1-3 に示す従来の RVM[3]、[7]ではスイッチングノードで生成される矩形波電圧により、 C_r と L_r で構成される共振タンクと倍電圧整流回路を駆動する。その矩形波電圧の peak-to-peak 値はモジュール電圧の値と等しいため、モジュールを構成するセル数および共振タンクの特異インピーダンス Z_0 の逆数に比例して共振電流のピーク値は増大し[7]、実効電流が大きくなる傾向にある。それに対し、TI-RVM ではスイッチングノードで生成される矩形波電圧を TI により分圧し、2 次巻線 N_2 に発生する矩形波電圧により倍電圧整流回路を駆動する。この時、TI の巻数比 N に応じて矩形波電圧の peak-to-peak 値を所望の値に制限することが可能である。3.1 節の(14)式で示すように、共振電流のピーク値は $Z_0(N+1)$ の逆数に比例した値となるため、従来 RVM と比較して共振電流のピーク値ならびに実効値を低減可能である。

モジュールバランス回路として用いる PS-SCC と PS-Dickson-SCC を Fig. 2-2(a)、(b)にそれぞれ示す。Fig. 1-3 の SCC では電流経路に含まれる素子がコンデンサと等価直列抵抗 (ESR: Equivalent Series Resistance) のみであるため、スイッチング時に大きな突入電流が流れる[14]~[16]。それに対して、PS-SCC と PS-Dickson-SCC は電流経路にインダクタが含まれるため突入電流は防止され、モジュール間におけるスイッチングの位相差 ϕ を調整することでバランス電流の制御が可能である。詳細な説明は 3.2 節にて行う。

PS-SCC における電力伝送は隣接モジュール間に限られるため、モジュール数の増加に伴い電力伝送時に介するモジュール及びコンバータ数が増加し、損失が増大する。従って比較的小規模なシステムに適している。それに対し PS-Dickson-SCC は隣接モジュールに限らず電力伝送を行えるため、比較的大規模なシステムに適している。

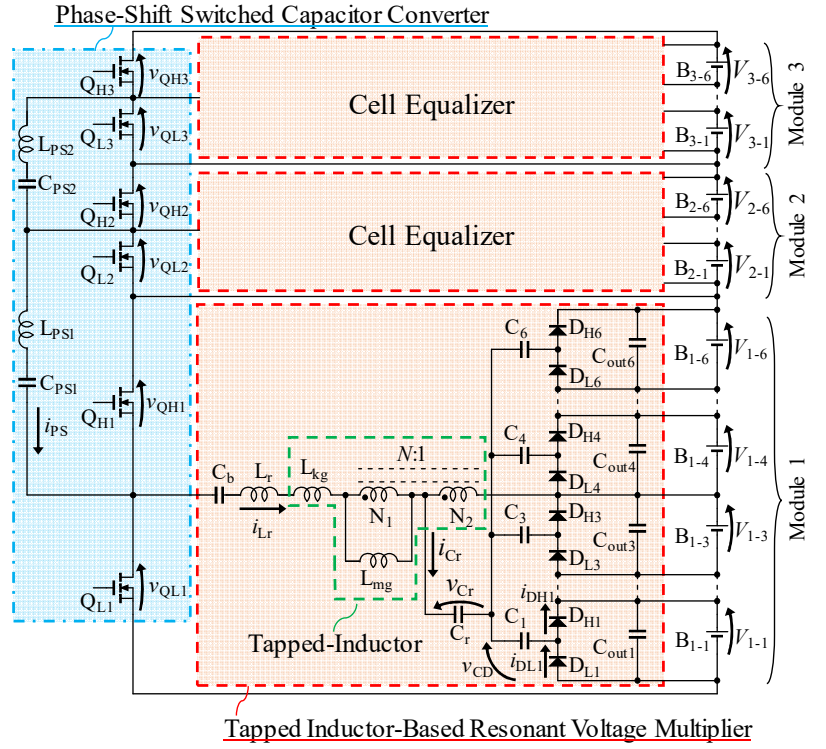
2.2. 回路構成

例として 3 直列の 6 セルモジュールに対する提案システム構成を Fig. 2-3(a)、(b)にそれぞれ示す。ローサイドスイッチ $Q_{L1} \sim Q_{L3}$ とハイサイドスイッチ $Q_{H1} \sim Q_{H3}$ は TI-RVM の駆動に必要な矩形波電圧を生成しつつ、PS コンバータのスイッチとしても機能する。

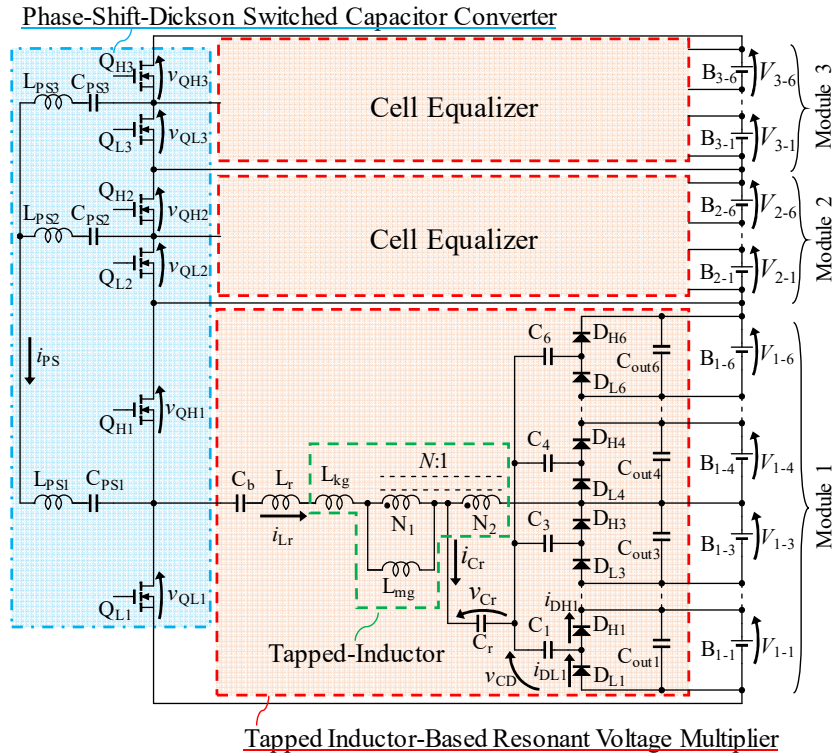
2.3. 特徴

2 種のバランス回路を個別に用いる場合と比較して、提案システムでは TI-RVM と PS コンバータでのスイッチ共有によりスイッチ数を半減することができる。一般に、スイッチの駆動のためには多くの周辺部品から構成される駆動回路が必要であるため、スイッチ数の半減は回路構成の飛躍的な簡素化に貢献する。

蓄電システムにおいて直列接続されるモジュール数は用途に応じて異なるが、本バランスシステムは任意のモジュール数に柔軟に応用することができる。各モジュール内のセル数を固定しセルバランス回路の構成は不変としつつ、システムで要求されるモジュ



(a)



(b)

Fig. 2-3. Proposed modular equalization systems: (a) integrating TI-RVM and PS-SCC, (b) integrating TI-RVM and PS-Dickson-SCC.

ール数に応じて PS コンバータの段数を追加する。これにより、セル電圧バランス回路 (TI-RVM) とモジュール電圧バランス回路 (PS-SCC 及び PS-Dickson-SCC) のいずれの設計変更を要することなくシステムの拡張に柔軟に対応することができる。

2.1 節で述べた通り、TI-RVM と PS コンバータはフィードバック制御を要することなく各々のバランス電流を定電流化できる。即ち、セルならびにモジュールバランスの両方において電流を任意の値以下に制限することで、定格電流値の低減ならびに過大電流の防止を実現できる。

3. 動作解析

本バランスシステムの動作波形を Fig. 3-1 に示す。簡潔化のため、TI-RVM と PS コンバータの動作について個別に解説する。

3.1. TI-RVM

Fig 3-1 に示すように 1 スイッチング周期に共振が 2 周期含まれるよう共振周波数 f_r ならびにスイッチング周波数 f_s を設定することで、TI-RVM は DCM で動作する。DCM で動作させるための条件は次式で表される。

$$f_r > 2f_s \tag{1}$$

f_r は L_r のインダクタンス L_r 、 C_r のキャパシタンス C_r 及び TI の漏洩インダクタンス L_{kg} を用いて次式で与えられる。

$$f_r = \frac{1}{2\pi \sqrt{\frac{L_{kg} + L_r}{(N+1)^2} C_r}} \tag{2}$$

C_r の電流 i_{Cr} により動作モードは Mode 1~6 に分けられる。セル $B_{1,1}$ の電圧が最も低い場合における電流経路を Fig. 3-2 に示す。ただし、Mode 3 と 6 では平滑コンデンサを除

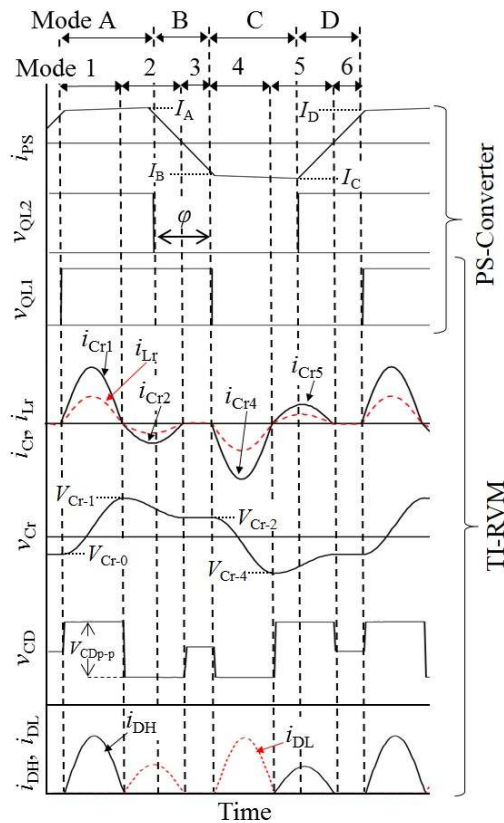


Fig. 3-1. Key operation waveforms.

いて電流は流れないため、図は省略する。

1) *Mode 1* [Fig. 3-2 (a)] : Q_H がターンオンすることで *Mode 1* が始まる。モジュールから Q_H を通じて直列共振タンクへ正弦波電流が流れ、 C_r を介して倍電圧整流回路に i_{Cr} が流れる。TI の作用により L_r の電流 i_{Lr} は i_{Cr} の $1/(N+1)$ 倍になる。 i_{Cr} は C_1 とハイサイドダイオード D_{H1} を通じて平滑コンデンサ C_{out1} へと流れる。 C_{out1} により平滑された電流が B_{1-1} に供給される。 *Mode 1* における C_r の電流 $i_{Cr-1}(t)$ は次式で表される。

$$i_{Cr-1}(t) = \frac{\left(\frac{NV_P + V_M}{N+1} \right) - V_{Cr-0} - (V_{Cm} + V_{Bm})}{Z_0} e^{-\gamma t} \sin \omega_r t \quad (3)$$

ここで V_P は Fig. 3-2 における点 P の電圧、 V_M はモジュールの電圧、 V_{Bm} は最小電圧セルの電圧 (Fig. 3-2 における B_{1-1} の電圧)、 V_{Cm} はカップリングコンデンサ (Fig. 3-2 における C_1) の電圧である。 Z_0 は直列共振タンクの特性インピーダンス、 γ は減衰係数、 ω_r は γ を考慮した共振角周波数であり、次式で与えられる。

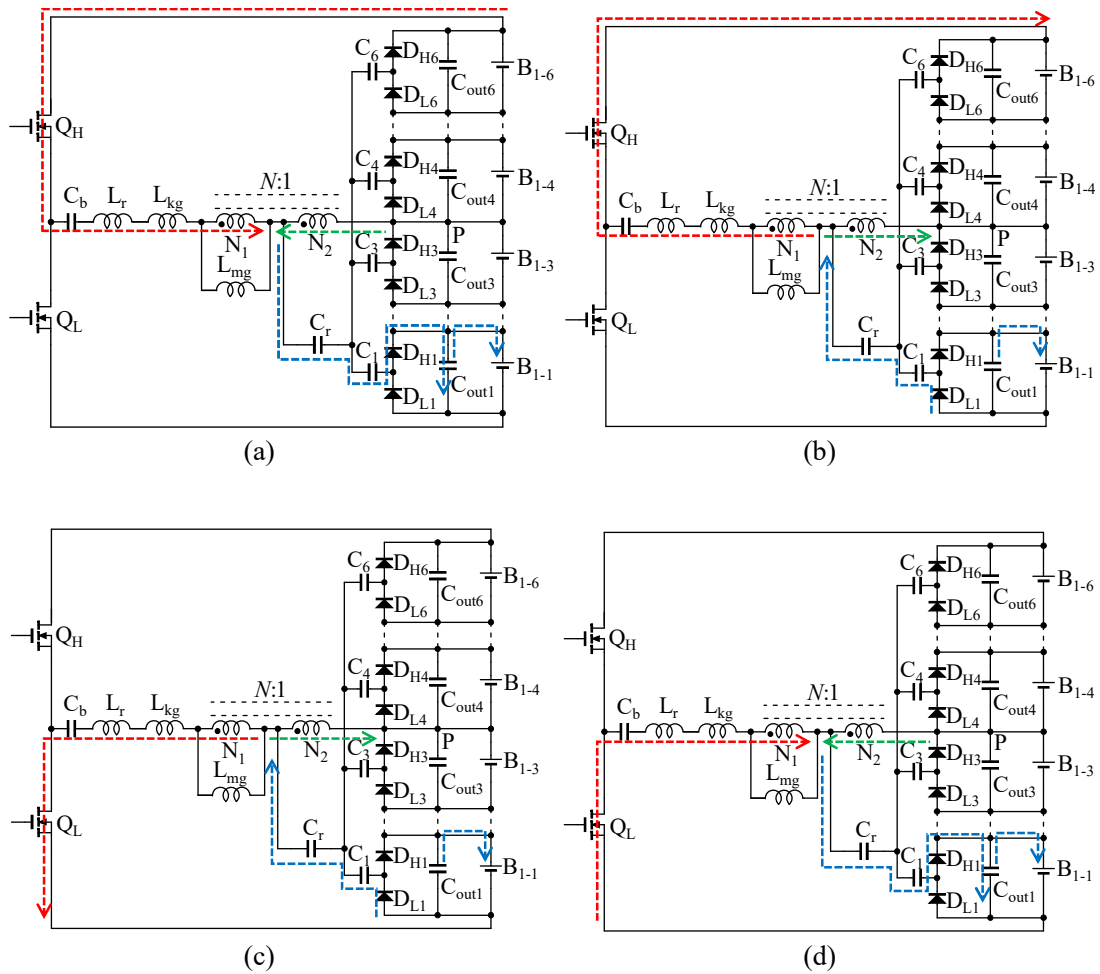


Fig. 3-2. Operation modes of TI-RVM when the voltage of B_{1-1} is the lowest: (a) Mode 1, (b) Mode 2, (c) Mode 4, (d) Mode 5.

$$Z_0 = \sqrt{\frac{L_r + L_{kg}}{C_r (N+1)^2}}, \quad \gamma = \frac{R}{2 \frac{L_r + L_{kg}}{(N+1)^2}}, \quad \omega_r = \sqrt{\frac{1}{\frac{L_r + L_{kg}}{(1+N)^2} C_r} - \gamma^2} \quad (4)$$

ここで R は電流経路に含まれる抵抗成分の和である。 V_{Cr-0} は Mode 1 開始時の C_r の電圧であり、次式で表される。

$$V_{Cr-0} = \left\{ \frac{NV_P}{N+1} - (V_{Cm} + V_{Bm}) \right\} + \left\{ \frac{NV_P}{N+1} - V_{Cr-4} - (V_{Cm} + V_{Bm}) \right\} e^{-\gamma \frac{T_r}{2}} \quad (5)$$

ここで T_r は共振周期である。

2) *Mode 2* [Fig. 3-2 (b)] : i_{Cr} の極性が反転することで Mode 2 に移行する。ローサイドダイオード D_{L1} を通じて i_{Cr} が流れる。その間、 C_{out1} から B_{1-1} に電流が供給される。Mode 2 における C_r の電流 i_{Cr-2} は次式で表される。

$$i_{Cr-2}(t) = \frac{\left(\frac{NV_P + V_M}{N+1} \right) - V_{Cr-1} - V_{Cm}}{Z_0} e^{-\gamma t} \sin \omega_r t \quad (6)$$

ここで V_{Cr-1} は Mode 2 開始時の C_r の電圧であり、次式で表される。

$$V_{Cr-1} = \left\{ \frac{NV_P + V_M}{N+1} - (V_{Cm} + V_{Bm}) \right\} + \left\{ \frac{NV_P + V_M}{N+1} - V_{Cr-0} - (V_{Cm} + V_{Bm}) \right\} e^{-\gamma \frac{T_r}{2}} \quad (7)$$

3) *Mode 3* : i_{Cr} が再び 0 になることで Mode 3 に移行する。 i_{Lr} と i_{Cr} はともに 0 であり、 C_{out1} を除き回路中で電流は流れない。

4) *Mode 4* [Fig. 3-2 (c)] : Q_H がオフし Q_L がオンとなることで Mode 4 となる。Mode 2 と同様に D_{L1} を通じて i_{Cr} が流れる。Mode 4 における C_r の電流 i_{Cr-4} は次式で表される。

$$i_{Cr-4}(t) = \frac{\frac{NV_P}{N+1} - V_{Cr-2} - V_{Cm}}{Z_0} e^{-\gamma t} \sin \omega_r t \quad (8)$$

ここで V_{Cr-2} は Mode 4 開始時の C_r の電圧であり、次式で表される。

$$V_{Cr-2} = \left\{ \frac{NV_P + V_M}{N+1} - V_{Cm} \right\} + \left\{ \frac{NV_P + V_M}{N+1} - V_{Cr-1} - V_{Cm} \right\} e^{-\gamma \frac{T_r}{2}} \quad (9)$$

5) *Mode 5* [Fig. 3-2 (d)] : i_{Cr} が 0 になると Mode 5 に移行する。Mode 1 と同様に i_{Cr} は C_1 と D_{H1} を通じて C_{out1} へと流れる。Mode 5 における C_r の電流 i_{Cr-5} は次式で表される。

$$i_{Cr-5}(t) = \frac{\frac{NV_P}{N+1} - V_{Cr-4} - (V_{Cm} + V_{Bm})}{Z_0} e^{-\gamma t} \sin \omega_r t \quad (10)$$

ここで V_{Cr-4} は Mode 5 開始時の C_r の電圧であり、次式で表される。

$$V_{Cr-4} = \left\{ \frac{NV_P}{N+1} - V_{Cm} \right\} + \left\{ \frac{NV_P}{N+1} - V_{Cr-2} - V_{Cm} \right\} e^{-\gamma \frac{T_r}{2}} \quad (11)$$

6) *Mode 6* : i_{Cr} が再度 0 になることで *Mode 6* に移行する。 *Mode 3* と同様に i_{Lr} と i_{Cr} はともに 0 であり、 C_{out1} を除き回路中で電流は流れない。

Mode 1~3 と *Mode 4~6* の対称性から、 $V_{Cr0} \sim V_{Cr4}$ の関係は次式で表される。

$$\begin{cases} V_{Cr-0} = -V_{Cr-2} \\ V_{Cr-1} = -V_{Cr-4} \end{cases} \quad (12)$$

(5)、(7)、(9)、(11)、(12)式より、 $V_{Cr0} \sim V_{Cr4}$ は次式で表される。

$$\begin{cases} V_{Cr-0} = -V_{Cr-2} = -\frac{V_M + (N+1)V_{Bm} + 2(N+1)V_{Bm}e^{-\frac{\gamma T_r}{2}} + \{(N+1)V_{Bm} - V_M\}e^{-\gamma T_r}}{2(N+1)(1+e^{-\gamma T_r})} \\ V_{Cr-1} = -V_{Cr-4} = \frac{V_M - (N+1)V_{Bm} + 2V_Me^{-\frac{\gamma T_r}{2}} + \{(N+1)V_{Bm} + V_M\}e^{-\gamma T_r}}{2(N+1)(1+e^{-\gamma T_r})} \end{cases} \quad (13)$$

(13)式より、(3)、(6)、(8)、(10)式は次式で表される。

$$\begin{cases} i_{Cr1} = -i_{Cr4} = \frac{V_M + (N+1)V_{Bm}e^{-\frac{\gamma T_r}{2}}}{Z_0(N+1)(1+e^{-\gamma T_r})} e^{-\gamma t} \sin \omega_r t \\ i_{Cr2} = -i_{Cr5} = \frac{(N+1)V_{Bm} - V_Me^{-\frac{\gamma T_r}{2}}}{Z_0(N+1)(1+e^{-\gamma T_r})} e^{-\gamma t} \sin \omega_r t \end{cases} \quad (14)$$

定常状態においてコンデンサの平均電流は 0 となるため、 B_{1-1} に供給されるバランス電流 I_{VM} は D_{H1} もしくは D_{L1} の電流平均値と等しくなる。 I_{VM} は次式で表される。

$$\begin{aligned} I_{VM} &= \frac{1}{T_s} \left(\int_0^{\frac{T_r}{2}} i_{Cr1} dt + \int_0^{\frac{T_r}{2}} i_{Cr5} dt \right) \\ &= \frac{\omega_s \omega_r}{2\pi Z_0 (N+1) (1+e^{-\gamma T_r}) (\omega_r^2 + \gamma^2)} \times \left\{ \left(e^{-\frac{\gamma T_r}{2}} + 1 \right)^2 V_M + (N+1) (e^{-\gamma T_r} - 1) V_{Bm} \right\} \end{aligned} \quad (15)$$

ここで ω_s はスイッチング角周波数である。 R が十分に小さく $\gamma = 0$ と見なすと、(15)式は次式で簡略化できる。

$$I_{VM} \approx \frac{\omega_s}{\pi Z_0 \omega_r (N+1)} V_M \quad (16)$$

(16)式には V_{Bm} が含まれないため、 I_{VM} はセル電圧によらずに定電流化されることが分かる。 *TI-RVM* の平均入力電流 I_{mod} は Q_{H1} の平均電流に相当する。 Q_{H1} に流れる電流 i_{Lr} は i_{Cr} の $1/(N+1)$ 倍であるため、 I_{mod} は次式で表される。

$$\begin{aligned}
I_{\text{mod}} &= \frac{1}{T_s} \left(\int_0^{\frac{T_r}{2}} \frac{i_{Cr1}}{N+1} dt + \int_0^{\frac{T_r}{2}} \frac{i_{Cr2}}{N+1} dt \right) \\
&= \frac{\omega_s \omega_r \left(1 + e^{-\gamma \frac{T_r}{2}} \right)}{2\pi Z_0 (N+1)^2 (1 + e^{-\gamma T_r}) (\omega_r^2 + \gamma^2)} \times \left\{ V_M \left(1 - e^{-\gamma \frac{T_r}{2}} \right) + V_{Bm} (N+1) (1 + e^{-\gamma T_r}) \right\}
\end{aligned} \tag{17}$$

C_1 と D_{L1} に印加される電圧 v_{CD} (Fig. 2-3 参照) は倍電圧整流回路の入力電圧であり、Fig. 3-1 に示す V_{CDp-p} は v_{CD} の peak-to-peak 電圧である。6 セル用モジュールの場合、セル電圧は V_M のおおよそ 1/6 であることを考慮すると、 V_{CDp-p} は次式で表される。

$$V_{CDp-p} = \frac{1}{6} V_M + 2V_D \tag{18}$$

ここで V_D は倍電圧整流回路におけるダイオードの順方向降下電圧である。2 章で記述したように、 N_2 に発生する矩形波電圧により倍電圧整流回路を駆動するが、そのためには V_{CDp-p} 以上の peak-to-peak 値を持つ矩形波電圧を N_2 に印加する必要がある[5]。従って、倍電圧整流回路の動作境界条件は次式で表される。

$$\frac{1}{N+1} V_M > \frac{1}{6} V_M + 2V_D \tag{19}$$

3.2. PS コンバータ

PS-SCC と PS-Dickson-SCC はモジュール数が 2 の場合と同様の回路構成になるため、本節では 2 段構成の PS コンバータについて記述する。モジュール 1 (M_1) の電圧 V_{M1} がモジュール 2 (M_2) の電圧 V_{M2} より低い場合における動作波形ならびに電流経路を Fig. 3-1 と 3-3 にそれぞれ示す。 Q_{L1} – Q_{H1} に対して Q_{L2} – Q_{H2} のスイッチングの位相を進めることで M_2 から M_1 に電力を伝送する。PS コンバータの動作は Mode A~D の 4 つに分けられる。ここで、インダクタ L_{PS} とコンデンサ C_{PS} によって構成される LC 部の電流を i_{ps} とし、Mode A~D の終了時の i_{ps} をそれぞれ I_A ~ I_D とする。

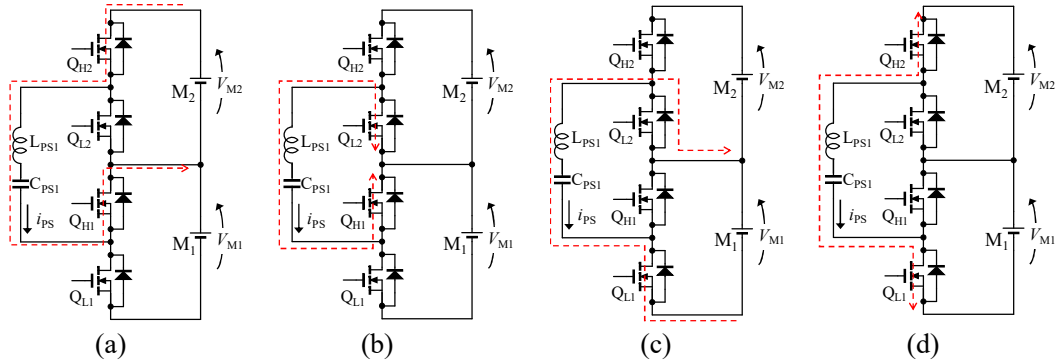


Fig. 3-3. Current flow directions of PS-converter when V_{M1} is lower than V_{M2} : (a) Mode A, (b) Mode B, (c) Mode C, (d) Mode D.

1) *Mode A* [Fig. 3-3 (a)] : Q_{H1} と Q_{H2} が導通することで *Mode A* が始まる。LC 部と M_2 が接続され、 M_2 は電力を放出する。 Q_{H2} をオフすることで *Mode A* は終了する。*Mode B* までのデッドタイム中は Q_{L2} のボディダイオードが導通する。

2) *Mode B* [Fig. 3-3 (b)] : Q_{L2} がターンオンすることで *Mode B* が始まる。 Q_{L2} はボディダイオードが導通した状態でターンオンするため、ZVS を達成する。LC 部が短絡されることで i_{PS} は急激に低下し、 Q_{H1} がターンオフすることで *Mode B* は終了する。 $I_B < 0$ の場合、*Mode C* までのデッドタイム中は Q_{L1} のボディダイオードが導通する。

3) *Mode C* [Fig. 3-3 (c)] : Q_{L1} がターンオンすることで *Mode C* が開始する。*Mode B* 終了後において Q_{L1} のボディダイオードが導通しているため、 Q_{L1} は ZVS にてターンオンする。LC 部と M_1 が接続され、 i_{PS} によって M_1 に電力が供給される。 Q_{L2} をターンオフすることで *Mode C* は終了する。*Mode D* までのデッドタイム中は Q_{H2} のボディダイオードが導通する。

4) *Mode D* [Fig. 3-3 (d)] : Q_{L1} と Q_{H2} が導通することで *Mode D* が始まる。*Mode C* 終了時において Q_{H2} のボディダイオードが導通しているため、 Q_{H2} は ZVS でターンオンする。モジュール電圧 V_{M1} と V_{M2} の和が LC タンクに印加されるため、 i_{PS} は急激に増加する。 Q_{L1} のターンオフにより *Mode D* は終了する。 $I_D > 0$ の場合、*Mode A* までのデッドタイム中は Q_{H1} のボディダイオードが導通するため、*Mode A* において Q_{H1} は ZVS でターンオンされる。

i_{PS} の波形は *Mode A* と *C*、*Mode B* と *D* でそれぞれ対称性があるため、 $I_A \sim I_D$ は次式で表される。

$$\begin{cases} I_A = -I_C = \frac{1}{8f_s L_{PS}} \{V_{M2} + (4\phi' - 1)V_{M1}\} \\ I_B = -I_D = \frac{1}{8f_s L_{PS}} \{(1 - 4\phi')V_{M2} - V_{M1}\} \end{cases} \quad (20)$$

ここで ϕ' は 360° で正規化した位相差 ($\phi/360^\circ$) である。1 周期で M_2 から流れる平均電流 I_{PS_M2} は *Mode A* と *D* で M_2 から放出される電荷量で決定され、 M_1 に供給される平均電流 (即ち、バランス電流) I_{PS_M1} は *Mode B* と *D* で M_1 に供給される電荷量で決定され、それぞれ次式で表される。

$$\begin{cases} I_{PS_M2} = \frac{\phi'(0.5 - \phi')}{2f_s L_{PS}} V_{M1} \\ I_{PS_M1} = \frac{\phi'(0.5 - \phi')}{2f_s L_{PS}} V_{M2} \end{cases} \quad (21)$$

上式が示すように、 ϕ を $\pm 90^\circ$ に近づけることでバランス電流を大きくすることができる。しかし、一般に PS 制御を用いる電力変換器では ϕ の値が 0 から離れるに従い電力伝送に寄与しない循環電流が増加し、ジュール損失が増大する[17]。

3.3. PS 制御

3.3.1. PS-SCC

PS-SCC では隣接したモジュール間の電圧差に基づいて φ を決定する。 φ の急激な変動を防止するためにヒステリシス制御を用いる場合、モジュール電圧が等しい状態においても φ が 0 とならないためモジュールを不必要に充放電することになり、モジュールの劣化ならびに損失の要因となってしまう。

提案バランスシステムにおいて、PS コンバータの φ は次式に基づいて決定する。

$$\varphi = \begin{cases} \varphi_a & (V_a < \Delta V) \\ \frac{\varphi_a}{V_a} \Delta V & (-V_a \leq \Delta V \leq V_a) \\ -\varphi_a & (\Delta V < -V_a) \end{cases} \quad (22)$$

ここで ΔV は隣接するモジュール間の電圧差、 V_a は閾値電圧である。 ΔV の絶対値が V_a よりも大きい場合は φ を φ_a または $-\varphi_a$ に固定し、 ΔV の絶対値が V_a よりも小さい場合は Fig. 3-4 に示すように ΔV に比例した値に調整する。このように φ を調整することで、電圧ばらつきが生じていない際における不要なバランス電流を 0 にすることができる。

3.3.2. PS-Dickson-SCC

2.1 節に記述したように PS-Dickson-SCC は隣接しないモジュール間においても電力伝送を行えるため、制御方法が複数存在する。本論文では例として String-to-Module 制御と Average 制御の 2 通りの方法を説明する。

String-to-Module 制御では、Fig. 3-4 における ΔV を各モジュールの電圧と最小モジュール電圧との差で定義する。このような定義で(22)式に従い各モジュールの φ_a を決定することで直列接続されたモジュール (ストリング) のエネルギーが最小電圧モジュールに優先的に再分配される。

Average 制御では、Fig. 3-4 における ΔV を各モジュールの電圧と平均モジュール電圧との差で定義する。このような定義で(22)式に従い各モジュールの φ_a を決定することで各モジュール電圧は平均モジュール電圧、即ちバランス後のモジュール電圧に近づくように充放電を行う。

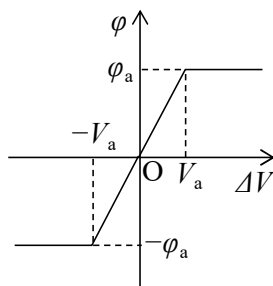


Fig. 3-4. Relationships between PS angle φ and voltage difference ΔV .

4. 直流等価回路

TI-RVM と PS-SCC を統合したモジュラーバランス回路（6 セルモジュール 3 直列）の直流等価回路を Fig. 4-1 に示す。TI-RVM の直流等価回路は先行研究で示されているものと同じである[7]、[8]。各モジュールの直流等価回路は電流源 I_{VM} と I_{mod} 、巻線比 1 : 1 : \dots : 1 の理想多巻線トランス、等価抵抗 R_{eqi} とダイオードより構成される。 R_{eqi} の抵抗値は次式で表される[8]。

$$R_{eqi} = \frac{1}{2C_i f_s} + \frac{2f_r}{f_s} R \quad (23)$$

I_{VM} は(15)式に表したように、倍電圧整流回路に供給される平均電流である。各セルは多巻線トランスにより並列接続されるため、 I_{VM} は最小電圧セルへと自動的に供給される。

一方、 I_{mod} は(17)式で与えられる。

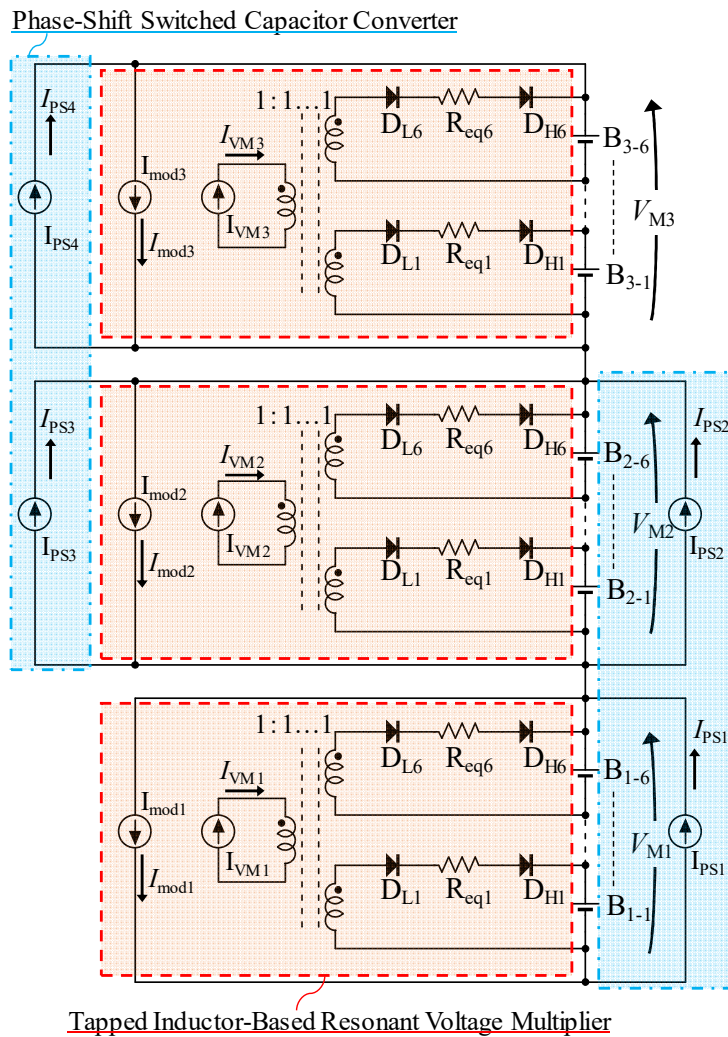


Fig. 4-1. DC equivalent circuit of proposed modular equalization system integrating TI-RVM and PS-SCC.

PS-SCC の等価回路は電流源 $I_{PS1} \sim I_{PS4}$ より構成される。 I_{PS1} と I_{PS2} によって M_1 と M_2 の間で電力伝送が行われ、 I_{PS3} と I_{PS4} によって M_2 とモジュール 3 (M_3) の間で電力伝送が行われる。 $I_{PS1} \sim I_{PS4}$ の電流値は(21)式で与えられ、その極性はモジュール電圧の大小関係により決定される。例えば V_{M1} が V_{M2} より小さい場合、電流 I_{PS1} と I_{PS2} は次式で表される。

$$\begin{cases} I_{PS1} = \frac{\varphi'(0.5 - \varphi')}{2f_s L_{PS}} V_{M2} \\ I_{PS2} = -\frac{\varphi'(0.5 - \varphi')}{2f_s L_{PS}} V_{M1} \end{cases} \quad (24)$$

I_{PS1} と I_{PS2} の符号は、 M_1 が充電され、 M_2 が放電することを表す。

直流等価回路は高周波で動作するスイッチング素子を含まないため、Fig. 2-3(a)に示す回路と比較してシミュレーション時間を大幅に短縮可能となる。従って、素子定数やセル容量のばらつきによるバランス特性への影響を簡易的に調査する際に非常に有用である。5.5 節で直流等価回路を用いたバランスシミュレーション結果と実機を用いた実験結果との比較を行う。

5. 実機検証

5.1. 試作回路

試作した 6 セルモジュール用セルバランス回路の写真を Fig. 5-1(a)、(b)にそれぞれ示す。各セルには定格電圧 2.5 V、容量 400 F の EDLC (DDXE2R5LGN401KB65S、Nippon Chemi-Con) を用いた。PS-SCC 用の試作回路に使用した素子を Table 1 に、PS-Dickson-SCC 用の試作回路に使用した素子を Table 2 にそれぞれ示す。両試作回路の違いは、7.2 節に記述する。

一般に、対象となる蓄電池の 1 時間率 (1C レート) 充放電電流の 1%程度に相当するバランス電流で電圧ばらつきを防止することができる[18]。しかし、このような微小な電流ではバランス実験に多大な時間を要する。本研究では実験時間の短縮のため、TI-

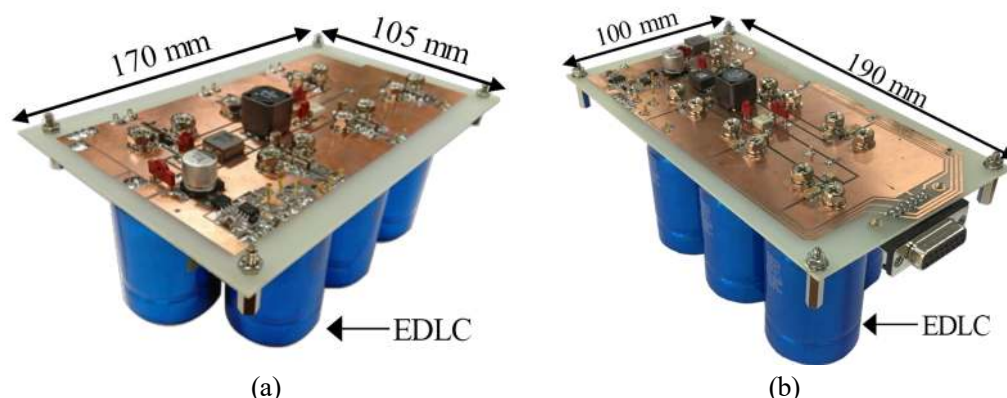


Fig. 5-1. Photographs of EDLC module with (a) TI-RVM and PS-SCC and (b) TI-RVM and PS-Dickson-SCC.

Table 1. Component values used for the prototype of TI-RVM and PS-SCC.

Component	Value
Q_H, Q_L	Dual MOSFET, IRF7341, $R_{on} = 50 \text{ m}\Omega$
Tapped Inductor	MSD1514-273MEB, $N_1:N_2 = 1:1$, $L_{kg} = 1.0 \text{ }\mu\text{H}$, $L_{mg} = 27.2 \text{ }\mu\text{H}$
L_r	$2.5 \text{ }\mu\text{H}$
C_b	Ceramic Capacitor, $10 \text{ }\mu\text{F}$
C_r	Film Capacitor, 470 nF
L_{PS}	$47 \text{ }\mu\text{H}$
C_{PS}	Ceramic Capacitor, $47 \text{ }\mu\text{F}$
C_1-C_6	Ceramic Capacitor, $94 \text{ }\mu\text{F}$
$D_{H1}-D_{H6}, D_{L1}-D_{L6}$	Schottky Barrier Dual Diode, SBS811, $V_D = 0.3 \text{ V}$
$C_{out1}-C_{out6}$	Ceramic Capacitor, $880 \text{ }\mu\text{F}$
Gate Driver	IRS2184S

Table 2. Component values used for the prototype of TI-RVM and PS-Dickson-SCC.

Component	Value
Q_H, Q_L	Dual MOSFET, IRF7341, $R_{on} = 50 \text{ m}\Omega$
Tapped Inductor	MSD1514-273MEB, $N_1:N_2 = 1:1$, $L_{kg} = 1.0 \text{ }\mu\text{H}$, $L_{mg} = 27.2 \text{ }\mu\text{H}$
L_r	$2.1 \text{ }\mu\text{H}$
C_b	Ceramic Capacitor, $9.4 \text{ }\mu\text{F}$
C_r	Film Capacitor, 470 nF
L_{PS}	$4.7 \text{ }\mu\text{H}$
C_{PS}	Ceramic Capacitor, $47 \text{ }\mu\text{F}$
C_1-C_6	Ceramic Capacitor, $47 \text{ }\mu\text{F}$
$D_{H1}-D_{H6}, D_{L1}-D_{L6}$	Schottky Barrier Dual Diode, RB496EA, $V_D = 0.4 \text{ V}$
$C_{out1}-C_{out6}$	Ceramic Capacitor, $660 \text{ }\mu\text{F}$
Gate Driver	IRS2184S

RVM の I_{VM} (式(15)) が電圧ばらつき時において 0.6 A (バランス時におけるセルあたり 0.1 A) となるよう設計した。これは 400 F の EDLC (0.278 Ah に相当) の約 0.36 C レートに相当する電流値である。TI としては最も汎用的に入手可能な $1:1$ の素子を用いた。PS-SCC 用 TI-RVM の f_r は 248 kHz 、PS-Dickson-SCC 用 TI-RVM の f_r は 264 kHz ある。(1)式の動作条件を満たすために $f_s = 100 \text{ kHz}$ で動作させた。

5.2. 単体特性

TI-RVM の単体評価に用いた測定系を Fig. 5-2(a)に示す。セルは接続せずに外部電源 V_{ext} と可変抵抗 R_{out} を接続し、入力電圧 V_{in} は 15 V とした。 R_{out} を X 点に接続することで電圧ばらつき時 (B_{1-1} の電圧が最も低い) の電流経路を、Y 点に接続することでバランス時の電流経路をそれぞれ模擬することができる。

電圧バランス時とばらつき時における TI-RVM の電力変換効率と出力電流特性を Fig.

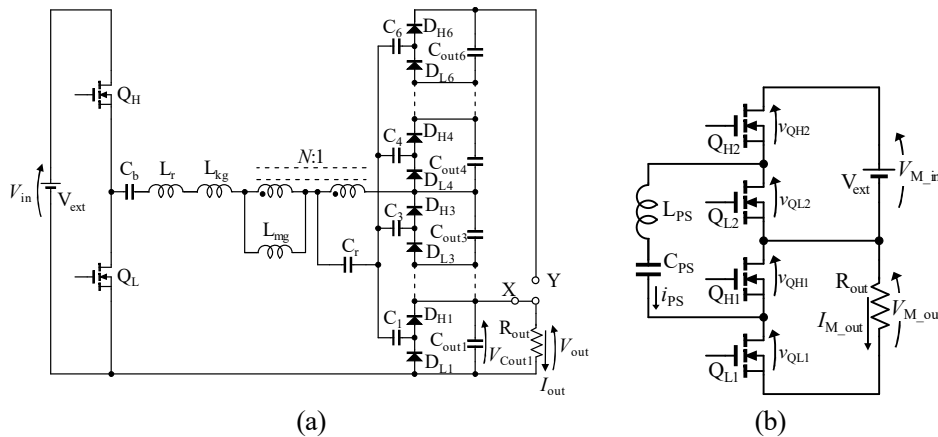


Fig. 5-2. Experimental setup for characteristic measurement: (a) TI-RVM, (b)PS-converter.

5-3(a), (b)にそれぞれ示す。横軸は C_{out1} の電圧であり、実用時におけるセル電圧に相当する。両回路に実装した素子定数は概ね一致しているため、特性に大きな差は見られなかった。出力電流 I_{out} は(15)式の理論値と良い一致を示し、セル電圧のばらつきによらずほぼ一定電流となった。ばらつき時は電流が最小電圧セルに集中することでジュール損が増加し、バランス時と比べて効率はわずかに低くなった。

PS コンバータの単体評価に用いた測定系を Fig. 5-2(b)に示す。モジュールの代わりに V_{ext} と可変抵抗 R_{out} を接続し、入力電圧 $V_{M,in}$ は 15 V とした。

$V_{M,out}$ が 15 V における PS-SCC と PS-Dickson-SCC の出力電流特性を Fig. 5-4(a), (b)にそれぞれ示す。横軸 ϕ は R_{out} に対する V_{ext} の位相の進みを表す。 ϕ が $-90^\circ \sim 0^\circ$ の範囲では V_{ext} と R_{out} を入れ替えて測定した。PS-Dickson-SCC に実装した L_{PS} は PS-SCC に実装したものよりもインダクタンスが小さいため、PS-Dickson-SCC における出力電流 $I_{M,out}$ は PS-

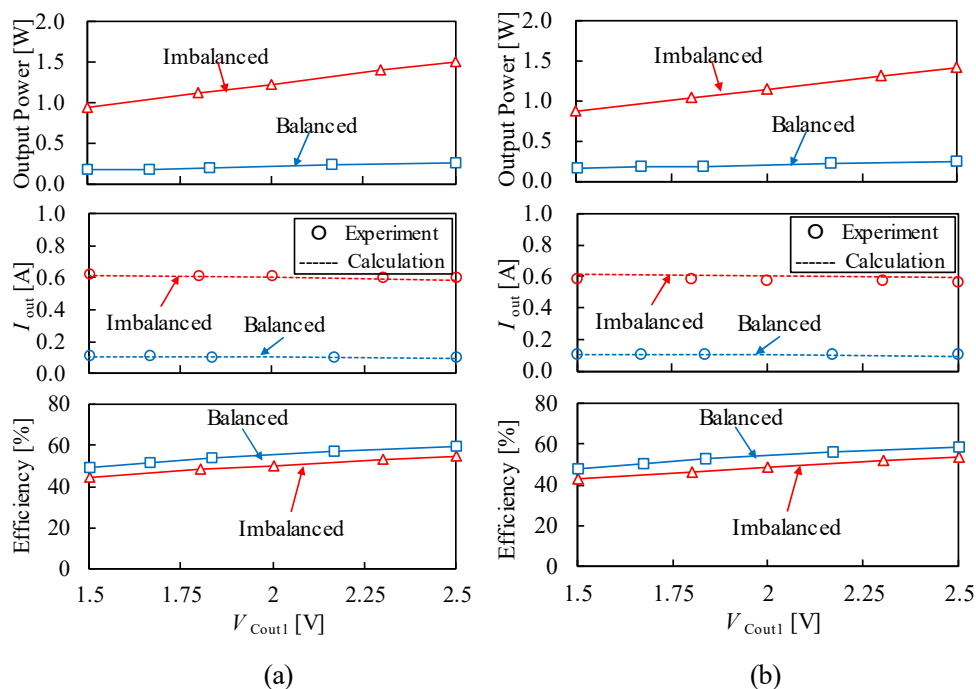


Fig. 5-3. Measured characteristics of TI-RVM: (a) for PS-SCC, (b) for PS-Dickson-SCC.

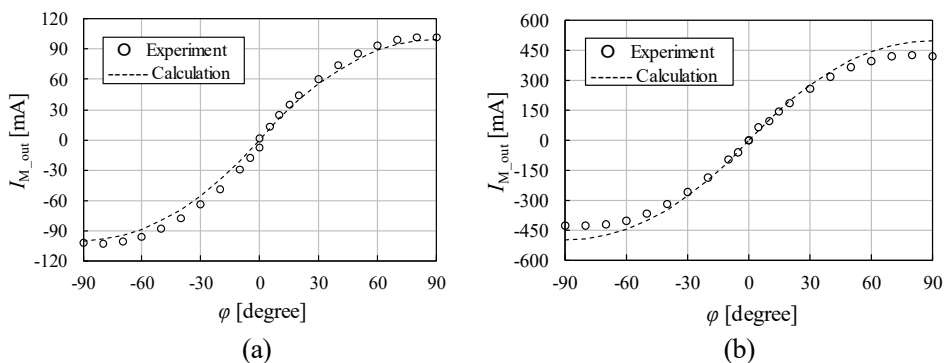


Fig. 5-4. Measured output currents: (a) PS-SCC, (b) PS-Dickson-SCC.

SCC よりも大きくなった。PS-SCC の I_{M_out} は(15)式に表す理論値と良い一致を示したが、PS-Dickson-SCC においては φ が $50^\circ \sim 90^\circ$ ($-50^\circ \sim -90^\circ$) の範囲では理論値とのずれが生じた。これは循環電流の増加に伴うジュール損の増加が原因であると考えられる。PS-SCC においては、循環電流が比較的小さく大きなジュール損が発生しなかったため、理論値と良い一致を示したと考えられる。

PS-SCC と PS-Dickson-SCC の電力変換効率と出力電流特性を Fig. 5-5(a), (b)にそれぞれ

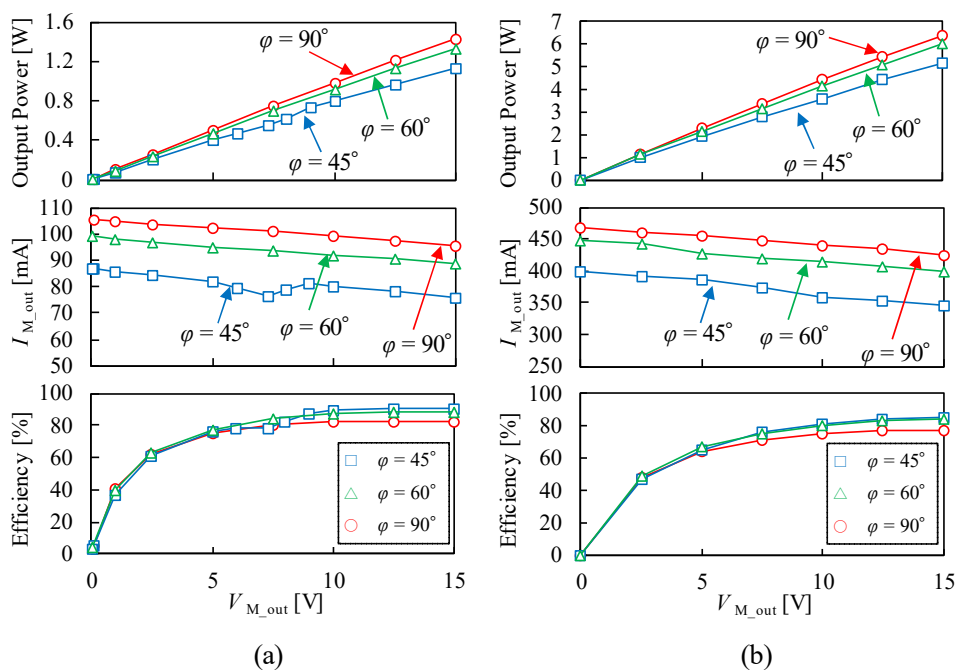


Fig. 5-5. Measured characteristics: (a) PS-SCC, (b) PS-Dickson-SCC.

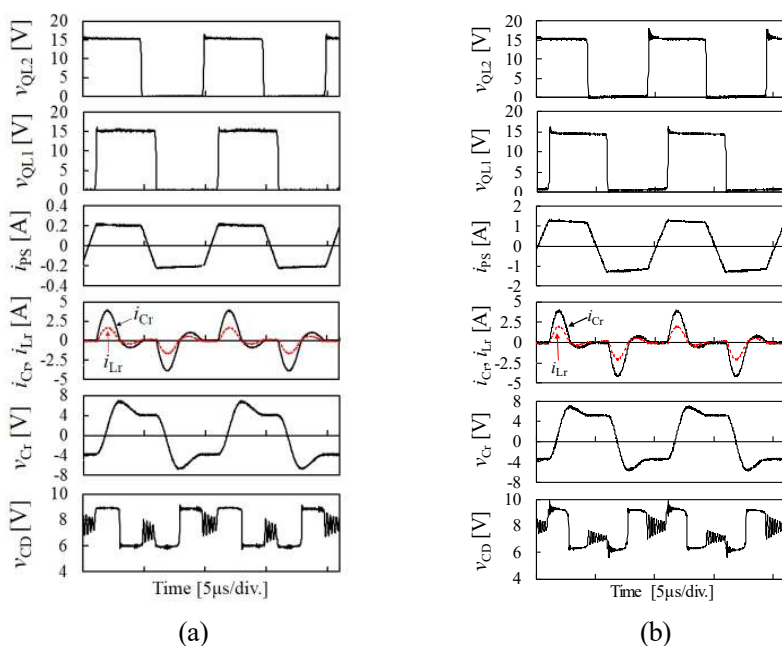


Fig. 5-6. Measured key waveforms: (a) TI-RVM and PS-SCC, (b) TI-RVM and PS-Dickson-SCC.

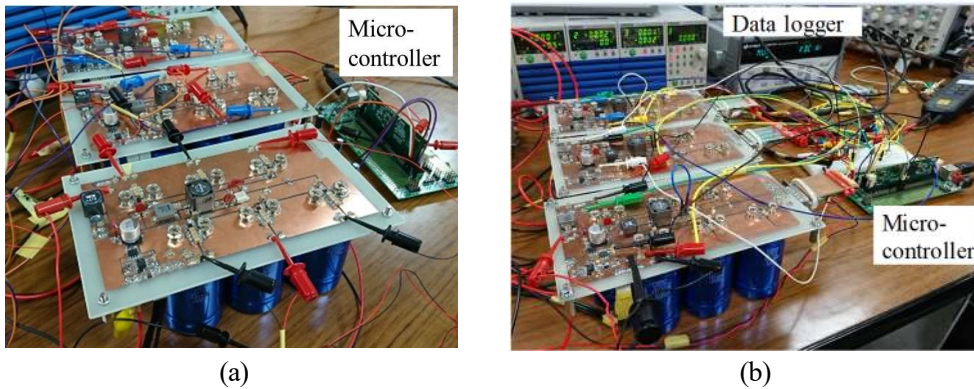


Fig. 5-7. Experimental setup for equalization test for three modules: (a) TI-RVM and PS-SCC, (b) TI-RVM and PS-Dickson-SCC.

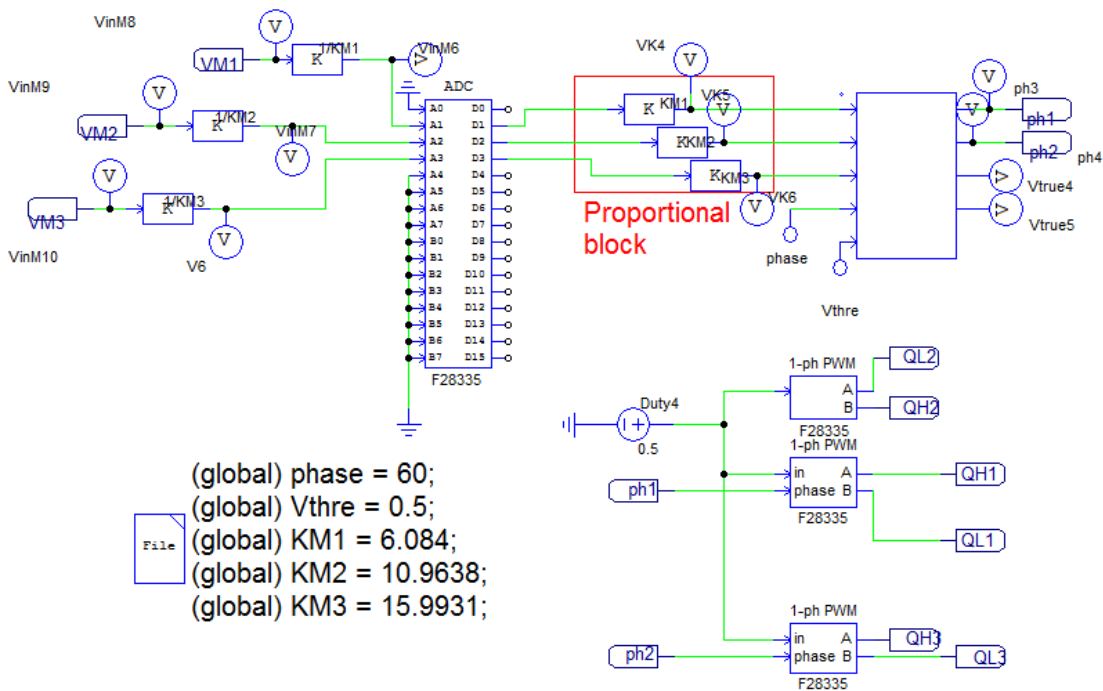


Fig. 5-8. Screenshot of PSIM for code generation for PS-SCC.

示す。横軸 V_{M_out} は実用時におけるモジュール電圧に相当する。両回路とも I_{M_out} は V_{M_out} の増加に伴い若干低下する傾向を示したが、おおよそ一定電流となった。 ϕ が 90° に近づくほど電流は大きくなったが、効率は若干低下した。これは循環電流の増加に伴うジュール損の増加が原因であると考えられる。

5.3. 動作波形

Fig. 5-2(b)における V_{M_in} と V_{M_out} をそれぞれ 15 V にし、TI-RVM を動作させながら測定した動作波形を Fig. 5-6(a), (b) にそれぞれ示す。 $N=1$ であるため、 i_{Lr} は i_{Cr} の半分の値となった。Mode 3 と 6 における v_{CD} は Fig. 3-1 に示す理論波形と異なり一定の値にならなかった。これは、倍電圧整流回路を構成するダイオードの寄生容量と L_{kg} ならびに L_r の共振

が原因である。しかし、Mode 3 と 6 における i_{Cr} は 0 であるため、TI-RVM は 3.1 節で述べた理論解析と同様の動作を達成している。

5.4. バランス実験

5.4.1. TI-RVM and PS-SCC

Fig. 5-7(a)に示すように 3 台の 6 セルモジュールを用いて、計 18 個の EDLC に対するバランス実験を行った。マイコン (TMS230F28335、Texas Instruments) を用いてゲート駆動信号を生成し、Fig. 5-5(a)の結果よりモジュールのバランス電流が 430 mA (約 0.29 C に相当) 前後となるよう $\varphi_a=45^\circ$ 、 $V_a=0.5$ V として実験を行った。マイコンを使用するためのコード生成時の PSIM 画面を Fig. 5-8 に示す。同図内に示す C ブロックは以下のように記述した。

```
double VM1 = x1;//M1 の電位
double VM2 = x2;//M2 の電位
double VM3 = x3;//M3 の電位
double dltV1_2 = VM1 - (VM2 - VM1);//M2 の電圧を計算
double dltV2_3 = (VM3 - VM2) - (VM2 - VM1);//M3 の電圧を計算
double pha = x4; //pha
double phb = -1*x4; //pha と phb は符号違いに (-pha)
double ph1,ph2;
double Va = x5;
double Vb = -1*x5;//Va と Vb も符号違いに (-Vb)

if(dltV1_2 >= Va)
{
    ph1 = pha;//電圧がある値以上では  $\varphi$  (ph1) を固定
}
else if(dltV1_2 <= Vb)
{
    ph1 = phb;//電圧がある値以下でも  $\varphi$  (ph2) を固定
}
else
{
    ph1 = pha + (phb - pha) * (dltV1_2 - Va) / (Vb - Va);
}
```

```

    }//電圧が Vb~Va の範囲内になったら 0 を通る 1 次関数により φ を決定

if(dltV2_3 >= Va)
    {
    ph2 = pha;//電圧がある値以上では φ (ph1) を固定
    }
else if(dltV2_3 <= Vb)
    {
    ph2 = phb;//電圧がある値以下でも φ (ph2) を固定
    }
else
    {
    ph2 = pha + (phb - pha) * (dltV2_3 - Va) / (Vb - Va);
    }//電圧が Vb~Va の範囲内になったら 0 を通る 1 次関数により φ を決定

//出力
y1 = ph1 + 180;//負の位相差を出せない (?) 関係で 180 度を基準にする
y2 = ph2 + 180;
y3 = VM2 - VM1;
y4 = VM3 - VM2;

```

バランスの傾向が明瞭となるよう、各セルと各モジュールの初期電圧をそれぞれ 0~2.5 V と 4.0~11 V の範囲で意図的に大きくばらつかせた状態からバランス回路を動作させ、セル電圧とモジュール電圧を取得した。

バランス実験の結果を Fig. 5-9 に示す。バランス電流の定電流化によりモジュール電圧は直線的に変化し、最終的には 7.2 V でバランスされた。各モジュール内では TI-RVM によって最小電圧セルに電流が優先的に再分配されることによりセル電圧のばらつきは徐々に解消され、全てのモジュールにおいてセル電圧はおよそ 1.2 V に収束した。各モジュール内のセル電圧は異なる推移を示したが、これはセル電圧のバランスと同時にモジュール電圧のバランスも並行して行われているためである。例えば、M₁ ではモジュール全体の電圧 V_{M1} が時間経過とともに上昇したため、TI-RVM によるセルバランスが行われつつ全セルの電圧が上昇した。全セル電圧の標準偏差は最終的に約 3 mV と十分低い値まで低下したことから提案バランスシステムの有効性が示された。

5.4.2. TI-RVM and PS-Dickson-SCC

Fig. 5-7(b)に示すように 3 台の 6 セルモジュールを用いて、計 18 個の EDLC に対する

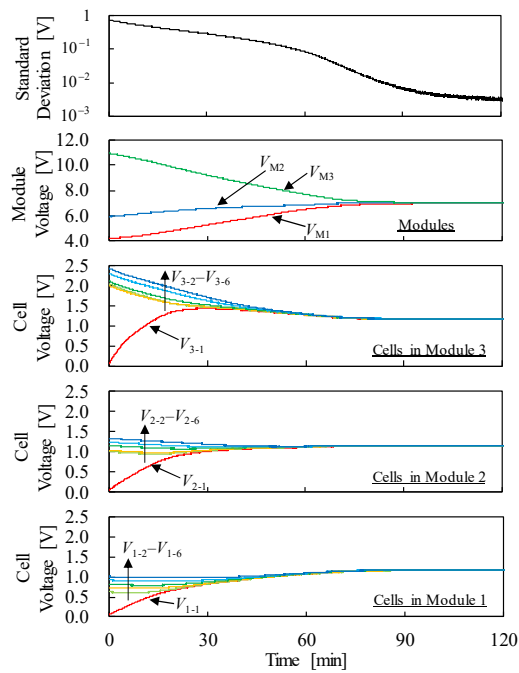


Fig. 5-9. Experimental equalization profiles and standard deviation of TI-RVM and PS-SCC.

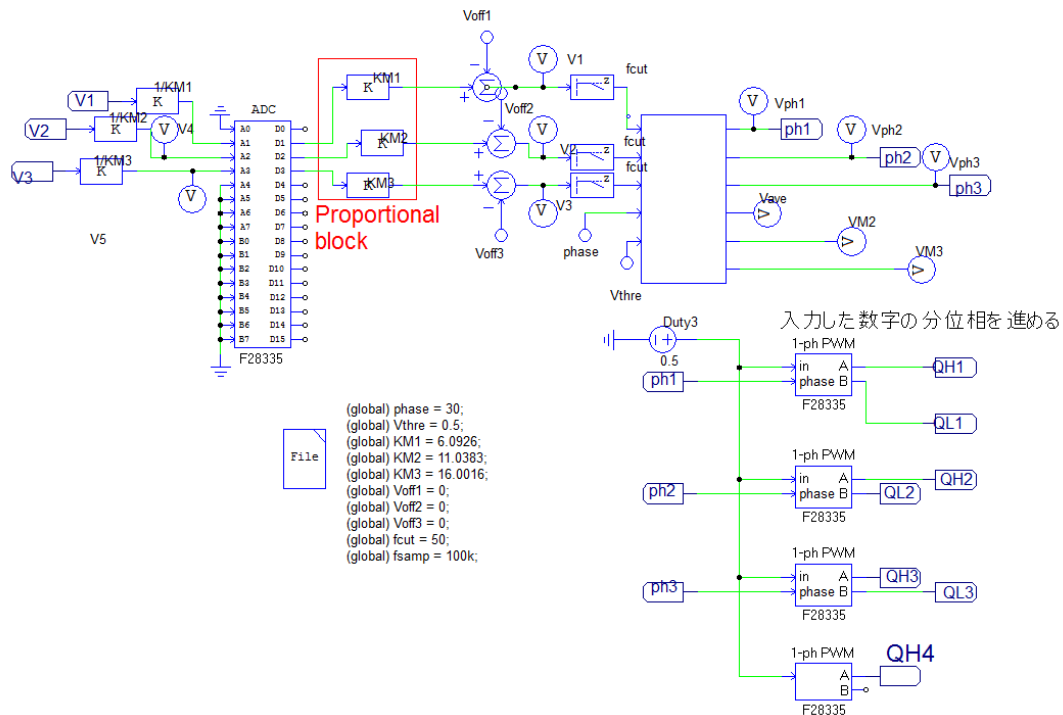


Fig. 5-10. Screen shot of PSIM for code generation for PS-Dickson-SCC.

バランス実験を行った。ゲート駆動に用いたマイコンは 5.4.1 項に記述したものと同じである。コード生成時の PSIM 画面を Fig. 5-10 に示す。同図内に示す C ブロックのプログラムは String-to-Module 制御と Average 制御で異なる。String-to-Module 制御用のプログラムを以下に記述する。

```

double VM1 = x1;           //モジュール 1 の電圧
double VM2 = x2;           //モジュール 2 の電圧
double VM3 = x3;           //モジュール 3 の電圧
double dltV1_2;           //モジュール 1 と 2 の電圧差
double dltV2_3;           //モジュール 2 と 3 の電圧差
double pha = 60;          //位相シフト量
double ph1,ph2;//モジュール 1-2 間,モジュール 2-3 間の位相差 φ、360°で割ると正規化
double Va = 0.5;          //位相シフト制御時の閾値電圧
double VMin1_2, VMout1_2; //モジュール 1-2 間の入出力電圧
double VMin2_3, VMout2_3; //モジュール 2-3 間の入出力電圧
double fs = 100*pow(10,3); //スイッチング周波数
double LPS = 47*pow(10,-6); //PS-SCC のインダクタ
double IPS1H,IPS1L,IPS2H,IPS2L;
//-----モジュール 1-2 間の話-----
if(VM1<=VM2)           //モジュール 2 の電圧の方が大きいとき
{
    VMin1_2 = VM2;           //入力 はモジュール 2
    VMout1_2 = VM1;         //出力 はモジュール 1
    dltV1_2 = VM2 - VM1;     //モジュール 2 の電圧-モジュール 1 の電圧
    if(dltV1_2 >= Va)       //モジュール 1 と 2 の電圧差が閾値より大きい
とき
        {pha = pha;}
    else                   //モジュール 1 と 2 の電圧差が 0~Va のとき
        {pha = pha + pha * (dltV1_2 - Va) / Va;}
    IPS1H = -pha/360*(0.5-pha/360)*VMout1_2/(2*fs*LPS); //入力電流 (負なのでモジュ
ール 2 が放電する)
    IPS1L = pha/360*(0.5-pha/360)*VMin1_2/(2*fs*LPS); //出力電流 (正なのでモジュ
ール 1 が充電される)
}
else if(VM1>=VM2)       //M1 の方が大きいとき
{
    VMin1_2 = VM1;           //入力 はモジュール 1
    VMout1_2 = VM2;         //出力 はモジュール 2
}

```

```

dltV1_2 = VM1 - VM2;           //モジュール 1 の電圧-モジュール 2 の電圧
if (dltV1_2 >= Va)
    {ph1 = pha;}
else
    {ph1 = pha + pha * (dltV1_2 - Va) / Va;}
IPS1H = ph1/360*(0.5-ph1/360)*VMin1_2/(2*fs*LPS);    //出力電流 (正なのでモジュール 2 が充電される)
IPS1L = -ph1/360*(0.5-ph1/360)*VMout1_2/(2*fs*LPS); //入力電流 (負なのでモジュール 1 が放電する)
    }
//-----モジュール 2-3 間の話-----
if (VM2<=VM3)                 //モジュール 3 の電圧の方が大きいとき
    {
    VMin2_3 = VM3;            //入力モジュール 3
    VMout2_3 = VM2;          //出力モジュール 2
    dltV2_3 = VM3 - VM2;     //モジュール 3 の電圧-モジュール 2 の電圧
    if (dltV2_3 >= Va)      //モジュール 2 と 3 の電圧差が閾値より大きいとき
        {ph2 = pha;}
    else                    //モジュール 2 と 3 の電圧差が 0~Va のとき
        {ph2 = pha + pha * (dltV2_3 - Va) / Va;}
    IPS2H = -ph2/360*(0.5-ph2/360)*VMout2_3/(2*fs*LPS); //入力電流 (負なのでモジュール 3 が放電する)
    IPS2L = ph2/360*(0.5-ph2/360)*VMin2_3/(2*fs*LPS);    //出力電流 (正なのでモジュール 2 が充電される)
    }
else if (VM2>=VM3)          //モジュール 2 の電圧の方が大きいとき
    {
    VMin2_3 = VM2;            //入力モジュール 2
    VMout2_3 = VM3;          //出力モジュール 3
    dltV2_3 = VM2-VM3;       //モジュール 2 の電圧-モジュール 3 の電圧
    if (dltV2_3 >= Va)
        {ph2 = pha;}
    else

```

```

    {ph2 = pha + pha * (dltV2_3 - Va) / Va;}
    IPS2H = ph2/360*(0.5-ph2/360)*VMin2_3/(2*fs*LPS);    //出力電流（正なのでモジュール 3 が充電される）
    IPS2L = -ph2/360*(0.5-ph2/360)*VMout2_3/(2*fs*LPS); //入力電流（負なのでモジュール 2 が放電する）
}
y1 = IPS1H;
y2 = IPS1L;
y3 = IPS2H;
y4 = IPS2L;

```

Average 制御用のプログラムを以下に記述する。

```

double V1 = x1;    //M1 の電位
double V2 = x2;    //M2 の電位
double V3 = x3;    //M3 の電位
double VM1 = V1;   //M1 の電圧=M1 の電位
double VM2 = V2 - V1; //M2 の電圧
double VM3 = V3 - V2; //M3 の電圧
double Vave = V3 / 3; //平均モジュール電圧
double pha = x4;    //位相差
double phb = -1*x4;
double Va = x5;     //閾値電圧
double Vb = -1*x5;
double dltV1 = VM1 - Vave; //平均モジュール電圧との差
double dltV2 = VM2 - Vave;
double dltV3 = VM3 - Vave;
double ph1,ph2,ph3;
if (dltV1 >= Va)
{
    ph1 = pha;
}
else if (dltV1 <= Vb)
{
    ph1 = phb;
}

```

```

    }
else
    {
    ph1 = pha + (pha - phb)*(dltV1 - Va) / (Va - Vb);    //原点を通る関数で決定
    }
if (dltV2 >= Va)
    {
    ph2 = pha;
    }
else if (dltV2 <= Vb)
    {
    ph2 = phb;
    }
else
    {
    ph2 = pha + (pha - phb)*(dltV2 - Va) / (Va - Vb);
    }
if (dltV3 >= Va)
    {
    ph3 = pha;
    }
else if (dltV3 <= Vb)
    {
    ph3 = phb;
    }
else
    {
    ph3 = pha + (pha - phb)*(dltV3 - Va) / (Va - Vb);
    }
//出力
y1 = ph1 + 90;        //90度を基準にする
y2 = ph2 + 90;
y3 = ph3 + 90;

```

5.4.1 項と同様に、各セルと各モジュールの初期電圧をそれぞれ 0~2.5 V と 4.0~11 V の範囲で意図的に大きくばらつかせた状態からバランス回路を動作させ、セル電圧とモジュール電圧を取得した。

String-to-Module 制御を用いたバランス実験の結果を Fig. 5-11(a)に示す。本制御では最小電圧モジュールに優先的に電力が供給されるため、実験開始時は最も電圧の低い V_{M1} が上昇し、 V_{M2} と V_{M3} が低下した。 V_{M1} と V_{M2} が一致してからは M2 にも電力が供給され、電圧が上昇した。その間バランス電流の定電流化によりモジュール電圧は直線的に変化した。各モジュール内では TI-RVM によって最小電圧セルに電流が優先的に再分配されることによりセル電圧のばらつきは徐々に解消される。最大電圧モジュールである M3 は M1 と M2 に電力を伝送しつつモジュール内のセルバランスも行うため、モジュールバランスが完了するまで V_{3-1} の変化が小さくなった。

Average 制御を用いたバランス実験の結果を Fig. 5-11(b)に示す。本制御では各モジュール電圧がバランス終了時の電圧 (平均モジュール電圧) になるように制御する。ストリング電圧を 21V としたため、バランス終了時の電圧である 7 V より低い V_{M1} と V_{M2} が上昇し、7 V より高い V_{M3} が低下した。String-to-Module 制御と同様の理由で、モジュールバランスが完了するまで V_{3-1} の変化が小さくなった。

いずれの制御方法においてもセル電圧は 1.2 V、モジュール電圧は 7 V に収束し、全セル電圧の標準偏差は最終的に約 3 mV と十分低い値まで低下したことから、提案バランスシステムの有効性が示された。

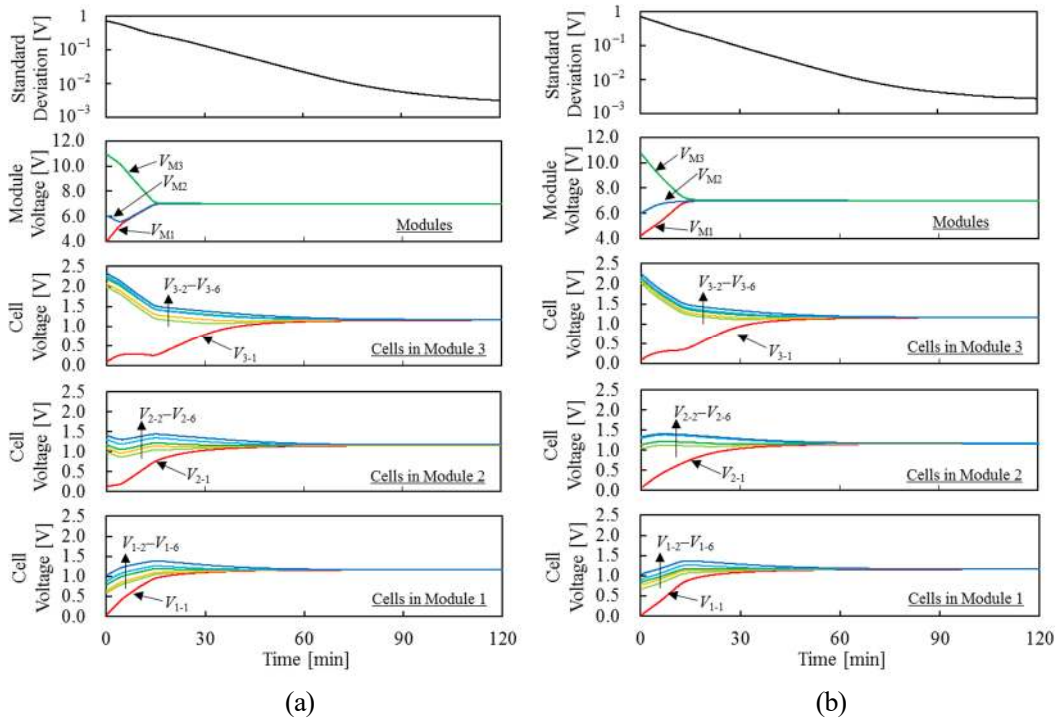


Fig. 5-11. Experimental equalization profiles and standard deviation of TI-RVM and PS-Dickson-SCC: (a) string-to-module control, (b) average control.

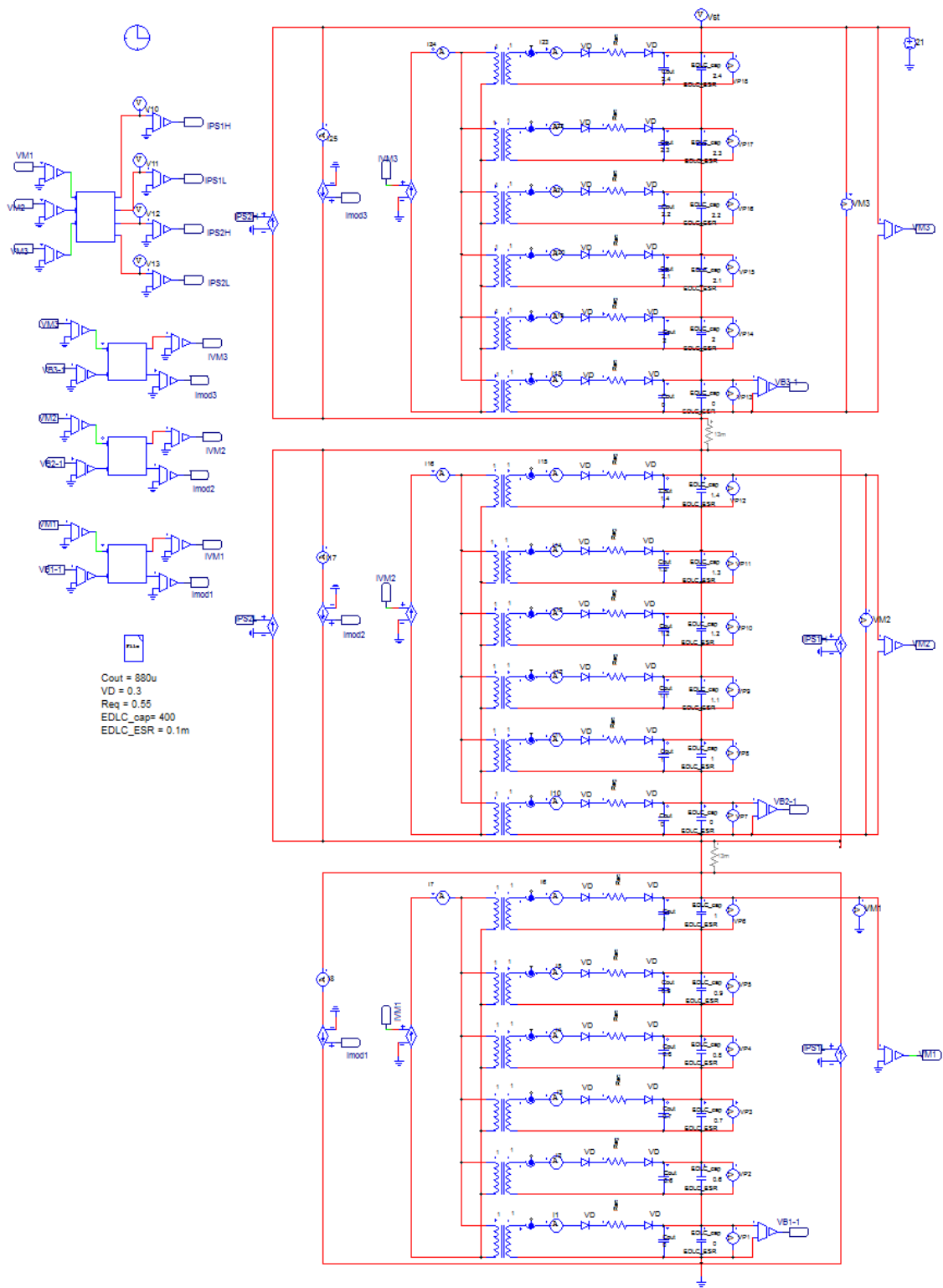


Fig. 5-12. DC equivalent circuit configuration for simulation of voltage equalization using modular equalization system intertating TI-RVM and PS-SCC.

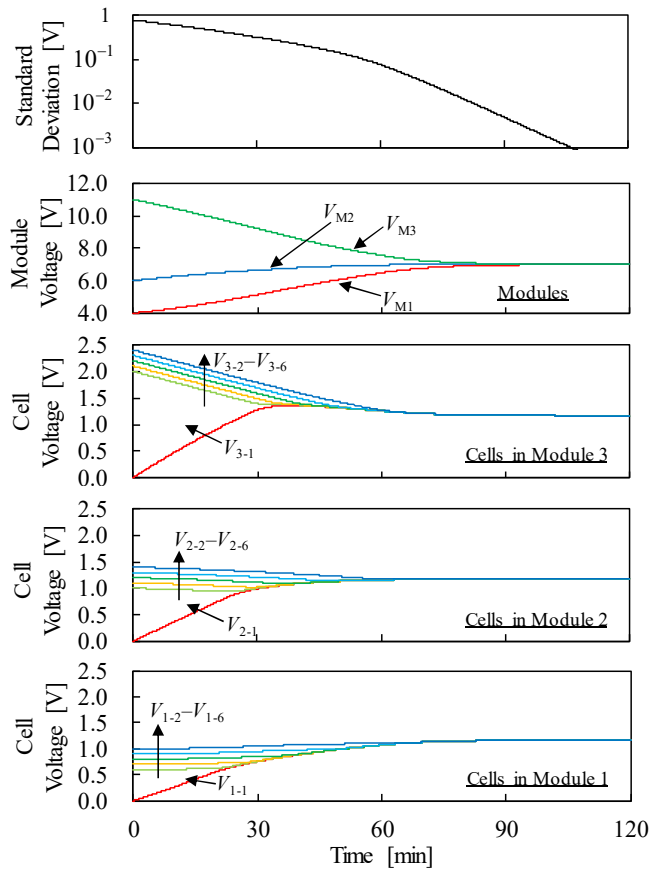


Fig. 5-13. Simulated equalization profiles and standard deviation of TI-RVM and PS-SCC.

5.5. バランスシミュレーション

Fig. 4-1 に示した TI-RVM と PS-SCC を統合したモジュラーバランス回路の直流等価回路を用いてバランスシミュレーションを行った。セルとして $10\text{ m}\Omega$ の ESR をもつ静電容量 400 F のコンデンサを使用し、(23)式より R_{eq} は $550\text{ m}\Omega$ とした。等価回路中の電流源は (15)、(17)、(21)式に従うようプログラムした。シミュレーションに用いた PSIM の回路図を Fig. 5-12 に示す。同図内に示す C ブロックは以下のように記述した。

```

double VM1 = x1;    //モジュール 1 の電圧
double VM2 = x2;    //モジュール 2 の電圧
double VM3 = x3;    //モジュール 3 の電圧
double dltV1_2;    //モジュール 1 と 2 の電圧差
double dltV2_3;    //モジュール 2 と 3 の電圧差
double pha = 45;    //位相シフト量
double ph1,ph2;    //モジュール 1-2 間,モジュール 2-3 間の位相差  $\phi$ 、 $360^\circ$ で割ると正規化
double Va = 0.5;    //位相シフト制御時の閾値電圧

```

```

double VMin1_2, VMout1_2;    //モジュール 1-2 間の入出力電圧
double VMin2_3, VMout2_3;    //モジュール 2-3 間の入出力電圧
double fs = 100*pow(10,3);    //スイッチング周波数
double LPS = 47*pow(10,-6);    //PS-SCC のインダクタ
double IPS1H,IPS1L,IPS2H,IPS2L;

//-----モジュール 1-2 間の話-----
if(VM1<=VM2)                //モジュール 2 の電圧の方が大きいとき
{
    VMin1_2 = VM2;            //入力はモジュール 2
    VMout1_2 = VM1;          //出力はモジュール 1
    dltV1_2 = VM2 - VM1;      //モジュール 2 の電圧-モジュール 1 の電圧
    if (dltV1_2 >= Va)        //モジュール 1 と 2 の電圧差が閾値より大きいとき
        {ph1 = pha;}
    else                       //モジュール 1 と 2 の電圧差が 0~Va のとき
        {ph1 = pha + pha * (dltV1_2 - Va) / Va;}
    IPS1H = -ph1/360*(0.5-ph1/360)*VMout1_2/(2*fs*LPS); //入力電流 (負なのでモジュール 2 が放電する)
    IPS1L = ph1/360*(0.5-ph1/360)*VMin1_2/(2*fs*LPS); //出力電流 (正なのでモジュール 1 が充電される)
}
else if(VM1>=VM2)           //M1 の方が大きいとき
{
    VMin1_2 = VM1;            //入力はモジュール 1
    VMout1_2 = VM2;          //出力はモジュール 2
    dltV1_2 = VM1 - VM2;      //モジュール 1 の電圧-モジュール 2 の電圧
    if (dltV1_2 >= Va)        //モジュール 1 と 2 の電圧差が閾値より大きいとき
        {ph1 = pha;}
    else                       //モジュール 1 と 2 の電圧差が 0~Va のとき
        {ph1 = pha + pha * (dltV1_2 - Va) / Va;}
    IPS1H = ph1/360*(0.5-ph1/360)*VMin1_2/(2*fs*LPS); //出力電流 (正なのでモジュール 2 が充電される)
    IPS1L = -ph1/360*(0.5-ph1/360)*VMout1_2/(2*fs*LPS); //入力電流 (負なのでモジュール 1 が放電する)
}

```

```

ール 1 が放電する)
    }

//-----モジュール 2-3 間の話-----
if (VM2<=VM3)                //モジュール 3 の電圧の方が大きいとき
    {
    VMin2_3 = VM3;            //入力 はモジュール 3
    VMout2_3 = VM2;          //出力 はモジュール 2
    dltV2_3 = VM3 - VM2;     //モジュール 3 の電圧-モジュール 2 の電圧
    if (dltV2_3 >= Va)       //モジュール 2 と 3 の電圧差が閾値より大きいとき
        {ph2 = pha;}
    else                      //モジュール 2 と 3 の電圧差が 0~Va のとき
        {ph2 = pha + pha * (dltV2_3 - Va) / Va;}
    IPS2H = -ph2/360*(0.5-ph2/360)*VMout2_3/(2*fs*LPS); //入力電流 (負なのでモジ
ール 3 が放電する)
    IPS2L = ph2/360*(0.5-ph2/360)*VMin2_3/(2*fs*LPS); //出力電流 (正なのでモジ
ール 2 が充電される)
    }
else if (VM2>=VM3)          //モジュール 2 の電圧の方が大きいとき
    {
    VMin2_3 = VM2;            //入力 はモジュール 2
    VMout2_3 = VM3;          //出力 はモジュール 3
    dltV2_3 = VM2-VM3;       //モジュール 2 の電圧-モジュール 3 の電圧
    if (dltV2_3 >= Va)       //モジュール 2 と 3 の電圧差が閾値より大きいとき
        {ph2 = pha;}
    else                      //モジュール 2 と 3 の電圧差が 0~Va のとき
        {ph2 = pha + pha * (dltV2_3 - Va) / Va;}
    IPS2H = ph2/360*(0.5-ph2/360)*VMin2_3/(2*fs*LPS); //出力電流 (正なのでモジ
ール 3 が充電される)
    IPS2L = -ph2/360*(0.5-ph2/360)*VMout2_3/(2*fs*LPS); //入力電流 (負なのでモジ
ール 2 が放電する)
    }

```

```
//-----出力-----  
y1 = IPS1H;  
y2 = IPS1L;  
y3 = IPS2H;  
y4 = IPS2L;
```

バランスシミュレーションの結果を Fig. 5-13 に示す。セル電圧の標準偏差は 1 mV 以下まで低下したが、これはシミュレーション解析では測定誤差が生じないためである。全体的に Fig. 5-9 に示した実験結果と良い一致を示したことから、直流等価回路の妥当性が示された。

6. まとめ

本研究では、TI-RVM と PS コンバータを統合したモジュラーバランスシステムを提案した。2種のバランス回路はスイッチを共有しつつ統合できるため、提案システムは部品点数の削減による回路構成の簡素化を達成できる。また、蓄電システムで要求されるモジュールの数に応じて PS コンバータを追加することで、バランス回路の設計変更を要することなくシステムを柔軟に拡張することが可能である。更に、TI-RVM と PS コンバータはともに無制御でバランス電流を定電流化できるため、従来方式と比較して素子の電流定格の低減ならびに過大電流の防止を実現できる。

両バランス回路に対して詳細解析を行い、バランス電流の理論式を導出した。更に、これら理論式に基づき TI-RVM と PS-SCC を統合した提案バランスシステムの直流等価回路を導出した。

3 台の 6 セルモジュールを用い、計 18 個の EDLC に対するバランス実験を行った。各セルと各モジュールの電圧は時間経過とともに徐々に解消され、最終的に全てのセル電圧が均一となったことから提案バランスシステムの有効性が示された。また、直流等価回路によるバランスシミュレーション結果と実験結果はよい一致を示したことから、解析ならびに直流等価回路の妥当性が示された。

7. 補足

7.1. 交流等価回路

3.1 節にて TI-RVM の共振電流を数式化した。Fig. 2-1 に示す回路から数式を導出することが困難であったため、Fig. 7-1 に示す交流等価回路を用いて導出した。 R_{out} が C_{out1} と並列に接続されているため、3.1 節で仮定したように $B_{1,1}$ の電圧が最も低い場合の電流経路を模擬することができる。

交流等価回路は交流電源 V_{AC} により駆動する。2.1 節に記述したように、TI-RVM はスイッチングノードで生成される矩形波電圧を TI により分圧し、 N_2 に発生する矩形波電圧により倍電圧整流回路を駆動する。そのため、交流等価回路は等価的に V_M の $1/(N+1)$ 倍の peak-to-peak を持つ交流電圧により駆動すると考えることができる。尚、交流電源 V_{AC} の最大電圧は Mode 1~3 の間に N_2 に印加される平均電圧であり、最小電圧は Mode 4~6 の間に N_2 に印加される平均電圧である。

共振タンクを構成する C_r は Fig. 2-1 と同様であるが、等価インダクタ L_{eq} のインダクタンス L_{eq} は次式で表される。

$$L_{eq} = \frac{L_{kg} + L_r}{(N+1)^2} \quad (25)$$

(25)式を用いて求められる f_r と Z_0 、 γ 、 ω_r はそれぞれ(2)、(4)式と一致する。

7.2. 回路基板

本研究で用いた試作回路は、回路基板作成ソフト EAGLE を用いて設計した。EAGLE

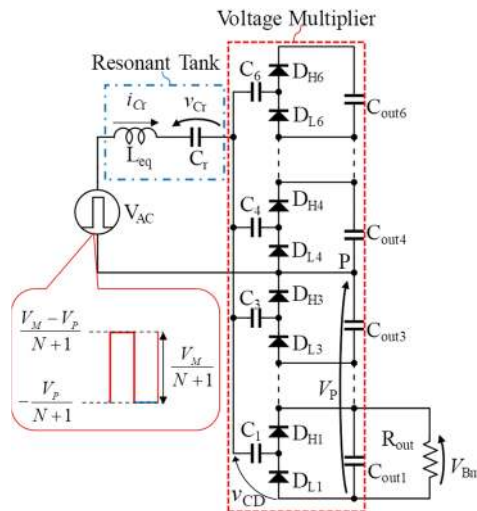
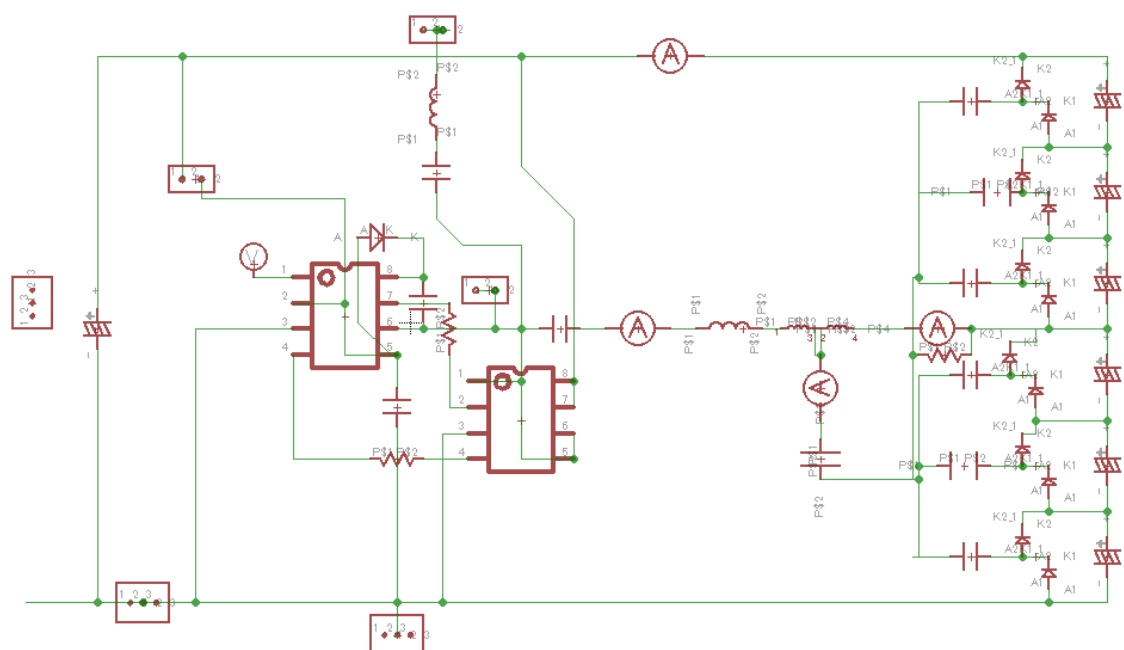
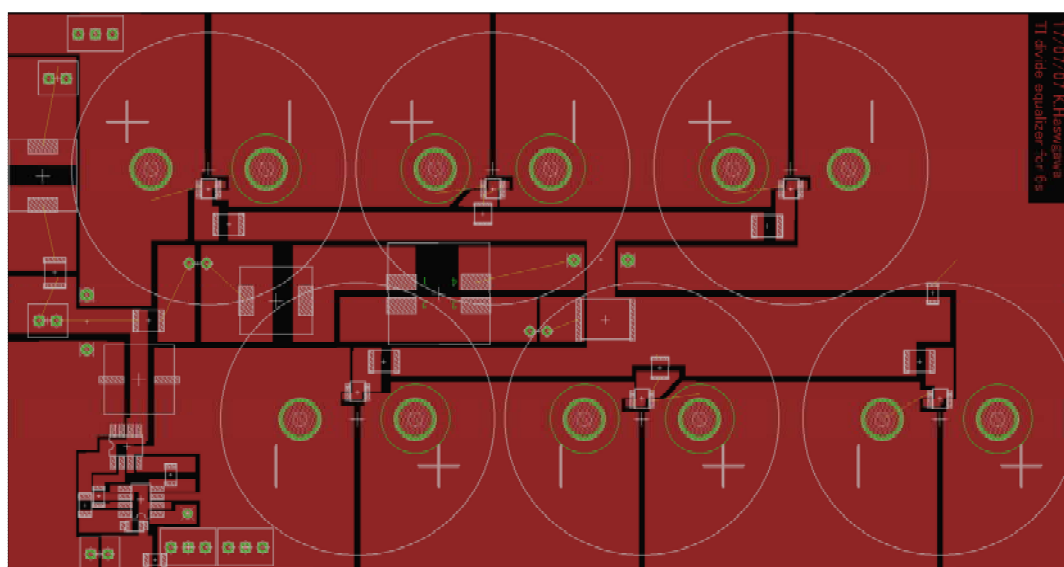


Fig. 7-1. AC equivalent circuit of TI-RVM.

では、Schematic と呼ばれるウインドウで回路図を作成し、その後 Board ウインドウで部品を配置して実機を製作する。Fig. 5-1(a)に示した PS-SCC を統合した TI-RVM (以降、1号機) の試作に用いた Schematic と Board を Fig. 7-2(a), (b)に示す。また、PS-Dickson-SCC を統合した TI-RVM (以降、2号機) の試作に用いた Schematic と Board を Fig. 7-3(a), (b)に示す。Fig. 7-3(a), (b)ではセル電圧計測用に 15 ピンの D-sub コネクタを実装した。オスの D-sub コネクタを実装した場合、ピン同士が意図せず導通し (ピンが曲がる、ピンにジャンパ線やドライバーが当たる、等) セルがショートする恐れがある。従って基板にはメ



(a)



(b)

Fig. 7-2. Screenshot of (a) schematic and (b) board for TI-RVM integrating PS-SCC.

スの D-sub コネクタを実装し、データロガーの配線をオスの D-sub コネクタに接続した。理論上データロガーで計測したセル電圧を加算することでモジュール電圧を求めることができるが、計測した各セル電圧にはデータロガーのオフセット電圧が加算され真値との差が大きくなる恐れがある。従ってモジュール電圧は IC クリップなどを用いて別途計測することが望ましい。

7.3. 実験系

モジュールを直列接続する場合、 M_1 は接地しているものの M_2 以降のモジュールのゲートドライバはフローティング状態となる。マイコンで生成する制御信号はグラウンド基準であるため、フローティング状態のモジュールに信号を入力する場合、各モジュールに

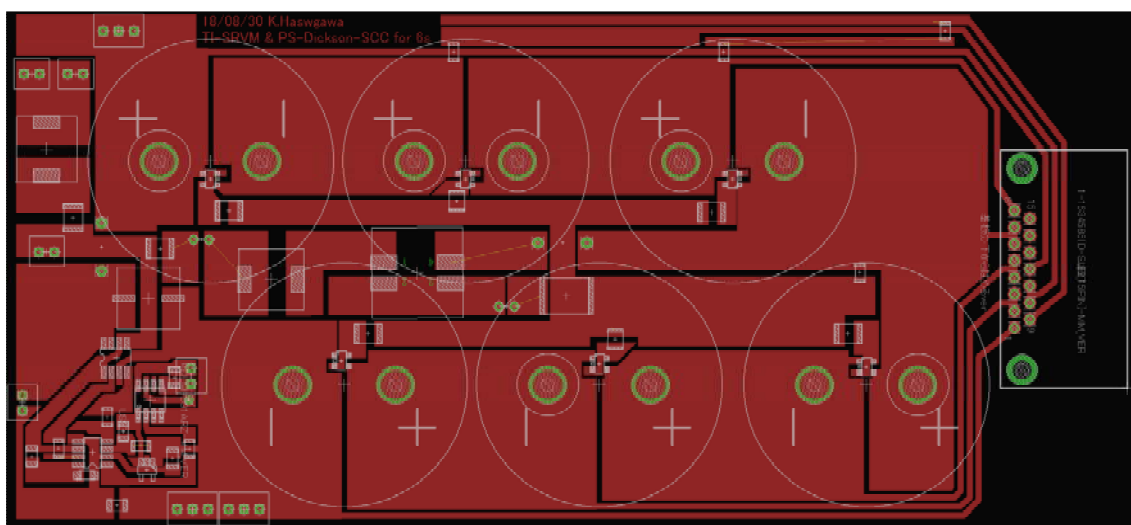
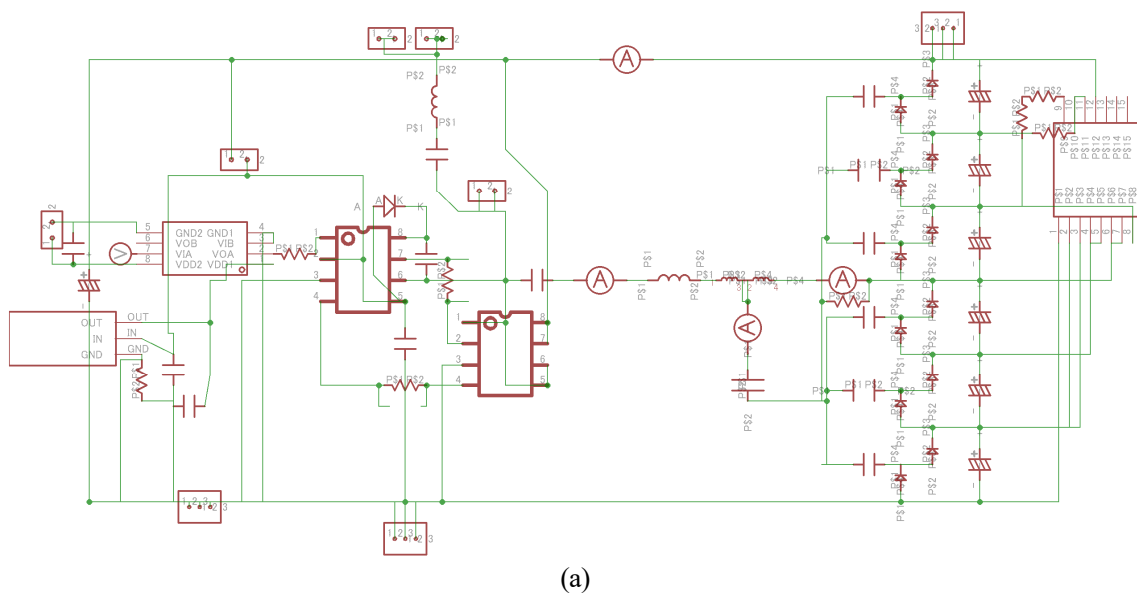


Fig. 7-3. Screenshot of (a) schematic and (b) board for TI-RVM integrating PS-Dickson-SCC.

おけるローサイドスイッチのソース電位を基準とする信号に変換する必要がある。この問題を 1 号機においては、ダイオードとカップリングコンデンサからなるフローティングドライバ用の信号入力回路を Fig. 7-4(a)のように作成し、Fig. 7-4(b)に示すように接続することで解決した。また 2 号機においては、基板上にデジタルアイソレータ (ADuM1201) を実装し、これを通じてゲートドライバに信号を入力することで解決した。

5.4 節のプログラムに記述したように、バランス実験では各モジュールの電位をもとに各モジュール電圧を計算し、 ϕ を決定した。マイコンに入力可能な定格電圧は 3 V であるため、Fig. 7-5(a)に示す分圧回路を用いて各モジュールの電位を分圧して入力した。同図に示す IC クリップは各モジュールの正極に接続するためのものである。分圧回路に用いた抵抗値は Fig. 7-5(b)の回路構成に示す通りであり、 V_2 及び V_3 はそれぞれモジュール 2 と 3 の電位である。分圧前の電位は Fig. 5-8 及び Fig. 5-10 に示した「Proportional block」を利用して求めた。

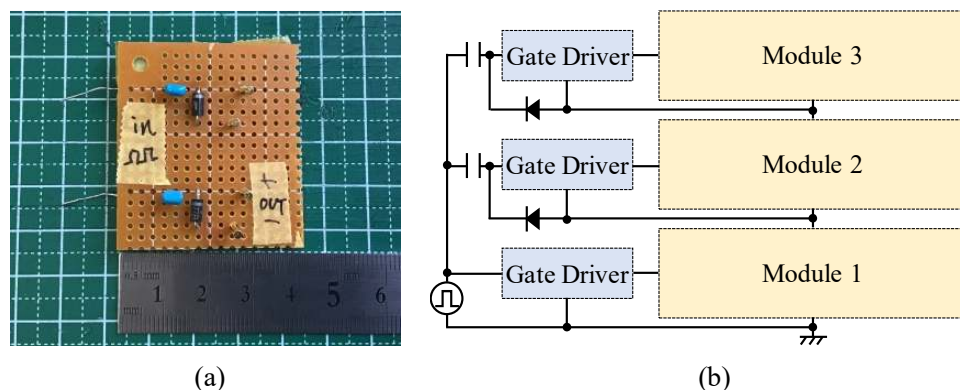


Fig. 7-4. Driving circuit for floating gate driver: (a) photograph of circuit, (b) circuit configuration.

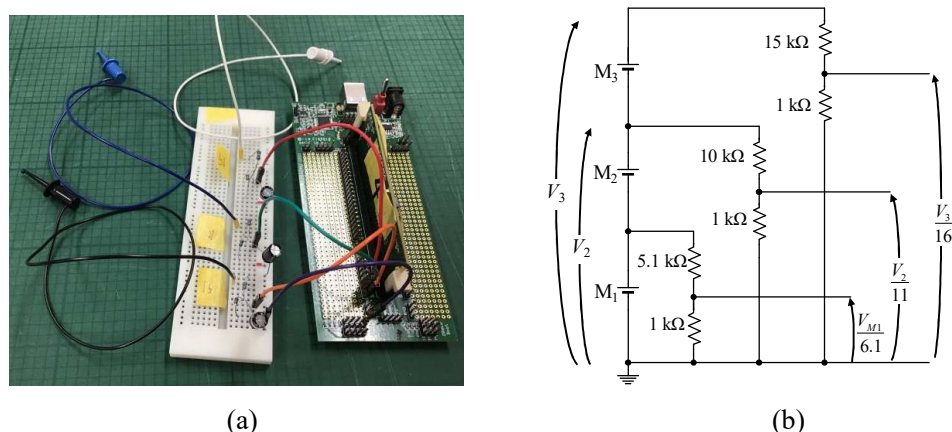


Fig. 7-5. Voltage dividing circuit: (a) photograph of circuit and micro-controller, (b) circuit configuration.

参考文献

- [1] J. G. Lozano, E. R. Cadaval, M. I. M. Montero, and M. A. G. Martinez, “Battery equalization active methods,” *J. Power Sources*, vol. 246, pp. 934–949, Jan. 2014.
- [2] M. Uno and K. Tanaka, “Accelerated charge-discharge cycling test and cycle life prediction model for supercapacitors in alternative battery applications,” *IEEE Trans. Ind. Electron.*, vol. 59, no. 12, pp. 4704–4712, Dec. 2012.
- [3] M. Uno and A. Kukita, “Modular equalization architecture using inter-module and switchless intra-module equalizer for energy storage system,” in Proc. *EPE’15 ECCE-Europe*, pp. 1–9, Sep. 2015.
- [4] M. Uno, K. Yashiro, and K. Hasegawa, “Modularized equalization architecture with voltage multiplier-based cell equalizer and switchless switched capacitor converter-based module equalizer for series-connected electric double-layer capacitors,” *IEEE Trans. Power Electron.*, to be published.
- [5] M. Uno and K. Tanaka, “Double-switch single-transformer cell voltage equalizer using a half-bridge inverter and voltage multiplier for series-connected supercapacitors,” *IEEE Trans. Veh. Technol.*, vol. 61, no. 9, pp. 3920–3930, Nov. 2012.
- [6] M. Uno and A. Kukita, “Double-switch equalizer using parallel- or series-parallel-resonant inverter and voltage multiplier for series-connected supercapacitors,” *IEEE Trans. Power Electron.*, vol. 29, no. 2, pp. 812–828, Feb. 2014.
- [7] M. Uno and A. Kukita, “Two-switch voltage equalizer using a series-resonant voltage multiplier operating in frequency-multiplied discontinuous conduction mode for series-connected supercapacitors,” *IEICE Trans. Commun.*, vol. E98, no. 5, pp. 842–853, May 2015.
- [8] M. Uno and A. Kukita, “Bidirectional PWM converter integrating cell voltage equalizer using series-resonant voltage multiplier for series-connected energy storage cells,” *IEEE Trans. Power Electron.*, vol. 30, no. 6, pp. 3077–3090, May 2015.
- [9] M. Uno and A. Kukita, “PWM converter integrating switched capacitor converter and series-resonant voltage multiplier as equalizers for photovoltaic modules and series-connected energy storage cells for exploration rovers,” *IEEE Trans. Power Electron.*, vol. 32, no. 11, pp. 8500–8513, Nov. 2017.
- [10] A. Baughman and M. Ferdowsi, “Double-tiered switched-capacitor battery charge equalization technique,” *IEEE Trans. Ind. Appl.*, vol. 55, no. 6, pp. 2277–2285, Jun. 2008.
- [11] M. Uno and K. Tanaka, “Influence of high-frequency charge-discharge cycling induced by cell voltage equalizers on the life performance of lithium-ion cells,” *IEEE Trans. Veh. Technol.*, vol. 60, no. 4, pp. 1505–1515, May 2011.

- [12] M. Y. Kim, C. H. Kim, J. H. Kim, and G. W. Moon, "A chain structure of switched capacitor for improved cell balancing speed of lithium-ion batteries," *IEEE Trans. Ind. Electron.*, vol. 61, no. 9, pp. 3989–3999, Aug. 2014.
- [13] K. Sano and H. Fujita, "Performance of a high-efficiency switched-capacitor-based resonant converter with phase-shift control," *IEEE Trans. Power Electron.*, vol. 26, no. 2, pp. 344–354, Feb. 2011.
- [14] Y. Shang, B. Xia, F. Lu, C. Zhang, N. Cui, and C. C. Mi, "A switched-coupling-capacitor equalizer for series-connected battery strings," *IEEE Trans. Power Electron.*, vol. 32, no. 10, pp. 7694–7706, Oct. 2017.
- [15] S. Xiong, S. C. Wong, S. C. Tan, and C. K. Tse, "Optimal design of complex switched-capacitor converters via energy-flow-path analysis," *IEEE Trans. Power Electron.*, vol. 32, no. 2, pp. 1170–1185, Feb. 2017.
- [16] M. Uno and A. Kukita, "PWM switched capacitor converter with switched-capacitor-inductor cell for adjustable high step-down voltage conversion," *IEEE Trans. Power Electron.*, vol. 34, no. 1, pp. 425–437, Jan. 2019.
- [17] H. Bai and C. Mi, "Eliminate reactive power and increase system efficiency of isolated bidirectional dual-active-bridge DC–DC converters using novel dual-phase-shift control," *IEEE Trans. Power Electron.*, vol. 23, no. 6, pp. 2905–2914, Nov. 2008.
- [18] L. Zhou, Y. Zheng, M. Ouyang, and L. Lu, "A study on parameter variation effects on battery packs for electric vehicles," *J. Power Sources*, vol. 364, no. 1, pp. 242–252, Oct. 2017.

謝辞

本論文は筆者が茨城大学大学院理工学研究科電気電子工学専攻パワーエレクトロニクス研究室で行った研究をまとめたものである。本研究を遂行するにあたり、熱心なご指導をいただいた指導教員の鶴野将年准教授に深く感謝いたします。また多くの助言、助力を下された研究室の皆様にも厚くお礼を申し上げたく、謝辞にかえさせていただきます。