

卒業学位論文

一石式フォワード/フライバック
共振形倍電圧整流回路を用いた
部分影補償器

平成 28 年度

茨城大学 工学部

電気電子工学科

13T3086H 中根 亨

指導教員 鵜野 将年

要旨

太陽電池ストリング上に発生する部分影は、抽出可能電力の低下や複数の最大電力点の発生といった、太陽光発電システムの運用上好ましくない問題を引き起こす。これらの問題を防ぐために種々の部分影補償器（電圧均等化回路）が提案されている。しかし、多くの従来方式の部分影補償器では複数個のスイッチが必要となる。一般的にスイッチ毎に多数の周辺部品が必要となるため、従来方式は回路構成が複雑化するという問題を有する。

本研究では、この問題を解決するために使用スイッチ数が 1 つのみで回路構成の簡素化が可能な一石式フォワード/フライバック共振形倍電圧整流回路を用いた部分影補償器を提案する。提案回路はフォワード/フライバック共振形インバータと倍電圧整流回路の組み合わせで構成される。種々の解析と実機検証の結果、部分影が発生した太陽電池ストリングに対して提案する部分影補償器の有効性を確認した。

Single-Switch PV Equalizer Based on Forward–Flyback Resonant Inverter and Voltage Multiplier

Abstract

Partial shading on photovoltaic (PV) strings is known to trigger severe issues, such as reduction in extractable power and occurrence of multiple power point maxima. Various kinds of PV equalizers have been proposed for preventing above issues. Most of the conventional PV equalizers, however, require numerous switches. In general, a switch requires several peripheral elements, and therefore, the circuit complexity of the conventional PV equalizers tends to increase.

In this research, the PV equalizer with a single switch is proposed in order to simplify the circuit configuration. The proposed PV Equalizer is composed of a forward-flyback resonant inverter (FFRI) and voltage multiplier (VM). The simulation and experimental results demonstrated that the proposed PV equalizer could be effective for the PV string under partial shading.

目次

第1章 研究背景	1
第2章 太陽電池の基礎知識.....	2
2.1 太陽電池 (PV: Photovoltaic)	2
2.2 部分影による悪影響及び部分影補償の原理.....	3
第3章 提案する回路及び制御手法.....	6
3.1 一石式フォワード/フライバック共振形倍電圧整流回路の動作解析.....	6
3.2 部分影補償器における問題とその対策.....	10
3.2.1 問題とその対策のための制御についての概要.....	10
3.2.2 ΔV 制御の原理.....	11
第4章 シミュレーション及び実験結果.....	13
4.1 提案回路のシミュレーション結果.....	13
4.2 実験結果	15
4.2.1 動作波形	16
4.2.2 試作回路の電力変換効率.....	17
4.2.3 部分影補償実験.....	18
第5章 まとめ	21

第1章 研究背景

従来の化石燃料由来のエネルギーに代わり、様々な再生可能エネルギーの需要が急激に高まっている。中でも太陽電池パネルはメガソーラーのような大規模発電システム用途のみならず、一般家庭用途としても設置数が増加している。しかし、太陽光発電システムで使用する太陽電池パネルは、太陽の光エネルギーを吸収して電気エネルギーに変換するという性質上、発電量が天候や環境による影響を強く受けてしまう。特筆すべき問題として、晴天時に太陽電池パネルの一部に発生する部分影による抽出可能電力の低下が挙げられる。部分影の発生要因として電線や電柱、街路樹などによって生じる影がある。部分影によって抽出電力が低下する際には、パネル面積に対して発生する影の面積の割合以上に抽出電力が低下することが報告されている。

この部分影による悪影響を防ぐために部分影補償器と呼ばれる電力変換回路が提案されている。部分影補償器は部分影が生じた際に各太陽電池の電気的特性を擬似的に均一化し、抽出電力の低下を防ぐ。しかし、現在までに提案されている多くの部分影補償器では複数個のスイッチが必要となる。一般的にスイッチ毎に多数の周辺部品を必要とするため、スイッチ数の増加は回路構成の複雑化を招く。そこで本研究では、1つのスイッチのみで構成され、回路の簡素化を達成可能な部分影補償器を提案する。提案する部分影補償器に対して詳細解析及び実機検証によりその有用性を確認する。

第2章 太陽電池の基礎知識

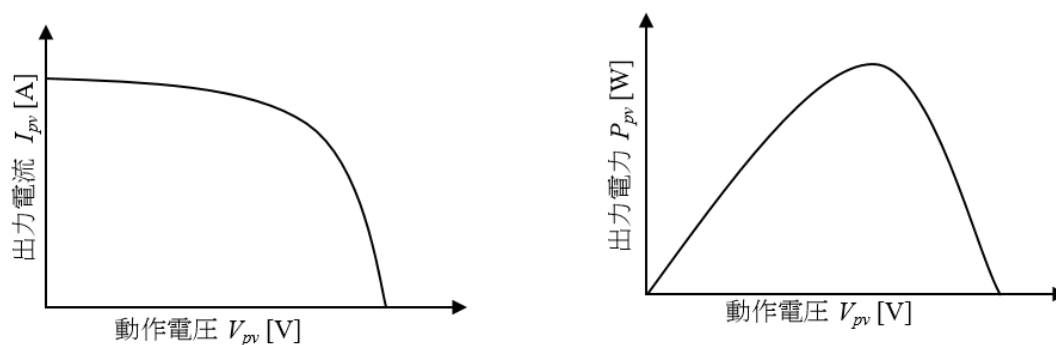
2.1 太陽電池 (PV: Photovoltaic)

太陽光発電システムでは、太陽電池の最小単位であるセルを複数個直列に接続することにより、サブストリングが構成される。このサブストリングが複数個直列に接続されて1つのPVモジュールを構成し、これがPVパネルである。太陽光発電システムにおいては、このPVパネルを直列に接続することによって形成されるPVストリングの運用が多く見られる。

太陽電池の電気的特性として I - V 特性と P - V 特性を図 2.1(a)と 2.1(b)にそれぞれ示す。太陽電池の特性は図 2.2(a)のような等価回路によって模擬でき、その特性を図 2.2(b)に示す。図 2.2(b)における特性は図 2.2(a)中の並列抵抗 R_p と直列抵抗 R_s の値によって決定され、それらの値は式(2.1)と(2.2)を用いて決定される。この等価回路はシミュレーションで太陽電池の特性を模擬する際に有用である。

$$R_p = \frac{V_{mp}}{I_{sc} - I_{mp}} \quad (2.1)$$

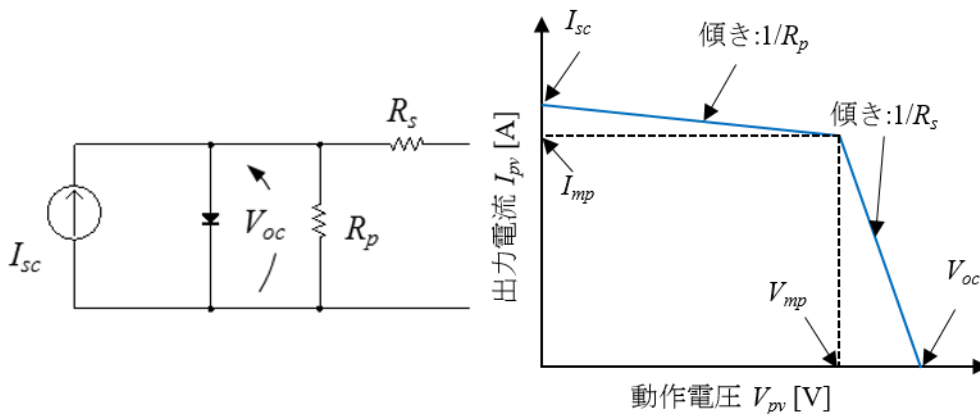
$$R_s = \frac{V_{oc} - V_{mp}}{I_{mp}} \quad (2.2)$$



(a) I - V 特性

(b) P - V 特性

図 2.1. 太陽電池の I - V 特性及び P - V 特性 (部分影未発生時)



(a) 等価回路 (b) 等価回路による I - V 特性

図 2.2. 太陽電池の等価回路と等価回路の I - V 特性

2.2 部分影による悪影響及び部分影補償の原理

本節では図 2.3 のように PV ストリング上に発生する部分影によって生じる問題とその問題を解決するために考案されている部分影補償器の原理について述べる。各 PV モジュールには図 2.4 のようにバイパスダイオードが並列接続されている。影の無い PV モジュールと影のかかった PV モジュールの I - V 特性はそれぞれ図 2.5(a) のように表され、PV ストリングの P - V 特性は図 2.5(b) のように表される。PV ストリングにおいて、各 PV モジュールの出力電流が低下すると、図 2.4 のようにそれぞれの PV モジュールに並列接続されたバイパスダイオードが導通し、図 2.5(a) の部分影発生時の PV ストリングのような I - V 特性が得られ、図 2.5(b) のように電力の極大点が複数発生してしまう。図 2.5(a) より、影のかかった PV モジュールの特性は、影の無い PV モジュールと比較して全体的に電流が低下している。PV ストリング内では、各 PV モジュールが直列に接続されているので各 PV モジュールに流れる電流は等しくなる。そのため、PV ストリング上に部分影が発生している場合、影のかかった PV モジュールはバイパスダイオードの導通により本来抽出可能な幾分の電力を取り出せなくなり、結果として PV ストリングからの抽出電力が低下する。部分影が発生してい



図 2.3. PV パネル上に発生する部分影

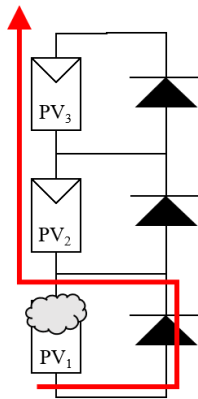


図 2.4. 部分影の発生した PV ストリング

ない場合と発生している場合の電力フローをそれぞれ図 2.6(a)と 2.6(b)に示す。

部分影の悪影響は抽出電力の低下のみに留まらない。一般的に、太陽光発電システムでは最大電力点追尾 (MPPT: Maximum Power Point Tracking) と呼ばれる、PV ストリングから最大電力を抽出する制御を行う。この制御は、太陽電池の動作電圧に摂動を与えて太陽電池の出力電力の増減を判定し、出力電力が増加する方向に電圧摂動を与え続けることにより電力の最大点を追尾するものである。そのため、図 2.5(b)のように最大電力点が複数発生している場合、PV ストリングが低い MPP で動作する恐れがある。

これらの部分影による悪影響を解決する手段として考案されているのが部分影補償器である。部分影補償器は PV ストリングに対して並列に接続して使用される。部分影補償器は、PV ストリング全体から影のかかった PV モジュールへ不足分の電力を伝送することにより全ての PV モジュールの動作電圧を等しくする。これにより、全ての PV モジュールの電気的特性を擬似的に均一化させ、影のかかった PV モジュールの電力を活用できるようになり、部分影の悪影響は防止される。加えて、各 PV モジュールの電気的特性が均一となるた

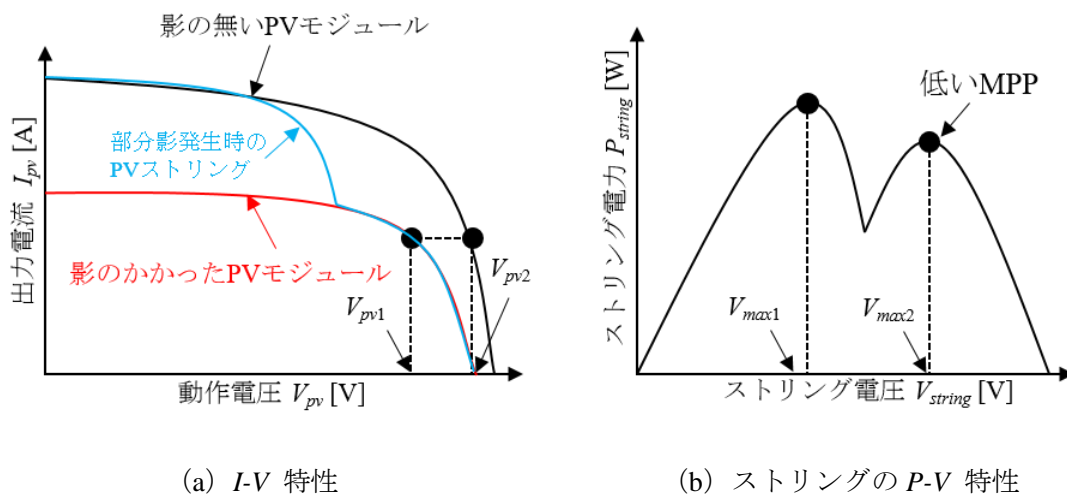
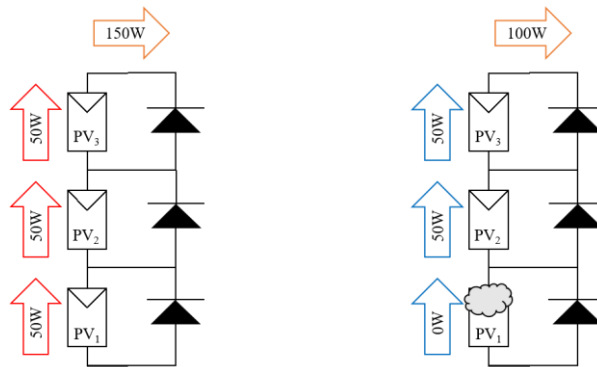


図 2.5. 太陽電池の I - V 特性及びストリングの P - V 特性 (部分影発生時)



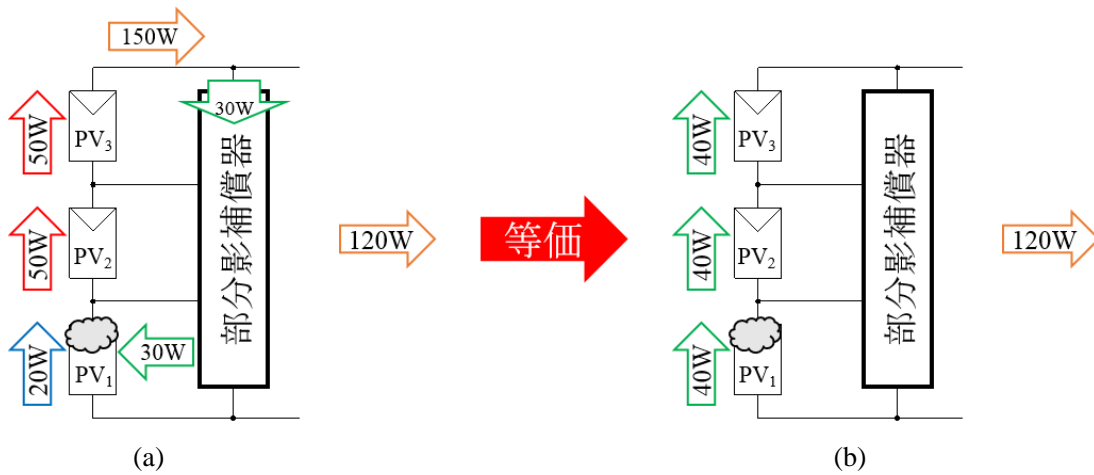
(a) 部分影なし

(b) 部分影あり

図 2.6. 部分影発生の有無による PV スtring における電力フローの変化

めに PV スtring は 1 つの MPP のみを持ち、MPPT の動作で本来の PV スtring における最大電力を抽出可能になる。理想的な部分影補償器を使用した場合における PV スtring の電力フローを図 2.7 に示す。

図 2.7(a) に示す通り、部分影補償器を介して String 全体から影のかかった PV モジュールに対し 30 W が供給される。こうすることで、図 2.7(b) のように各 PV モジュールの電気的特性が疑似的に均一化され、影のかかった PV モジュールの電力である 20 W を有効活用できるようになる。



(a)

(b)

図 2.7. 理想的な部分影補償器動作時の PV スtring における電力フロー

第3章 提案する回路及び制御手法

3.1 一石式フォワード/フライバック共振形倍電圧整流回路の動作解析

本節では提案回路の回路構成、電流経路、動作原理、及び動作波形を示す。提案回路はフォワード/フライバック共振形インバータ (FFRI: Forward Flyback Resonant Inverter) と倍電圧整流回路 (VM: Voltage Multiplier) の組み合わせで構成される入出力共有タイプの PWM コンバータである。従来方式と比較して、提案回路は1つのスイッチのみで構成されるので簡素性を向上できる。PWM コンバータとは、スイッチング周期に対するスイッチのオン期間の割合であるデューティ d の操作による PWM 制御を行うことで出力電圧を制御可能なコンバータである。

図 3.1 に提案回路である一石式フォワード/フライバック共振形倍電圧整流回路^[1]の回路図と構成を示す。FFRI におけるスイッチ Q のスイッチングにより、トランスの1次巻線に印加される電圧の極性がスイッチングの度に反転する。即ち、トランスの2次巻線に交流電圧 v_{VM} が発生する。この v_{VM} によって VM は駆動され、提案回路の各出力に電圧 V_{eq} が印加される。この時、部分影補償器が部分影の発生により動作電圧の低下した PV モジュールに補償電流を供給することで、各 PV モジュールの電気的特性を擬似的に均一化するので、部分影の悪影響が防止される。インダクタは定常状態において電圧時間積が 0 になる性質があり、この性質からトランスの1次巻線の寄生素子である励磁インダクタンス L_{mg} の両端電圧 V_{Lmg} についての条件式を解くと式(3.1)が求まる。ここで、 V_{in} を全 PV モジュールの合計電圧、 L_r をトランスの漏れインダクタンス、 V_D を VM のダイオード D_1 - D_6 の順方向降下電

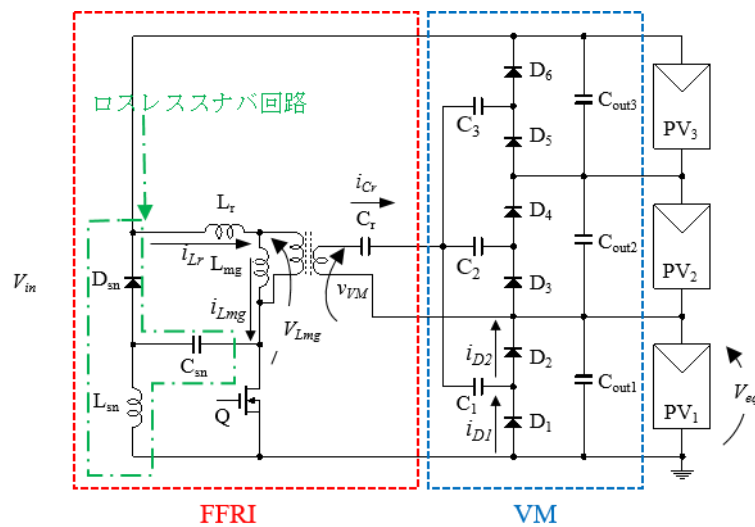


図 3.1. 一石式フォワード/フライバック共振形倍電圧整流回路

圧、トランスの巻数比を $N = N_1 : N_2$ 、 N_1 をトランス 1 次巻線の巻数、 N_2 を 2 次巻線の巻数とする。

$$V_{eq} = \frac{V_{in} L_{mg}}{(L_r + L_{mg})(1-d)N} - 2V_D \quad (3.1)$$

電流不連続モード (DCM: Discontinuous Conduction Mode) においては 5 種、電流連続モード (CCM: Continuous Conduction Mode) においては 4 種のモードが存在する。提案回路の各モードにおける電流経路を図 3.2 に、主要な電流・電圧波形を図 3.3 に示す。

本部分影補償器における FFRI では、動作によってトランスの 1 次巻線の寄生素子である漏れインダクタンス L_r にエネルギーが蓄積される。この FFRI の回路構造上、蓄積された L_r のエネルギーを放出できない為、Q 即ち MOSFET のオフ期間においてドレイン-ソース間にサージ電圧を発生させてしまう。その対策として、FFRI 内の L_r に蓄積されたエネルギーを吸収して電源に回生し、Q を保護するスナバ回路を使用している。提案回路にはスナバ回路の一例として、損失の少ないロスレススナバ回路を示す。スナバ回路の動作は部分影補償に直接関係しない。上記の理由から、図 3.2 中では説明を簡潔にするためスナバ回路の詳細を省略してスナバ電圧 V_{SN} 及びスナバダイオード D_{SN} として記載する。

提案回路は、軽負荷時には DCM、重負荷時には CCM で動作する。共振コンデンサ C_r に流れる電流 i_{Cr} において、Mode 4 から電流が流れない期間である Mode 5 に移行する場合は DCM で、移行しない場合は CCM で動作する。今回は、DCM における 5 種の動作モードを例にとり、太陽電池 PV_1 にのみ部分影が発生した状況での DCM での動作を以下に述べる。

提案回路では式(3.2)の条件を満たす場合に i_{Lr} と i_{Lmg} が一致する期間である Mode 2 が生まれる。ここで、スイッチング周波数を f_s 、共振周波数を f_r とする。

$$d \geq \frac{f_s}{2f_r} \quad (3.2)$$

i_{Lr} と i_{Lmg} が一致すると Mode 1 から Mode 2 に移行し、後述する理由によって Q のターンオフ時におけるスイッチング損失を低減できることが知られている^[1]。

Mode 1 は Q のオンと同時に始まり、図 3.2(a)に示す経路で電流が流れる。このモードでは L_r と C_r によって共振が起こり、 i_{Lr} と i_{Cr} は図 3.3 のように正弦波状に変化する。トランスの 2 次巻線に電圧が誘起され VM 部分には i_{Cr} と i_{D2} が流れる。他方で L_{mg} はエネルギーを蓄積し、 i_{Lmg} は線形に増加する。 i_{Lr} と i_{Lmg} が一致し、 i_{Cr} が半共振周期分流れ終わると Mode 2 に移行する。しかし、式(3.2)を満たさない場合は i_{Cr} が半共振周期分流れ切らずに Q がオフになり、 i_{Lr} と i_{Lmg} が一致せず Mode 2 に移行しない。

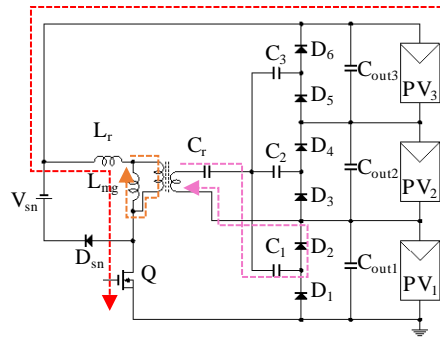
Mode 2 では図 3.2(b)に示す通り VM 部分に電流 i_{Cr} は流れず、図 3.3 のように i_{Lr} と i_{Lmg} は線形に増加する。このモードでは Mode 1 よりも i_{Lr} が小さいため、Mode 2 へ移行しない場合と比較して Q のターンオフ時に発生するスイッチング損失が低減できる。Q がオフになると Mode 3 に移行する。

Mode 3 では Q がオフになったことにより V_{Lmg} の極性が反転する。これにより、図 3.2(c)

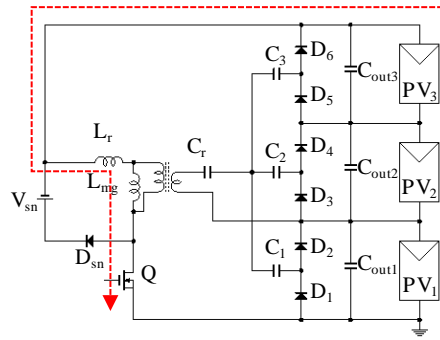
に示すように電流が流れ、 L_r に蓄えられたエネルギーはスナバ回路に蓄積される。そのため、図 3.3 のように i_{Lr} が急激に減少する。この時、 i_{Lmg} も線形に減少する。 L_r 内のエネルギーがゼロになると Mode 4 に移行する。

Mode 3 と Mode 4 の期間において、図 3.2(c)と 3.2(d)のような経路で i_{Lmg} が流れることにより、 L_{mg} に蓄えられたエネルギーがトランスの 2 次側の VM に伝送され、VM 部分には i_{Cr} と i_{D1} が流れる。

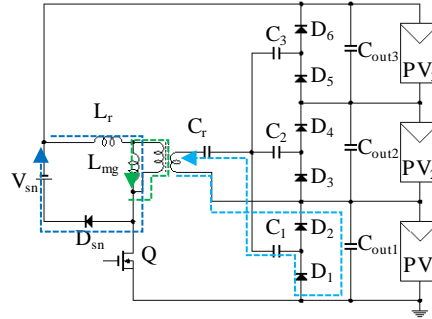
L_{mg} に蓄えられたエネルギーが全て放出されると、回路に電流が流れない Mode 5 に移行する。Mode 3 においてスナバ回路に蓄えられたエネルギーは、Q がオンに切り替わり Mode 1 が開始する際に FFRI の入力側に回生される。



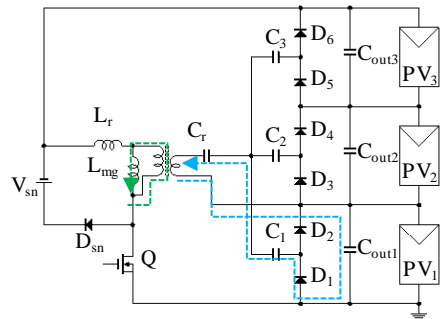
(a) Mode 1



(b) Mode 2



(c) Mode 3



(d) Mode 4

図 3.2. 提案回路の各モードにおける電流経路

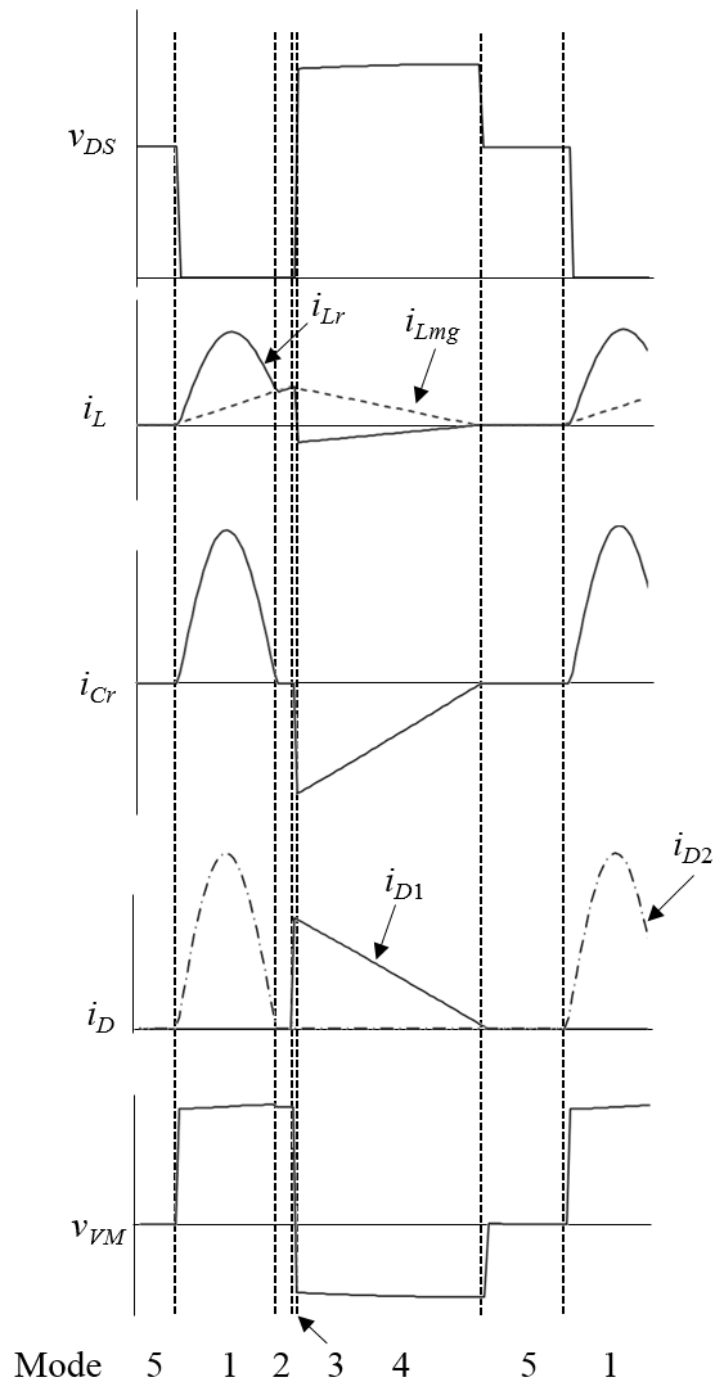


図 3.3. 提案回路の主要な電流・電圧波形

3.2 部分影補償器における問題とその対策

3.2.1 問題とその対策のための制御についての概要

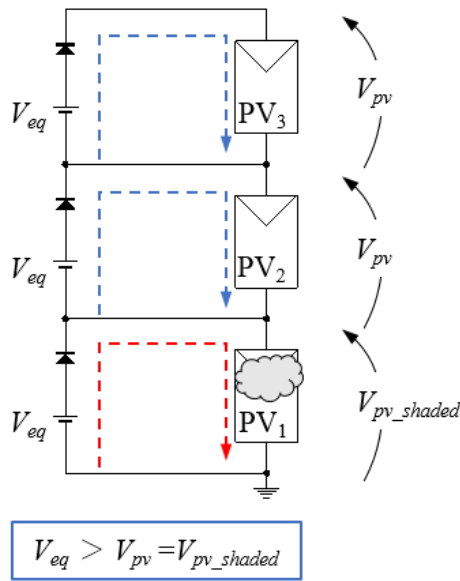


図 3.4. 部分影補償器の簡易等価回路

本節では提案回路における動作上の問題と、問題への対策として今回使用した制御について説明する。

補償器の動作（電圧バランス）原理を考慮し、部分影補償器を図 3.4 のような簡易等価回路で表す。ここで部分影補償器の出力電圧を V_{eq} 、影の無い PV モジュールの動作電圧を V_{pv} 、影のかかった PV モジュールの動作電圧を V_{pv_shaded} とする。 $V_{eq} > V_{pv_shaded}$ （即ち補償器の出力電圧が影のかかった PV モジュールの動作電圧より高い状態）が成り立つ時に、部分影補償器は影のかかった PV モジュールへ補償電流を流すことで PV モジュールの電気的特性を均一化する。

しかし、 $V_{eq} > V_{pv}$ （補償器の出力電圧が影の無い PV モジュールの動作電圧より高い状態）が成立する場合には影の無い PV モジュールに対しても補償電流が流れ、これにより余分な電力損失が発生する。この問題を解決する手段として、各 PV モジュールの動作電圧に意図的な電圧差を設ける電流センサレス制御（ ΔV 制御）^[2]を用いる。 ΔV 制御では、各 PV モジュールの最大動作電圧及び最小動作電圧の差分（ ΔV ）が $V_{pv} > V_{eq} > V_{pv_shaded}$ を満たすよう d を操作し V_{eq} を制御する。上記の動作条件を満たすことで、影のかかった PV モジュールに対してのみ補償電流が流れる。この制御により、影の無い PV モジュールに対して供給される補償電流をゼロにすることで前述の問題を解決できる。

3.2.2 ΔV 制御の原理

本節では ΔV 制御の原理について述べる。 ΔV 制御の原理を図 3.5 に示す。

まず、各 PV モジュールの動作電圧 V_{pv1} 、 V_{pv2} 、 V_{pv3} の中から最大値と最小値を検出し、その差分 ΔV を求める。この ΔV が指令値 ΔV_{ref}^* に追従するよう d を操作して V_{eq} を制御する。

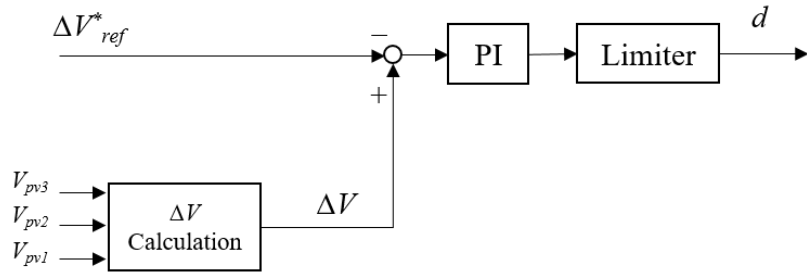


図 3.5. ΔV 制御の原理

これにより、常に $V_{pv} > V_{eq} > V_{pv_shaded}$ という条件下で部分影補償器を動作させることができ、結果として影の無い PV モジュールと影のかかった PV モジュールの間に動作電圧の差分が設けられる。

第 4 章 シミュレーション及び実験結果

4.1 提案回路のシミュレーション結果

本節では、提案回路におけるシミュレーションについて述べる。シミュレーションソフト (PSIM, Powersim 社) を用いて、3 直列の PV モジュールから構成される PV スtring に対して、部分影補償を行わない場合と ΔV 制御を用いて部分影補償を行う場合のシミュレーションを実施した。想定した 2 種類の部分影条件 (条件 1、2) を表 4.1 と 4.2 にそれぞれ示す。部分影補償器の出力に接続する PV モジュールは図 2.2(a) に示す等価回路を用いた。この時、各部分影の条件を満たす PV モジュールの特性となるように等価回路の定数を決定した。本シミュレーションでは、VM のダイオード D_1 - D_6 の順方向降下電圧 V_D を 0.5 V、トランスの 1 次巻線抵抗を 0.1 Ω 、2 次巻線抵抗を 0.02 Ω とし、その他の寄生パラメータは考慮していない。String 電圧 V_{in} を変化させることで String 電力 P_{string} を変動させた。 ΔV 制御での ΔV_{ref} は 1.0 V とした。

条件 1 における結果を図 4.1 に示す。PV String からの抽出可能電力 P_{string} は部分影補償を行わなかった場合で最大 112.5 W、 ΔV 制御を使用して部分影補償を行った場合で最大

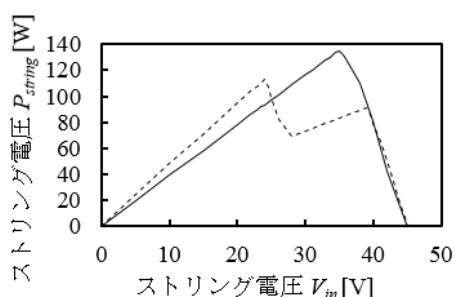


図 4.1. 条件 1 における P-V 特性

表 4.1. 条件 1

PV ₁	V_{oc} [V]	I_{sc} [A]	V_{mp} [V]	I_{mp} [A]
	15	2.5	12	2.375
PV ₂	V_{oc} [V]	I_{sc} [A]	V_{mp} [V]	I_{mp} [A]
	15	5.0	12	4.750
PV ₃	V_{oc} [V]	I_{sc} [A]	V_{mp} [V]	I_{mp} [A]
	15	5.0	12	4.750

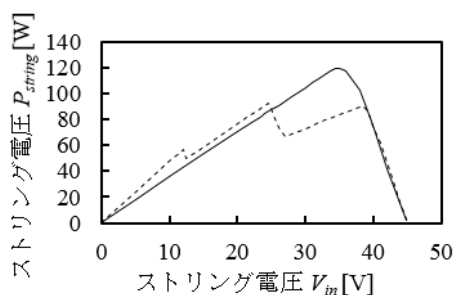


図 4.2. 条件 2 における P-V 特性

表 4.2. 条件 2

PV ₁	V_{oc} [V]	I_{sc} [A]	V_{mp} [V]	I_{mp} [A]
	15	2.5	12	2.375
PV ₂	V_{oc} [V]	I_{sc} [A]	V_{mp} [V]	I_{mp} [A]
	15	4.0	12	3.800
PV ₃	V_{oc} [V]	I_{sc} [A]	V_{mp} [V]	I_{mp} [A]
	15	5.0	12	4.750

135.1 W であった。部分影補償によって PV スtringの最大抽出可能電力が 20.1%増加した。また、部分影補償を行うことで最大電力点は 1 つのみとなり、部分影補償器としての機能を確認できた。

ΔV 制御の効果を確認するにあたり、最大電力点での各 PV モジュールの動作電圧を考える。影の無い PV モジュールの動作電圧は 12.0 V、影のかかった PV モジュールの動作電圧は 11.0 V であり、この時の ΔV は 1.0 V であった。したがって ΔV 制御で各 PV モジュールは適切な動作電圧差を持って動作した。その時点での部分影補償器の出力電圧 V_{eq} は 11.5 V であるため、 $V_{pv} > V_{eq} > V_{pv_shaded}$ という条件で動作し、影のかかった PV モジュールに対してのみ補償電流が供給されていることが示された。

条件 2 における結果を図 4.2 に示す。PV スtringからの抽出可能電力 P_{string} は部分影補償を行わなかった場合で最大約 91.9 W、 ΔV 制御を使用して部分影補償を行った場合で最大約 119.5 W であった。部分影補償によって最大抽出可能電力は 30.0%増加した。また、条件 1 と同様に最大電力点は 1 つのみになった。

ΔV 制御に関しては、最大電力点における影の無い PV モジュールの動作電圧は 12.1 V、影のかかった PV モジュールの動作電圧は 11.1 V であったため ΔV は 1.0 V となり、またその時点での部分影補償器の出力電圧 V_{eq} は 11.8 V であり、条件 1 と同様に ΔV 制御によって適切に制御されたことが示された。

以上の結果より、それぞれの条件において、部分影補償器使用時における部分影の発生した PV スtringに対する有効性を確認することができた。

4.2 実験結果

本節では提案回路の有効性を確認するために実機検証を行った。定格 80 W の試作回路を図 4.3 に示す。試作回路に使用した素子を表 4.3 に示す。

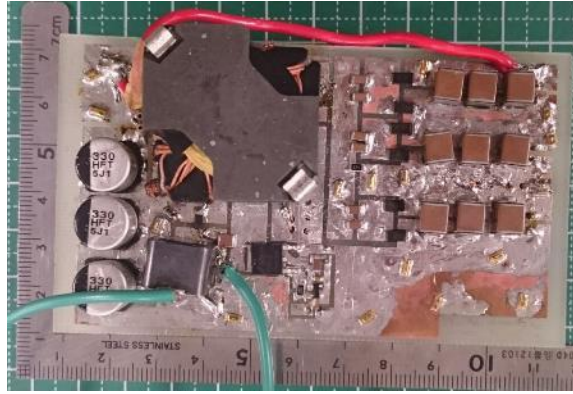


図 4.3. 定格 80 W 試作回路

表 4.3. 使用する各素子の詳細

素子名	種類	値	電圧定格 [V]	電流定格 [A]
Q	MOSFET		150	26
ゲートドライバ	ローサイドドライバ			
C_{in}	アルミ電解コンデンサ	990 μ F	50.0	
$C_{out1}-C_{out3}$	セラミックコンデンサ	300 μ F	16.0	
C_{lsn}	セラミックコンデンサ	2.20 μ F	100	
L_{lsn}	チップインダクタ	1.00 mH		1.0
D_{lsn}	ショットキーバリア ダイオード		200	1.0
トランス		$L_r = 2.00 \mu$ H $L_{mg} = 450 \mu$ H		
D_1-D_6	ショットキーバリア ダイオード		30.0	5.0
C_1-C_3	セラミックコンデンサ	94.0 μ F	25.0	
C_r	セラミックコンデンサ	20.0 μ F	50.0	

4.2.1 動作波形

本節では、試作回路における動作波形を示す。DCM と CCM での各種動作波形をそれぞれ図 4.4 と 4.5 に示す。図 4.4 の動作波形は入力電圧 V_{in} を 36.0 V、出力電圧 V_{out} を 11.8 V、出力電流 I_{out} を 0.497 A、 d を 0.35 でスイッチング周波数 f_s を 100 kHz として取得した。一方、図 4.5 では I_{out} と d 以外の条件は図 4.4 と同様であり、 I_{out} を 2.02 A、 d を 0.46 に設定した。

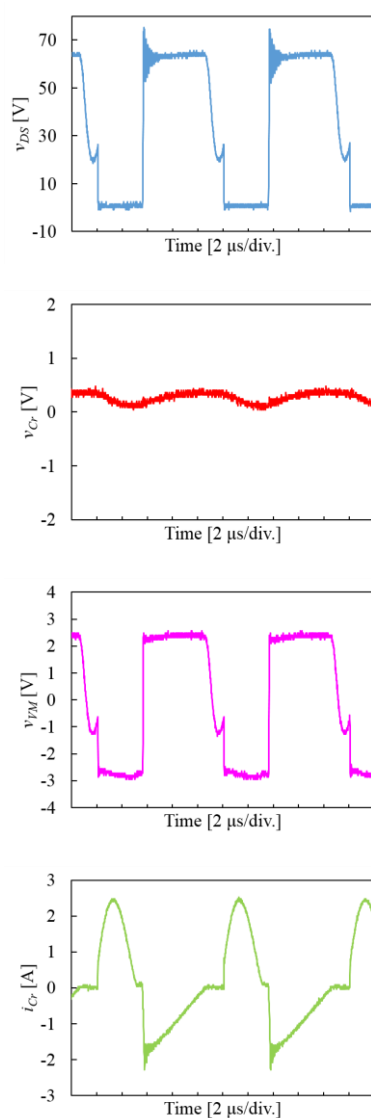


図 4.4. 試作回路上で測定した動作波形 (DCM 時)

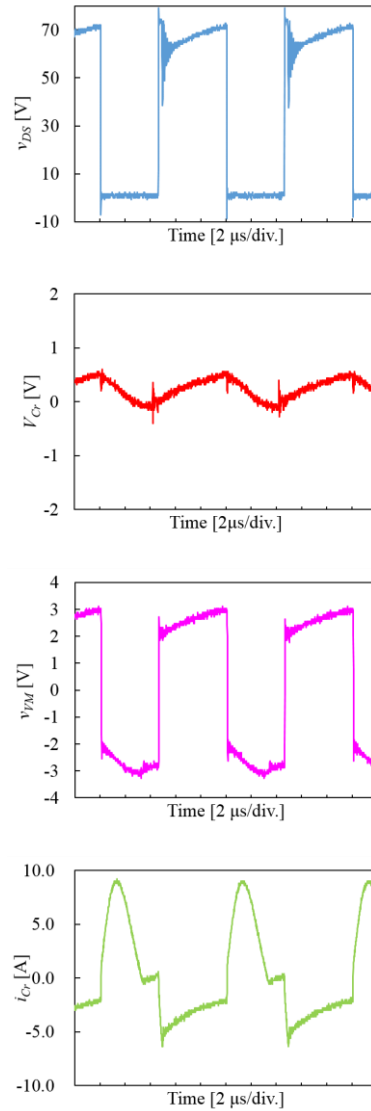
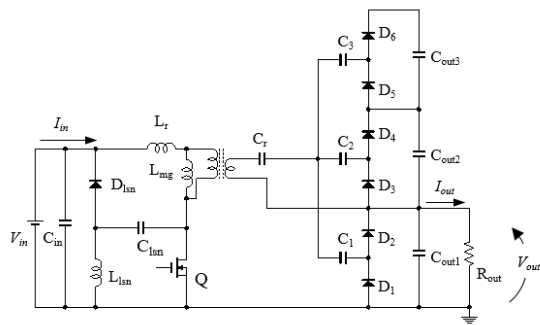


図 4.5. 試作回路上で測定した動作波形 (CCM 時)

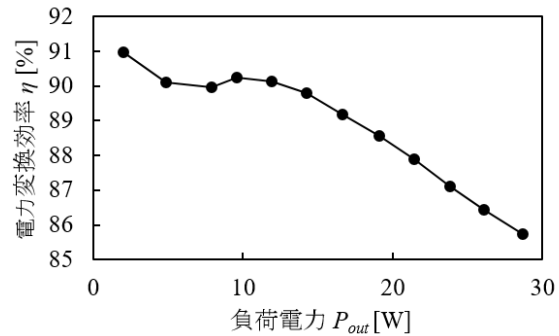
図 4.4 での v_{fM} の波形は、図 3.3 の動作波形には見られなかった共振電圧が部分的に見られる。これは Q のオフ期間において d が低い場合、 L_{mg} と Q の寄生容量 C_{oss} 間で生じる振動である。図 3.3 の v_{fM} では、 C_{oss} を考慮していないためにこのような振動は観察されない。

4.2.2 試作回路の電力変換効率

本節では試作回路における電力変換効率について述べる。実験 1 では 1 つの PV モジュール

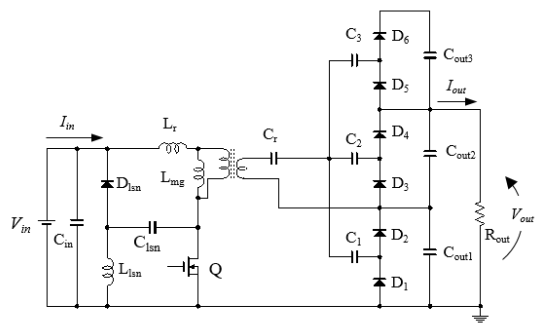


(a) 実験回路

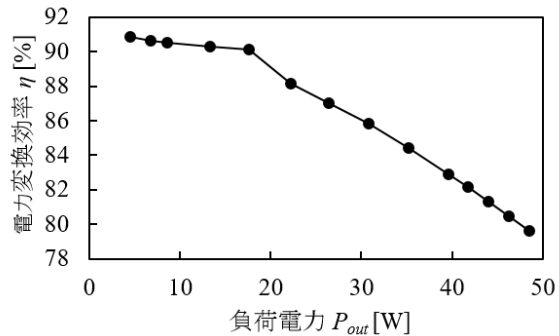


(b) 実験結果

図 4.6 試作回路の電力変換効率測定実験 1



(a) 実験回路



(b) 実験結果

図 4.7 試作回路の電力変換効率測定実験 2

ルにのみ部分影がかかった場合を、実験 2 では 2 つのモジュールに影がかかった場合を模擬した。実験 1 と実験 2 の実験回路をそれぞれ図 4.6(a)と 4.7(a)に、測定結果をそれぞれ図 4.6(b)と 4.7(b)に示す。実験 1 では入力電圧 V_{in} を 36.0 V、出力電圧 V_{out} を 11.8 V、スイッチング周波数 f_s を 100 kHz とした。実験 2 では V_{out} を 22.0 V、重負荷時に Mode 2 が発生するように f_s を 86 kHz に設定した。それぞれの実験では V_{out} を固定しつつ負荷電力 P_{out} を変動させることで電力変換効率を測定した。

実験 1 において、軽負荷時では DCM、重負荷時では CCM で動作した。軽負荷時には各部に流れる電流が小さいため、VM のダイオード D_1 – D_6 の順方向降下電圧 V_D の影響を強く受ける。よって、 D_1 – D_6 における損失が支配的要因となる。一方、重負荷時には電流増加により V_D の影響は軽負荷時と比べ弱くなるので、トランスの 1 次・2 次巻線抵抗でのジュール損が損失の支配的な要因と考えられる。

実験 2 において、軽負荷時では DCM、重負荷時では CCM で動作した。実験 1 と同様に、軽負荷時と重負荷時における電力損失の支配的要因が異なることを確認できた。

4.2.3 部分影補償実験

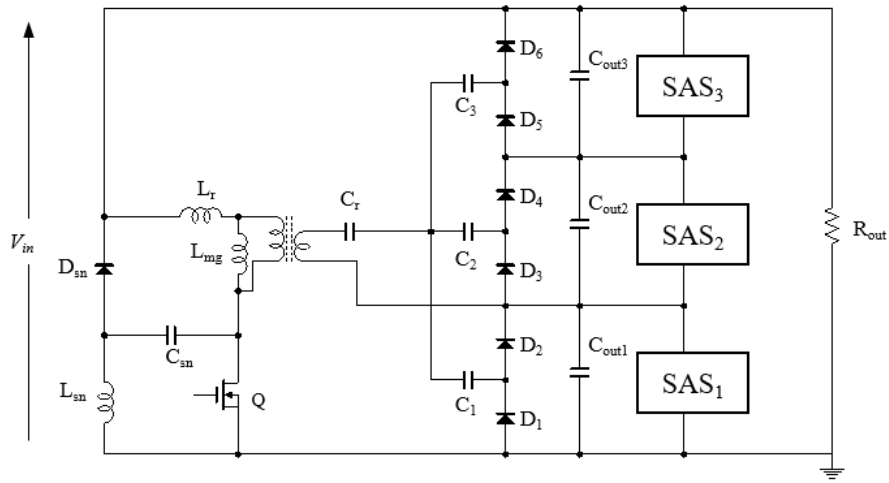


図 4.8. 部分影補償実験回路

本節では太陽電池の電気的特性を模擬可能な装置（SAS: Solar Array Simulator, E4361A と E4362A, Agilent Technologies）を用いた部分影補償実験の結果を示す。この実験によって、提案回路が部分影の発生している PV スtring に対して部分影補償を行うことができるかを検証する。実験回路を図 4.8 に示す。部分影補償を行わない場合と ΔV 制御を組み合わせた部分影補償を行う場合で実験を行った。 ΔV^*_{ref} は 1.0 V に設定した。

SAS は太陽電池の I - V 特性を決定する 4 つのパラメータ（開放電圧 V_{OC} 、短絡電流 I_{SC} 、最大電力点電圧 V_{mp} 、最大電力点電流 I_{mp} ）を設定することで PV モジュールの電気的特性を模擬できる。PV モジュールとして接続される SAS の各出力チャンネルを SAS₁~SAS₃ として図 4.8 中に示す。 V_{in} を 0 V 付近から String 全体の開放電圧付近まで変動させた時の負荷電力 P_{string} を測定した。

表 4.4 に各 PV モジュールの特性を示す。図 4.9 に実験 1 によって得られた P - V 特性を示す。PV String からの抽出可能電力 P_{string} は、部分影補償を行わなかった場合で最大 109.8 W、補償を行った場合で最大 129.8 W であり、補償によって最大抽出可能電力が 18.2% 増加した。4.1 節のシミュレーション結果 1 と同様に、部分影補償によって最大電力点が 1 つに収束した。以上より、提案回路における部分影補償機能の有効性が示された。

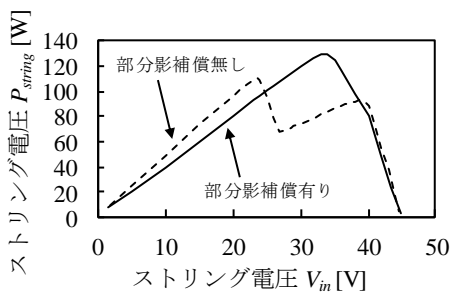


図 4.9. 結果 1

表 4.4. 条件 1

SAS ₁	V_{OC} [V]	I_{SC} [A]	V_{mp} [V]	I_{mp} [A]
	15	2.5	12	2.375
SAS ₂	V_{OC} [V]	I_{SC} [A]	V_{mp} [V]	I_{mp} [A]
	15	5.0	12	4.750
SAS ₃	V_{OC} [V]	I_{SC} [A]	V_{mp} [V]	I_{mp} [A]
	15	5.0	12	4.750

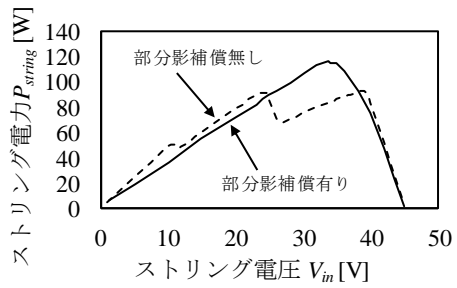


図 4.10. 結果 2

表 4.5. 条件 2

SAS ₁	V_{oc} [V]	I_{sc} [A]	V_{mp} [V]	I_{mp} [A]
	15	2.5	12	2.375
SAS ₂	V_{oc} [V]	I_{sc} [A]	V_{mp} [V]	I_{mp} [A]
	15	4.0	12	3.800
SAS ₃	V_{oc} [V]	I_{sc} [A]	V_{mp} [V]	I_{mp} [A]
	15	5.0	12	4.750

また ΔV 制御において、最大電力点での影の無い PV モジュールの動作電圧は 11.9 V、影のかかった PV モジュールの動作電圧は 10.4 V となり ΔV は 1.5 V となった。シミュレーションと同様の動作電圧の差分が得られたため、 ΔV 制御の有効性が示された。

さらに、影のかかった PV モジュールを 2 つ分想定した条件（表 4.5 参照）下で、同様の実験（部分影補償実験 2）を行った。図 4.10 に示す結果の通り、この実験においても部分影補償によって最大抽出可能電力が 25.6% 増加し、最大電力点が 1 つのみに収束した。よって、実験 1 と同様に部分影の発生した PV ストリングに対する部分影補償の有効性が示された。

第5章 まとめ

本研究では、回路構成を簡素化することを目的とした、使用スイッチ数が一つのみの部分影補償器を提案した。

種々の解析及び実験の結果、部分影発生時に PV ストリングからの最大抽出可能電力が増加し、最大電力点が一つのみに収束したことから、提案回路の有効性が示された。また、提案回路を ΔV 制御と組み合わせることで影の無い PV モジュールと影のかかった PV モジュールの間に動作電圧差を設け、影のかかったモジュールに対してのみ電流を供給することで効果的に補償可能であることが示された。

今後は実際の PV パネルを用いた実機検証によって部分影補償器としての実用性を確認する予定である。

参考文献

- [1] M. Uno and A. Kukita, "Single-Switch Single Transformer Cell Voltage Equalizer Based on Forward–Flyback Resonant Inverter and Voltage Multiplier for Series-Connected Energy Storage Cells," *IEEE Trans. Veh. Technol.* vol. 63, no. 9, pp. 4232–4246, Nov. 2014.
- [2] M. Uno and A. Kukita, "Current Sensorless Equalization Strategy for a Single-Switch Voltage Equalizer Using Multistacked Buck–Boost Converters for Photovoltaic Modules Under Partial Shading," *IEEE Trans. Ind. Appl.* vol. 53, no. 1, pp. 420–429, Jan./Feb. 2017.

謝辞

本研究にあたり、ご指導を頂いた卒業論文指導教員の鶴野将年准教授に感謝いたします。また普段の生活の議論を通して多くの知識を頂いた修士課程の篠原俊樹先輩、山本聖也先輩を始めパワーエレクトロニクス研究室の皆様にも厚くお礼を申し上げたく、訓辞にかえさせていただきます。