卒業学位論文

インダクタ及び

スイッチトキャパシタによる分圧を利用した トランスレスセル電圧バランス回路

2017年2月28日

茨城大学 工学部

電気電子工学科

13T3063X 長谷川 航輝 指導教員 鵜野 将年 要旨

リチウムイオン二次電池や電気二重層キャパシタ等の蓄電セルが複数個直列に接続され たシステムでは、各セルの電圧がばらついた状態で充放電を行うと過充電及び過放電を引 き起こす恐れがある。セルの電圧ばらつきを解消するために各種のセル電圧バランス回路 が提案されている。簡素な構成で知られる倍電圧整流回路を用いたバランス方式では、その 駆動に必要となる所望の振幅をもつ矩形波電圧を生成するためにトランスが用いられてい る。しかし、セルの直列接続に変更が生じた際にはトランスの再設計を強いられるため、回 路の拡張性を損なう要因となっている。本研究では回路の拡張性向上を目的として、トラン スを用いることなく所望の振幅をもつ矩形波電圧を生成可能なインダクタ及びスイッチト キャパシタ (SC: Switched Capacitor)による分圧を利用したトランスレスセル電圧バランス回 路を提案する。

Transformer-less Cell Voltage Equalizers Using Inductor- or Switched Capacitor-Based Voltage Dividers

Abstract

In the system consisting of series-connected energy storage cells, such as lithium-ion battery cells and electric double-layer capacitors, there is a danger of over-charging and -discharging during charging and discharging if cell voltages are not unified. Various kinds of cell voltage equalizers have been proposed. The equalizer using a voltage multiplier, known as a simple voltage equalizer, needs a transformer to generate square wave voltage with an arbitrary amplitude. The existence of the transformer, however, impairs the extendibility of the system as it has to be redesigned when the number of series connection of cells is changed. In this research, transformer-less cell voltage equalizers using inductor- or- switched capacitor (SC) -based voltage drivers that can generate square wave voltage with an arbitrary amplitude without the transformer are proposed to improve the expandability of the circuit.

目次

第1章 導入1
1.1 研究背景1
1.2 基礎理論
1.2.1 倍電圧整流回路
1.2.2 SC
1.3 倍電圧整流回路を用いた従来のセル電圧バランス回路5
第2章 提案するトランスレスセル電圧 バランス回路
2.1 回路構成
2.1.1 インダクタ分圧方式
2.1.2 SC 分圧方式
第3章 動作解析
3.1 動作波形
3.2 倍電圧整流回路の動作条件11
3.3 周波数逓倍電流不連続モード11
3.3.1 インダクタ分圧方式11
3.3.2 SC 分压方式12
3.4 シミュレーション解析12
第4章 実機検証14
4.1 製作した回路14
4.2 動作波形
4.3 効率測定
4.4 バランス実験
4.5 比較
4.5.1 回路サイズ
4.5.2 回路の複雑さ
4.5.3 電力規模に合わせた回路方式の選定
第5章 まとめ

第1章 導入

1.1 研究背景

負荷やシステムの要求電圧を満たすためにリチウムイオン二次電池や電気二重層キャパ シタ等の蓄電セルが複数個直列に接続された蓄電システムでは、セルの内部インピーダン スや自己放電率などの個体差に起因して各セルの電圧に徐々にばらつきが生じる。セル電 圧がばらついた状態で充放電を行うと、図1.1 に示すように電圧の最も高い(低い)セルが 過充電(過放電)を引き起こし、セルの早期劣化の原因となる。したがって、セルを長期に わたり安全に利用するため、同図に示すように1セルが上限あるいは下限電圧に達した時 点で充放電を停止させる必要がある。その場合、直列接続されたセル全体(ストリング)が 有するエネルギーの一部が充放電不能となり、ストリングの利用可能エネルギーの低下を 招く。このため、過充電及び過放電の防止、並びにストリングの利用可能エネルギーの向上 を目的として、セルの電圧をバランスさせる各種のセル電圧バランス回路が提案されてい る。

バランス方式は、損失型と非損失型の2つに大別される。損失型は回路構成が簡素である が、電圧の高いセルのエネルギーを消費してバランスさせる方式であるため、エネルギー効 率が悪い。一方、非損失型は直列接続された複数個のセルまたはストリングのエネルギーを 一度取り出し、電圧が最も低いセルに優先的に再分配する方式であるため、エネルギー効率 が良いという特徴がある。非損失型の例であるセル to セル方式とストリング to セル方式を それぞれ図 1.2(a)、(b)に示す。一般に、セル to セル方式はセル数の増加に伴いスイッチ数が 増加する傾向にある。スイッチはその駆動にいくつかの周辺部品を必要とするため、スイッ チ数の増加は回路の複雑化を招く。一方、ストリング to セル方式はセル数によらず少数個 (1 個又は2 個)のスイッチで構成される。したがって、本研究では簡素なストリング to セ ル方式を取り扱う。

ストリング to セル方式の中でも特に簡素な構成として知られる倍電圧整流回路を用いた 方式では、その駆動に必要となる所望の振幅をもつ矩形波電圧を生成するためにトランス が用いられている[1],[2]。しかし、セル数に変更が生じた際にトランスの再設計を強いられ るため、回路の拡張性が乏しいという課題がある。本研究では、回路の拡張性向上を目的と して、トランスを用いることなく所望の振幅をもつ矩形波電圧を生成可能なトランスレス セル電圧バランス回路を提案し、動作解析及び比較を行う。



図 1.1. 過充電、過放電の概念



(a)セル to セル方式



(b)ストリング to セル方式 図 1.2. 非損失型のバランス方式

1.2 基礎理論

1.2.1 倍電圧整流回路

倍電圧整流回路の基本構成を図 1.3 に示す。倍電圧整流回路は矩形波電圧により駆動される。矩形波電圧のハイレベルの電圧値を $V_{\rm H}$ 、ローレベルの電圧値を $V_{\rm L}$ とする。一般に矩形波電圧の振幅とピーク to ピークの定義は異なるが、本論文ではいずれも振幅と称する。 $V_{\rm L}$ 印加時はダイオード $D_{\rm L}$ が導通し、電流 $i_{\rm L}$ が流れてコンデンサ C の電圧は $V_{\rm L}$ となる。 $V_{\rm H}$ 印 加時はダイオード $D_{\rm H}$ が導通し、電流 $i_{\rm H}$ が流れる。このとき出力電圧 $V_{\rm Rout}$ は $V_{\rm H}$ と C の電圧 $V_{\rm L}$ の和となり、式(1)で表される。

 $V_{Rout} = V_H + V_L$ (1) これは矩形波電圧の振幅 V_{amp} が倍電圧整流回路の出力電圧となることを意味する。

1.2.2 SC

SC は複数のスイッチとコンデンサにより構成される。3 段構成の SC を例とした場合、電流経路は図 1.4(a)に示すハイサイドスイッチ (Q_{H1} 、 Q_{H2} 、 Q_{H3}) オン時と、図 1.4(b)に示すローサイドスイッチ (Q_{L1} 、 Q_{L2} 、 Q_{L3}) オン時の 2 通りに分けられる。図 1.4(a)ではコンデンサ Csc2 と Csc1'、Csc3 と Csc2'がそれぞれ並列に、図 1.4(b)ではコンデンサ Csc1 と Csc1'、Csc2 と Csc2'がそれぞれ並列に表続される。 スイッチングを高周波で行うことにより等価的に全てのコンデンサが並列接続されるため、各コンデンサの電圧は均一になる。

また、 P_1 、 P_2 、 P_3 の電位はハイサイドスイッチオン時とローサイドスイッチオン時で異なる。各コンデンサの電圧がSCの動作によりそれぞれ V_{CSC} で均一化されたとき、 P_1 、 P_2 、 P_3 の電位は図 1.4(c)に示すように変化する。 Q_{H1} 、 Q_{H2} 、 Q_{H3} オン時の電位はそれぞれ V_{CSC} 、 $2V_{CSC}$ 、 $3V_{CSC}$ であり、 Q_{L1} 、 Q_{L2} 、 Q_{L3} オン時の電位はそれぞれ 0、 V_{CSC} 、 $2V_{CSC}$ である。よって P_1 、 P_2 、 P_3 では各コンデンサの電圧 V_{CSC} と等しい振幅の矩形波電圧を生成することが可能であり、矩形波電圧の振幅 V_{ampSC} は(2)式で表される。

(2)



図 1.3. 倍電圧整流回路の動作





(a) ハイサイドスイッチオン時

(b) ローサイドスイッチオン時



(c) P₁、P₂、P₃の電圧の変化図 1.4. SC の動作

1.3 倍電圧整流回路を用いた従来のセル電圧バラン

ス回路

倍電圧整流回路を用いた従来のセル電圧バランス回路を図 1.5 に示す。同図に示すように 倍電圧整流回路は多段接続することにより任意のセル数に対応可能であるが、本論文では セル数を6として扱う。

従来の回路では、スイッチQ_H、Q_Lが交互にスイッチングすることによりストリング電圧 V_{st}の振幅を持つ矩形波電圧がスイッチングノードに生成される。生成された矩形波電圧を トランスによって所望の振幅に調整し、倍電圧整流回路に印加している。しかし、要求され るトランスの巻線比はセル数に応じて異なるため、セル数の変更の度にトランスの再設計 を強いられる。トランスはカタログ品が少なく多くの場合で自作しなければならないが、漏 れインダクタンスや励磁インダクタンスを考慮しつつトランスを製作することは容易では ない。よって、トランスを使用する従来方式は回路の拡張性を損なう。



図 1.5. 倍電圧整流回路を用いた従来のセル電圧バランス回路(6 セル用)

第2章 提案するトランスレスセル電圧 バランス回路

2.1 回路構成

2.1.1 インダクタ分圧方式

図 2.1 にインダクタ分圧方式を用いた6セル用トランスレスバランス回路を示す。この方 式はトランスの代わりに2つのインダクタLr1とLr2による分圧を利用することで、所望の 振幅をもつ矩形波電圧を生成できる。この方式において倍電圧整流回路は共振インダクタ Lr2の両端に印加される電圧 vLr2により駆動され、矩形波電圧の振幅 VampLr2 は(3)式で表され る。

$$V_{amplr2} = \frac{L_{r2}}{L_{r1} + L_{r2}} V_{sr}$$
(3)



図 2.1. インダクタ分圧方式(6 セル用)

インダクタはトランスと異なりカタログ品が豊富であるため、任意のセル数に柔軟に対応 可能である。

2.1.2 SC 分圧方式

図 2.2 に SC 分圧方式を用いた 6 セル用トランスレスバランス回路を示す。1.2.2 で述べた ように SC を構成するコンデンサの電圧は均一であり、また各コンデンサの電圧値分の振幅 を持つ矩形波電圧を生成可能である。SC の段数を n とした場合、コンデンサ Csc₁-C_{SCn} に よりストリング電圧 V_{st} が 1/n に分圧され、V_{csc} は(4)式で表される。

$$V_{\rm CSC} = \frac{1}{n} V_{\rm st} \tag{4}$$

(2)、(4)式より矩形波電圧の振幅 VampSC は(5)式で表される。

$$V_{anpSC} = \frac{1}{n} V_{st}$$
⁽⁵⁾



図 2.2. SC 分圧方式(6 セル用)

第3章 動作解析

3.1 動作波形

例として、Cell₁の電圧が最も低い場合のインダクタ分圧方式とSC分圧方式における主要な動作波形をそれぞれ図3.1(a)、(b)に示す。詳しくは3.3節で述べるが、倍電圧整流回路は周波数逓倍電流不連続モードで動作させる。その結果動作は共振コンデンサに流れる電流 *i*_{Cr}の方向によりMode1からMode6に分類される。両回路におけるMode1からMode6の 電流経路をそれぞれ図3.2、図3.3に示す。







Mode 4











図 3.2. インダクタ分圧方式における電流経路















図 3.3. SC 分圧方式における電流経路

3.2 倍電圧整流回路の動作条件

倍電圧整流回路を駆動するためには、セル電圧以上の振幅を持つ矩形波電圧を倍電圧整 流回路に印加する必要がある。したがって、各セルが電圧 V_{cell} でバランスしているとすると 動作条件は(6)式で表される。

$$V_{amp} > V_{Cell} \tag{6}$$

また、セル数が6であるため Vcell は(7)式で表される。

$$V_{Cell} = \frac{1}{6} V_{st}$$
⁽⁷⁾

(3)、(6)、(7)式より、インダクタ分圧方式における倍電圧整流回路の動作条件は(8)式で表される。

$$\frac{L_{r_2}}{L_{r_1} + L_{r_2}} > \frac{1}{6} \tag{8}$$

また(5)、(6)、(7)式より、SC 分圧方式における倍電圧整流回路の動作条件は(9)式で表される。

n < 6

(9)

(10)

ただし SC を分圧に利用する場合、少なくとも2段以上の構成である必要があるため、動作 条件は(10)式で表される。

 $2 \le n < 6$

3.3 周波数逓倍電流不連続モード

1 スイッチング周期の間に共振周期が偶数回含まれるように共振周波数を設定すること で図 3.1(a)、(b)に示した *i*cr の Mode 3、6 のように、電流が流れない期間を設ける。倍電圧 整流回路は電流不連続モードで定電流特性を示すという特徴を有している。よって、直列共 振タンクの設計を適切に行うことでバランス電流を所望の値以下に制限することが可能で ある[3]。共振周波数 *f*_iは(11)式で表される。

$$f_r = \frac{1}{2\pi\sqrt{L_r C_r}} \tag{11}$$

3.3.1 インダクタ分圧方式

図 2.1 に示したように共振タンクは 2 つの共振インダクタ $L_{r1} \ge L_{r2}$ 、1 つの共振コンデン サ C_r により構成される。 C_r に対して $L_{r1} \ge L_{r2}$ は並列接続されているため、合成インダクタ ンス L_r 'は(12)式で表される。

$$L_{r}' = \frac{L_{r1}L_{r2}}{L_{r1} + L_{r2}} \tag{12}$$

(11)、(12)式より、インダクタ分圧方式における共振周波数 frl は(13)式で表される。

$$f_{r1} = \frac{1}{2\pi \sqrt{L_r' C_r}}$$
(13)

3.3.2 SC 分压方式

図 2.2 より、SC 分圧方式は一般的な直列共振タンクを用いている。(11)式より、SC 分圧 方式における共振周波数を fa とした場合、fa は(14)式で表される。

$$f_{r_2} = \frac{1}{2\pi\sqrt{L_r C_r}}$$
(14)

3.4 シミュレーション解析

提案回路の有効性を検証するため、シミュレーションソフト PSIM を用いて各セルの初期 電圧に意図的にばらつきをもたせてバランス回路を動作させた。シミュレーション時間短 縮のため、各セルには 10 mF のコンデンサを使用し、Cell₁の初期電圧を 1.0 V、その他のセ ルの初期電圧を 2.0 V-2.5 V の範囲でばらつかせた。両回路におけるバランス電流の大きさ を等しくするため、倍電圧整流回路を構成する素子定数、共振タンクの特性インピーダンス、 共振周波数及び矩形波電圧の振幅をそれぞれ一致させる必要がある。したがって、 $L_{r1} = 3.6$ μ H、 $L_{r2} = 1.8 \mu$ H、 $L_r = 1.2 \mu$ H、n = 3とし、両回路共に $C_r = 370$ nF とした。ここで共振タン クにおける特性インピーダンス Z₀ の計算式を(15)式に示す。但しインダクタ分圧方式の場 合、 L_r を(12)式より導出する L_r , に置き換える。



シミュレーション解析の結果を図 3.4(a)、(b)に示す。初期電圧のばらつきは時間経過とと もに徐々に解消され、最終的に全てのセル電圧が均一となり提案回路の有効性が示された。

第4章 実機検証

各提案方式の有効性を検証するために実機回路を製作し実験を行った。

4.1 製作した回路

インダクタ分圧方式と SC 分圧方式の試作回路を図 4.1、4.2 にそれぞれ示す。また両試作 回路に使用した素子をそれぞれ表 4.1、4.2 に示す。なお、SC 分圧方式は *n*=3 とし、両面基 板を使用した。



図 4.1. インダクタ分圧方式 1-W プロトタイプ



表面 (b) 図 4.2. SC 分圧方式 1-W プロトタイプ

素子	種類・値
$Q_{\rm H}$, $Q_{\rm L}$	N チャネル MOSFET、IRS2184
C _b	積層セラミックコンデンサ、10 μF
L _{r1}	巻線チップインダクタ、3.6 μH
L _{r2}	巻線チップインダクタ、1.8 μH
Cr	フィルムコンデンサ、370 nF
$C_1 - C_6$	積層セラミックコンデンサ、47 μF
D _{H1} –D _{H6}	ショットセバリアダイオード DEL S2201
D_{L1} – D_{L6}	ショットイハリノタイオート、DFLS220L
Cout1-Cout6	積層セラミックコンデンサ、200 μF

表 4.1. 選定素子(インダクタ分圧方式)

表 4.2. 選定素子(SC 分圧方式)

素子	種類・値
Q _{H1} –Q _{H3}	Nチャウル MOSEET IDE0010
Q_{L1} – Q_{L3}	
C _{SC1} –C _{SC3}	積函セラミックコンデンサ 100 uF
C _{SC1} '-C _{SC2} '	傾間 ビノミック ユンノン り、100 μr
Lr	巻線チップインダクタ、1.2 μH
Cr	ポリエステルフィルムコンデンサ、370 nF
$C_1 - C_6$	積層セラミックコンデンサ、47 μF
$D_{\rm H1}$ – $D_{\rm H6}$	ショットモバリアゲイナード DEI 2000
D_{L1} – D_{L6}	ショットイパリテタイオート、DFLS220L
Coutl-Cout6	積層セラミックコンデンサ、200 μF

4.2 動作波形

動作波形の取得及び電力変換効率の測定に用いた回路構成をそれぞれ図 4.3(a)、(b)に示す。 セルは全て取り外し、可変抵抗 Rout を接続した。Rout を X 点に接続することで非バランス時 (VCelli が最も低い)の電流経路を、Y 点に接続することでバランス時の電流経路をそれぞ れ模擬することができる。

各回路の動作波形を図 4.4(a)、(b)にそれぞれ示す。定格電圧 2.5 V の電気二重層キャパシ タを6セル使用することを想定し、入力電圧 V_{in} = 15 V とした。動作波形は R_{out} を両回路共 に図 4.3(a)、(b)における X 点に接続し、共振周波数が約 240 kHz の回路に対しスイッチング 周波数 100 kHz で動作させ、出力電圧 V_{Rout} = 2.5 V において取得した。 両回路における *i*_{Cr}のピーク値を比較すると、インダクタ分圧方式の方が大きい。表 4.1 に 示したように L_{r1}は 3.6 µH のインダクタを実装したが、実際はインダクタンスの誤差により 3.4 µH とわずかに低い値だったことが原因であると考えられる。



(a) インダクタ分圧方式



(b) SC 分圧方式図 4.3. 動作波形取得及び効率測定時における回路構成



4.3 効率測定

図 4.3(a)、(b)に示した回路で効率 η の測定を行った。入力電流を *I*_{in}、出力電流を *I*_{Rout} とした場合、入力電力 *P*_{in}、出力電力 *P*_{Rout} はそれぞれ(16)、(17)式で表される。

$$P_{in} = V_{in} \times I_{in} \tag{16}$$

$$P_{_{Rout}} = V_{_{Rout}} \times I_{_{Rout}} \tag{17}$$

 η は P_{in} に対する P_{Rout} の割合であり、(18)式で表される。

$$\eta = \frac{P_{out}}{P_{e}} \times 100 \tag{18}$$

 $V_{in} = 15 V$ において取得した両回路における効率、及び出力電流特性を図 4.5(a)、(b)に示 す。 V_{Coutl} を求めるにあたり非バランス時は V_{Rout} を読み取れば良いが、バランス時の V_{Rout} は V_{st} と等しくなるため、 V_{Rout} を6で割ることにより求めた。非バランス時はバランス電流が 電圧の最も低いセルに集中して流れるのに対し、バランス時は6つのセルに均等に供給さ れる。よってバランス時の I_{Rout} は非バランス時の1/6程度になる。

 V_{Coutl} が 1–2.5 V の範囲では両回路共に良い定電流特性を示しているが、1 V 以下における I_{Rout} は大きく変化することがわかる。 V_{Coutl} が 1 V 以下では、 i_{Cr} の Mode 3、6 の期間にそれ ぞれ Mode 1、4 と同じ方向に電流が流れてしまい、 I_{Rout} が増大したと推測される。また V_{Rout} を 0.5 V 以下にするために R_{out} の抵抗値を下げたが、 I_{Rout} の増大により V_{Rout} が 1 V 程度とな ってしまい、出力電流特性を取得できなかった。これらの問題は I_{Rout} が大きいことに関係が あるため、設定した特性インピーダンスが低かったことにより生じたと考えられる。一方、 バランス時における出力電流特性は、両回路共に I_{Rout} が小さく V_{Rout} の急な増大が起こらな かったため V_{Rout} が 0–2.5 V の範囲で取得でき、良い定電流特性を示した。

SC 分圧方式の効率は最大 73.3%と、倍電圧整流回路を用いた従来のバランス回路と比べ 妥当な値となった[1]。しかしインダクタ分圧方式の効率は最大 26.0%であった。図 4.4(a)に おける L_{r1}、L_{r2}の電流 *i*Lr1、*i*Lr2の波形から、インダクタのリプル電流が大きいことがわかる。 よってインダクタ分圧方式はインダクタにおけるジュール損が大きいため、効率が低いと 考えられる。





バランス時においてバランス電流は Coutl-Cout6 に流れるが、非バランス時においては Coutl に集中して流れるため、D_H 及び D_L のオン抵抗並びに Coutl の ESR によるジュール損が増大する。よって非バランス時の効率はわずかに低下する。



(a) インダクタ分圧方式



(b) SC 分圧方式図 4.6. バランス実験における回路構成

4.4 バランス実験

バランス実験に用いた回路構成を図 4.6(a)、(b)に示す。提案回路は外部電源 V_{ext} を用いず ともバランス可能であるが、その場合はインダクタやダイオードにおけるジュール損によ り V_{st} の値は徐々に減少する。本実験では、 V_{st} を一定に保つために V_{ext}を接続した。実験で は定格 2.5 V、容量 400 F の電気二重層キャパシタを 6 つ使用した。 V_{cell1} を 1.0 V、 V_{cell2} – V_{cell6} を 2.0–2.5 V の範囲で V_{st} = 12 V となるように各セル電圧を意図的にばらつかせた状態から バランス回路を動作させ、セル電圧の変化を計測した。

各方式における実験から得た標準偏差、バランス特性を図 4.7(a)、(b)にそれぞれ示す。最 も電圧の低いセルの電圧が上昇する一方、電圧の高いセルの電圧が低下しているため、電圧 の最も低いセルに優先的に電流が流れたことがわかる。時間経過とともに標準偏差が低下 し、電圧ばらつきが徐々に解消された。V_{st} = 12 V であることからセルの電圧は最終的に約 2 V となり、回路の有効性を確認できた。しかし、バランス後の標準偏差がインダクタ分圧 方式は 0.02 V であり、SC 分圧方式の 0.003 V と比べ大きくなった。4.3 節で述べたように、 インダクタ分圧方式におけるインダクタのリプル電流が大きいことが原因であると推測さ れる。出力電圧を平滑する平滑コンデンサ Coutl-Cout6 がリプルを十分に吸収できず、出力電 圧にばらつきが生じたと考えられる。

図 4.5(a)、(b)に示したように、SC 分圧方式と比ベインダクタ分圧方式のバランス電流は 大きい。よってインダクタ分圧方式は、セル電圧の収束速度が速い。



図 4.7. 実機から得た標準偏差、バランス特性

4.5 比較

4.5.1 回路サイズ

コンデンサと比較してインダクタのエネルギー密度は 1/100-1/1000 であるため、インダ クタを多用するほど回路は大型化する。SC 分圧方式で使用するインダクタは1つのみであ るが、インダクタ分圧方式では2つのインダクタが必要となる。よってインダクタ分圧方式 に対し SC 分圧方式は回路の小型化が可能である。

4.5.2 回路の複雑さ

一般に、スイッチを1つ駆動にするためにゲートドライバ等の周辺部品が 5-10 個必要で あり、スイッチ数の増加は回路構成の複雑化を招く。インダクタ分圧方式はセル数に関係な く2個のスイッチで駆動可能であるため、多数個のスイッチを必要とする SC 分圧方式に対 し簡素な回路構成である。

4.5.3 電力規模に合わせた回路方式の選定

電力規模が大きいバッテリーは、効率や安全性向上のためにバランス回路を含めた複数 個の回路が必要となる場合がある。各回路が小型であればバッテリーパックのサイズを縮 小できるため、より小型な SC 分圧方式が適する。

電力規模が小さいバッテリーの場合、小型で低耐圧の素子を使えることから、バランス回路の多くは小型となる。サイズに大きな差がない場合、より簡素な回路が求められるため、 インダクタ分圧方式が適する。

第5章 まとめ

回路の拡張性向上を目的とし、トランスの代わりにインダクタ及び SC による分圧を利用 したトランスレスセル電圧バランス回路を提案し、詳細解析により動作条件をそれぞれ導 出した。試作回路を用いた実機検証から周波数逓倍電流不連続モードによる定電流特性が 示唆された。加えて、6 直列の電気二重層キャパシタに対して試作回路を用いたバランス実 験を行った結果、時間経過と共に電圧ばらつきが解消されたことから提案方式の有効性が 示された。また回路サイズ及び複雑さを比較し、電力の規模が大きい場合は小型な SC 分圧 方式が、電力の規模が小さい場合は簡素なインダクタ分圧方式がそれぞれ適すると評した。

参考文献

- M. Uno and A. Kukita, "Double-Switch Equalizer Using Parallel- or Series-Parallel-Resonant Inverter and Voltage Multiplier for Series-Connected Supercapacitors" *IEEE Trans. Power Electron.*, vol. 29, no. 2, pp. 149–176, Feb. 2013.
- [2] M. Uno and K. Tanaka, "Single-Switch Cell Voltage Equalizer Using Voltage Multipliers for Series-Connected Supercapacitors" *IEEE Appl. Power Electron. Conf. and Expo.*, pp. 1266– 1272, Feb. 2012.
- [3] M. Uno and K. Tanaka, "Single-Switch Equalization Charger Integrating SEPIC and Equalizer Using Series-Resonant Voltage Multiplier for Series-Connected Energy Storage Cells/Modules" in Proc. ECCE Asia Downunder, pp. 297–303, June 2013.

謝辞

本研究にあたり熱心なご指導をいただいた卒業論文指導教員である鵜野将年准教授に深 く感謝いたします。また矢代和輝先輩を始め、多くの助言を下さった研究室の皆様にも厚く お礼を申し上げたく、謝辞にかえさせていただきます。